



**Universidade Estadual de Londrina**  
Centro de Tecnologia e Urbanismo  
Departamento de Engenharia Elétrica

---

**Lucas Romeiro**

**IMPLEMENTAÇÃO E VALIDAÇÃO DE  
UM CONVERSOR BOOST  
QUADRÁTICO COM BAIXA TENSÃO  
NAS CHAVES**

---

Londrina  
2024



**Universidade Estadual de Londrina**

Centro de Tecnologia e Urbanismo  
Departamento de Engenharia Elétrica

---

**Lucas Romeiro**

**IMPLEMENTAÇÃO E VALIDAÇÃO DE UM  
CONVERTOR BOOST QUADRÁTICO COM  
BAIXA TENSÃO NAS CHAVES**

Dissertação orientado pelo Prof. Dr. Leonimer Flávio de Melo intitulado “IMPLEMENTAÇÃO E VALIDAÇÃO DE UM CONVERTOR BOOST QUADRÁTICO COM BAIXA TENSÃO NAS CHAVES” e apresentado à Universidade Estadual de Londrina, como parte dos requisitos para obtenção do Título de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Leonimer Flávio de Melo

---

Londrina  
2024

### **Ficha Catalográfica**

Lucas Romeiro

IMPLEMENTAÇÃO E VALIDAÇÃO DE UM CONVERSOR BOOST QUADRÁTICO COM BAIXA TENSÃO NAS CHAVES - Londrina, 2024 - 127 p., 30 cm.

Orientador: Prof. Dr. Leonimer Flávio de Melo

1. Conversor CC-CC. 2. Elevado Ganho. 3. Conversor Multinível. 4. Conversor Multiestágio. 5. Reduzido Esforço de Tensão.

I. Universidade Estadual de Londrina. Curso de Engenharia Elétrica. II. IMPLEMENTAÇÃO E VALIDAÇÃO DE UM CONVERSOR BOOST QUADRÁTICO COM BAIXA TENSÃO NAS CHAVES.

Lucas Romeiro

# IMPLEMENTAÇÃO E VALIDAÇÃO DE UM CONVERSOR BOOST QUADRÁTICO COM BAIXA TENSÃO NAS CHAVES

Dissertação apresentada ao Programa de Pós-graduação em Engenharia Elétrica da Universidade Estadual de Londrina como parte dos requisitos para obtenção do Título de Mestre em Engenharia Elétrica.

Comissão Examinadora

---

Prof. Dr. Leonimer Flávio de Melo  
Universidade Estadual de Londrina - UEL  
Orientador

---

Prof. Dr. Francisco Granziera Junior  
Universidade Estadual de Londrina - UEL

---

Prof. Dr. Sérgio Augusto Oliveira da Silva  
Universidade Tecnológica Federal do Paraná  
- UTFPR - Campus Cornélio Procopio

Londrina, 19 de junho de 2024



Dedico este trabalho a todos aqueles que me auxiliaram direta ou indiretamente.



# Agradecimentos

Primeiramente a Deus pela vida e saúde.

Aos meus pais por todo apoio e ensinamentos dados durante minha vida pessoal e acadêmica, sempre com carinho, atenção e acolhimento.

Aos meus amigos que sempre me apoiaram e estiveram ao meu lado.

Aos meus amigos do Departamento de Engenharia Elétrica da Universidade Estadual de Londrina por todo apoio e ensinamentos compartilhados durante estes anos.

Ao meu orientador, Prof. Dr. Leonimer Flávio de Melo, pela oportunidade de realizar tal pesquisa e por todos os ensinamentos e orientações que foram de grande valia para a realização e conclusão deste trabalho.

A todos os professores que me forneceram conhecimento e me auxiliaram a me tornar quem sou hoje. Em especial aos professores Lúcio dos Reis Barbosa e Newton da Silva, por todo o conhecimento compartilhado durante a realização deste trabalho.

À Luana, minha namorada, pelo apoio.

Um agradecimento especial aos professores Francisco Granziera Júnior e Sérgio Augusto Oliveira da Silva, pelas contribuições realizadas para o aperfeiçoamento dessa dissertação.

Por último, mas não menos importante, à Fundação Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - CAPES pelo apoio financeiro.



*"Você ama a vida?  
Então não desperdice o tempo, porque é desse  
material que a vida é feita."  
(Benjamim Franklin)*



Lucas Romeiro. **IMPLEMENTAÇÃO E VALIDAÇÃO DE UM CONVERSOR BOOST QUADRÁTICO COM BAIXA TENSÃO NAS CHAVES**. 2024. 127 p. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Estadual de Londrina, Londrina.

## Resumo

Conversores CC-CC de elevado ganho estático são componentes essenciais para a integração de fontes fotovoltaicas de baixa tensão em sistemas de geração de energia distribuída conectados à rede elétrica. Neste contexto, o presente estudo apresenta a proposta de uma nova topologia para o conversor CC-CC elevador de tensão do tipo *boost*. Tal arquitetura é concebida a partir da integração da célula de ganho quadrático modificada à célula de comutação de três-níveis, resultando em um conversor que possui como principais características a obtenção de uma relação quadrática para o ganho estático associada à um esforço reduzido de tensão sobre os componentes do circuito sem que sua eficiência, peso e volume sejam criticamente afetados. A utilização de chaves semicondutoras, do tipo MOSFET, de menor tensão nominal possibilita reduzir consideravelmente as perdas de potência em condução, devido à sua menor resistência de canal. A topologia proposta apresenta duas chaves que são controladas através da modulação por largura de pulso de pulsos simétricos e defasados de meio período entre si, o que leva o conversor a operar em duas regiões distintas, dependentes do valor do ciclo de trabalho. O ganho estático deste conversor, para ambas as regiões de operação, varia com o quadrado da razão cíclica, sendo maior que o ganho apresentado pelo conversor *boost* convencional e, a máxima tensão sobre as chaves é metade da tensão de saída. A análise teórica, ganho estático, principais formas de onda e equacionamento do conversor são apresentadas com detalhes. Visando a validação do estudo realizado, os resultados experimentais, obtidos a partir de um protótipo de 250 W, são apresentados e discutidos. O conversor possibilitou a obtenção de um ganho estático da ordem de 6 vezes, enquanto a máxima tensão suportada pelas chaves não foi superior à metade da tensão total de saída. Ainda, o conversor obteve rendimento experimental em plena carga superior à 89%.

**Palavras-Chave:** 1. Conversor CC-CC. 2. Elevado Ganho. 3. Conversor Multinível. 4. Conversor Multiestágio. 5. Reduzido Esforço de Tensão.



Lucas Romeiro. **A NOVEL HIGH-GAIN BOOST CONVERTER WITH REDUCED SWITCH VOLTAGE STRESS**. 2024. 127 p. Dissertation (Master in Electrical Engineering) - Londrina State University, Londrina.

## Abstract

High-gain DC-DC converters are crucial components for integrating low-voltage photovoltaic (PV) sources into grid-tied distributed power generation systems. Regarding this matter, this study presents the proposal of a new topology for the voltage-boost DC-DC converter. The proposed architecture is conceived by integrating the modified quadratic gain cell with the three-level switching cell, resulting in a converter that possesses as its main features the attainment of a quadratic relationship for the static gain associated with reduced voltage stress on the circuit components without critically affecting its efficiency, weight, and volume. The use of MOSFETs semiconductor switches with lower nominal voltage enables a significant reduction in conduction losses due to their lower conduction resistance. The proposed topology features two switches controlled through symmetric and phase-shifted pulse width modulation, leading the converter to operate in two distinct regions, depending on the duty cycle value. The static gain of this converter, for both operating regions, varies with the square of the duty cycle ratio, being higher than that of the conventional boost converter, and the maximum voltage across the switches is half of the output voltage. Theoretical analysis, static gain, main waveforms, and converter equations are presented in detail. In order to validate the conducted study, experimental results obtained from a 250 W prototype were presented and discussed. The converter exhibited a static gain of approximately 6 times, and the maximum voltage across the semiconductor switches remained equal to half of the output voltage. Additionally, the converter achieved an experimental efficiency at full load exceeding 89%.

**Key-words:** 1. DC-DC Converter. 2. High Gain. 3. Multilevel. 4. Multistage. 5. Voltage Stress.



# Lista de ilustrações

Figura 1 – Sistema de conversores integrados ao módulo. . . . .	28
Figura 2 – Estrutura Proposta para o Conversor CC-CC. . . . .	31
Figura 3 – Conversor <i>boost</i> convencional. . . . .	33
Figura 4 – Primeira etapa de operação do conversor <i>boost</i> convencional. . . . .	34
Figura 5 – Segunda etapa de operação do conversor <i>boost</i> convencional. . . . .	35
Figura 6 – Ganho estático ideal do conversor <i>boost</i> tradicional. . . . .	36
Figura 7 – Conversor <i>boost</i> com não idealidade. . . . .	37
Figura 8 – Curvas de desempenho do conversor <i>boost</i> : (a) ganho estático ( $G$ ) e (b) rendimento ( $\eta$ ). . . . .	39
Figura 9 – Conversor boost: (a)cascata e (b)quadrático. . . . .	40
Figura 10 – Ganho estático ideal dos conversores boost tradicional e em cascata. . . . .	41
Figura 11 – Conversor boost quadrático G. . . . .	42
Figura 12 – Tensão normalizada sobre o capacitor de acoplamento para os conversores quadráticos e quadrático G. . . . .	43
Figura 13 – Conversor <i>boost</i> de três-níveis (TLBC). . . . .	45
Figura 14 – Sinais de comando para o conversor TLBC: (a) $D < 0,50$ . (b) $D > 0,50$ . . . . .	45
Figura 15 – Conversor proposto. . . . .	50
Figura 16 – Primeira etapa de operação em MCC com $D < 0,50$ . . . . .	51
Figura 17 – Segunda etapa de operação em MCC com $D < 0,50$ . . . . .	52
Figura 18 – Terceira etapa de operação em MCC com $D < 0,50$ . . . . .	53
Figura 19 – Principais formas de onda do conversor proposto no MCC com $D < 0,50$ . . . . .	54
Figura 20 – Primeira etapa de operação em MCC com $D > 0,50$ . . . . .	55
Figura 21 – Segunda etapa de operação em MCC com $D > 0,50$ . . . . .	56
Figura 22 – Quarta etapa de operação em MCC com $D > 0,50$ . . . . .	56
Figura 23 – Principais formas de onda do conversor proposto no MCC com $D > 0,50$ . . . . .	57
Figura 24 – Primeira etapa de operação em MCDP com $D < 0,50$ . . . . .	58
Figura 25 – Segunda etapa de operação em MCDP com $D < 0,50$ . . . . .	59
Figura 26 – Terceira etapa de operação em MCDP com $D < 0,50$ . . . . .	59
Figura 27 – Quarta etapa de operação em MCDP com $D < 0,50$ . . . . .	60
Figura 28 – Principais formas de onda do conversor operando no MCDP para $D < 0,50$ . . . . .	61
Figura 29 – Primeira etapa de operação em MCDP com $D > 0,50$ . . . . .	62
Figura 30 – Segunda etapa de operação em MCDP com $D > 0,50$ . . . . .	63
Figura 31 – Terceira etapa de operação em MCDP com $D > 0,50$ . . . . .	63

Figura 32 – Quinta etapa de operação em MCDP com $D > 0,50$ . . . . .	64
Figura 33 – Sexta etapa de operação em MCDP com $D > 0,50$ . . . . .	64
Figura 34 – Principais formas de onda do conversor operando no MCDP para $D > 0,50$ . . . . .	65
Figura 35 – Ganho estático em MCC: (a)proposto. (b)comparativo. . . . .	68
Figura 36 – Tensões e correntes em MCDP com $D < 0,50$ . . . . .	69
Figura 37 – Tensões e correntes em MCDP com $D > 0,50$ . . . . .	71
Figura 38 – Característica externa para $D > 0,50$ . . . . .	73
Figura 39 – Correntes nos capacitores para $D < 0,50$ . . . . .	75
Figura 40 – Correntes nos capacitores para $D > 0,50$ . . . . .	81
Figura 41 – Curvas comparativas de performance: (a)tensão na chave. (b)tensão no capacitor intermediário. . . . .	87
Figura 42 – Curvas de desempenho considerando $r_L$ : (a)ganho estático. (b)rendimento. . . . .	88
Figura 43 – Circuitos simulados: (a) $D < 0,50$ e (b) $D > 0,50$ . . . . .	93
Figura 44 – Tensões para $D < 0,50$ , com detalhe para as ondulações em $v_o$ . . . . .	94
Figura 45 – Tensões para $D > 0,50$ , com detalhe para as ondulações em $v_o$ . . . . .	94
Figura 46 – Corrente através dos indutores: (a) $D < 0,50$ e (b) $D > 0,50$ . . . . .	95
Figura 47 – Tensão sobre as chaves: (a) $D < 0,50$ e (b) $D > 0,50$ . . . . .	96
Figura 48 – Protótipo experimental de bancada. . . . .	98
Figura 49 – Distribuição teórica de perdas. . . . .	99
Figura 50 – Sinais de comando das chaves semicondutoras. . . . .	100
Figura 51 – Tensão na entrada $v_i$ e na saída $v_o$ . . . . .	101
Figura 52 – Tensão intermediária $v_{C1}$ e corrente no indutor $i_{L1}$ . . . . .	102
Figura 53 – Corrente no indutor $i_{L2}$ e corrente na carga $i_o$ . . . . .	102
Figura 54 – Tensão nas chaves $v_{S1}$ e $v_{S2}$ . . . . .	103
Figura 55 – Tensão nos diodos $v_{D3}$ e $v_{D4}$ . . . . .	103
Figura 56 – Tensão nos diodos $v_{D1}$ e $v_{D2}$ . . . . .	104
Figura 57 – Curva de rendimento experimental. . . . .	105

# Lista de tabelas

Tabela 1 – Comparação entre o conversor proposto e outros conversores presentes na literatura. . . . .	86
Tabela 2 – Parâmetros de projeto. . . . .	91
Tabela 3 – Especificações do conversor projetado. . . . .	92
Tabela 4 – Parâmetros experimentais de projeto. . . . .	97



# Símbolos de unidades de medida

<b>A</b>	<i>Ampère</i>
<b>F</b>	<i>Farad</i>
<b>H</b>	<i>Henry</i>
<b>Hz</b>	<i>Hertz</i>
$\Omega$	<i>Ohm</i>
<b>V</b>	<i>Volt</i>
<b>W</b>	<i>Watt</i>



# Lista de Siglas e Abreviaturas

BJT	<i>Bipolar Junction Transistor</i>
CA	<i>Corrente Alternada</i>
CC	<i>Corrente Contínua</i>
CI	<i>Circuito Integrado</i>
$C_o$	<i>Capacitor de Saída</i>
$C_1$	<i>Capacitor de Acoplamento</i>
$C_{f1}$	<i>Capacitor de Filtro 1</i>
$C_{f2}$	<i>Capacitor de Filtro 2</i>
D	<i>Razão cíclica</i>
$D_1$	<i>Diodo 1</i>
$D_2$	<i>Diodo 2</i>
$D_3$	<i>Diodo 3</i>
$D_4$	<i>Diodo 4</i>
$\Delta_{IL}$	<i>Ondulação de Corrente nos Indutores</i>
$\Delta_{IL1}$	<i>Ondulação de Corrente no Indutor 1</i>
$\Delta_{IL2}$	<i>Ondulação de Corrente no Indutor 2</i>
$\Delta_{t1}$	<i>Intervalo de Duração da Primeira Etapa de Operação</i>
$\Delta_{t1,2,3}$	<i>Intervalo de Tempo de <math>t_0</math> à <math>t_3</math></i>
$\Delta_{t2}$	<i>Intervalo de Duração da Segunda Etapa de Operação</i>
$\Delta_{t3}$	<i>Intervalo de Duração da Terceira Etapa de Operação</i>
$\Delta_{t4}$	<i>Intervalo de Duração da Quarta Etapa de Operação</i>
$\Delta_{V_c}$	<i>Ondulação de Tensão nos Capacitores</i>
$\Delta_{V_{c1}}$	<i>Ondulação de Tensão no Capacitor <math>C_1</math></i>
$\Delta_{V_{cf1}}$	<i>Ondulação de Tensão no Capacitor <math>C_{f1}</math></i>
$\Delta_{V_{cf2}}$	<i>Ondulação de Tensão no Capacitor <math>C_{f2}</math></i>
$f_s$	<i>Frequência de Comutação</i>
G	<i>Ganho Estático</i>
$I_{C1}$	<i>Corrente Média no Capacitor 1</i>
$I_{Cf1}$	<i>Corrente Média no Capacitor de filtro 1</i>
$I_{Cf2}$	<i>Corrente Média no Capacitor de filtro 2</i>
$I_{Cf1(rms)}$	<i>Corrente Eficaz no Capacitor de filtro 1</i>
$I_{Cf2(rms)}$	<i>Corrente Eficaz no Capacitor de filtro 2</i>
$I_{D1}$	<i>Corrente Média no Diodo 1</i>
$I_{D2}$	<i>Corrente Média no Diodo 2</i>
$I_{D3}$	<i>Corrente Média no Diodo 3</i>

$I_{D4}$	<i>Corrente Média no Diodo 4</i>
$I_{D1(máx)}$	<i>Corrente Máxima no Diodo 1</i>
$I_{D2(máx)}$	<i>Corrente Máxima no Diodo 2</i>
$I_{D3(máx)}$	<i>Corrente Máxima no Diodo 3</i>
$I_{D4(máx)}$	<i>Corrente Máxima no Diodo 4</i>
$I_{D1(rms)}$	<i>Corrente Eficaz no Diodo 1</i>
$I_{D2(rms)}$	<i>Corrente Eficaz no Diodo 2</i>
$I_{D3(rms)}$	<i>Corrente Eficaz no Diodo 3</i>
$I_{D4(rms)}$	<i>Corrente Eficaz no Diodo 4</i>
$i_{D1}(t)$	<i>Corrente Instantânea no Diodo 1</i>
$i_{D2}(t)$	<i>Corrente Instantânea no Diodo 2</i>
$i_{D3}(t)$	<i>Corrente Instantânea no Diodo 3</i>
$i_{D4}(t)$	<i>Corrente Instantânea no Diodo 4</i>
IGBT	<i>Insulated-gate Bipolar Transistor</i>
$I_{L1}$	<i>Corrente Média no Indutor 1</i>
$I_{L2}$	<i>Corrente Média no Indutor 2</i>
$I_{L1M}$	<i>Corrente Máxima no indutor 1</i>
$I_{L1m}$	<i>Corrente Mínima no indutor 1</i>
$I_{L2M}$	<i>Corrente Máxima no indutor 2</i>
$I_{L2m}$	<i>Corrente Mínima no indutor 2</i>
$I_o$	<i>Corrente Média na Carga</i>
$i_{L1}(t)$	<i>Corrente Instantânea no Indutor 1</i>
$i_{L2}(t)$	<i>Corrente Instantânea no Indutor 2</i>
$I_{S1(máx)}$	<i>Corrente Máxima na Chave 1</i>
$I_{S2(máx)}$	<i>Corrente Máxima na Chave 2</i>
$I_{S1(rms)}$	<i>Corrente Eficaz na Chave 1</i>
$I_{S2(rms)}$	<i>Corrente Eficaz na Chave 2</i>
$i_{s1}(t)$	<i>Corrente Instantânea na Chave 1</i>
$i_{s2}(t)$	<i>Corrente Instantânea na Chave 2</i>
L	<i>Indutor</i>
$L_1$	<i>Indutor 1</i>
$L_2$	<i>Indutor 2</i>
$L_{1(crit)}$	<i>Indutância Crítica do Indutor 1</i>
$L_{2(crit)}$	<i>Indutância Crítica do Indutor 2</i>
MCC	<i>Modo de Condução Contínuo</i>
MCD	<i>Modo de Condução Descontínua</i>
MCDP	<i>Modo de Condução Descontínua Parcial</i>
MIC	<i>Module Integrated Converter</i>
MOSFET	<i>Metal-Oxide Semiconductor Field Effect Transistor</i>

MPP	<i>Maximum Power Point</i>
$\eta$	<i>Rendimento</i>
$P_C$	<i>Potência Dissipada no Núcleo do Indutor</i>
$P_{Cap}$	<i>Potência Dissipada no Capacitor</i>
$P_D$	<i>Potência Total Dissipada no Diodo</i>
$P_{D(on)}$	<i>Potência Dissipada na Condução do Diodo</i>
$P_{D(sw)}$	<i>Potência Dissipada na Comutação do Diodo</i>
$P_i$	<i>Potência de Entrada</i>
$P_L$	<i>Potência Total Dissipada no Indutor</i>
$P_{loss}$	<i>Potência Total Dissipada nos Componentes do Conversor</i>
$P_{MOS}$	<i>Potência Total Dissipada na Chave</i>
$P_o$	<i>Potência de Saída</i>
$P_{S(on)}$	<i>Potência Dissipada na Condução da Chave</i>
$P_{S(sw)}$	<i>Potência Dissipada na Comutação da Chave</i>
PV	<i>Photovoltaic</i>
$P_W$	<i>Potência Dissipada nos Enrolamentos do Indutor</i>
PWM	<i>Pulse Width Modulation</i>
$Q_{rr}$	<i>Carga de Recuperação Reversa</i>
$R_{DSon}$	<i>Resistência da chave quando em condução</i>
$r_F$	<i>Resistência de Condução do Diodo</i>
$r_{L1}$	<i>Resistência do Indutor</i>
$R_o$	<i>Resistência de Carga</i>
$RSE$	<i>Resistência Série Equivalente do Capacitor</i>
S	<i>Chave Semicondutora</i>
$S_1$	<i>Chave Semicondutora 1</i>
$S_2$	<i>Chave Semicondutora 2</i>
T	<i>Período de Comutação</i>
TLBC	<i>Three-level boost converter</i>
TLSC	<i>Three-level Switching Cell</i>
$T_{off}$	<i>Período de Bloqueio da Chave</i>
$T_{on}$	<i>Período de Condução da Chave</i>
$t_1$	<i>Instante 1</i>
$t_2$	<i>Instante 2</i>
$t_3$	<i>Instante 3</i>
$t_4$	<i>Instante 4</i>
$V_{D1}$	<i>Tensão no Diodo 1</i>
$V_{D2}$	<i>Tensão no Diodo 2</i>
$V_{D3}$	<i>Tensão no Diodo 3</i>
$V_{D4}$	<i>Tensão no Diodo 4</i>

$v_{D1}(t)$	<i>Tensão Instantânea no Diodo 1</i>
$v_{D2}(t)$	<i>Tensão Instantânea no Diodo 2</i>
$v_{D3}(t)$	<i>Tensão Instantânea no Diodo 3</i>
$v_{D4}(t)$	<i>Tensão Instantânea no Diodo 4</i>
$V_{C1}$	<i>Tensão Média no Capacitor 1</i>
$V_{C2}$	<i>Tensão Média no Capacitor 2</i>
$V_{C3}$	<i>Tensão Média no Capacitor 3</i>
$V_i$	<i>Tensão de entrada</i>
$v_{L1}(t)$	<i>Tensão Instantânea no Indutor 1</i>
$v_{L2}(t)$	<i>Tensão Instantânea no Indutor 2</i>
$V_{L1(méd)}$	<i>Tensão Média no Indutor 1</i>
$V_{L2(méd)}$	<i>Tensão Média no Indutor 2</i>
$V_o$	<i>Tensão de saída</i>
$V_{S1}$	<i>Tensão na Chave 1</i>
$V_{S2}$	<i>Tensão na Chave 2</i>
$v_{s1}(t)$	<i>Tensão Instantânea na Chave 1</i>
$v_{s2}(t)$	<i>Tensão Instantânea na Chave 2</i>
$V_{(to)}$	<i>Tensão Direta do Diodo</i>

# Sumário

1	INTRODUÇÃO . . . . .	27
1.1	Conversor Proposto . . . . .	30
1.2	Objetivos . . . . .	31
1.2.1	Objetivos Específicos . . . . .	31
1.3	Estrutura do Trabalho . . . . .	32
2	FUNDAMENTAÇÃO TEÓRICA . . . . .	33
2.1	Conversor <i>Boost</i> . . . . .	33
2.1.1	Etapas de Operação . . . . .	33
2.1.2	Ganho Estático Ideal . . . . .	34
2.1.3	Análise de Rendimento do Conversor <i>boost</i> Tradicional . . . . .	37
2.2	Conversores Multiestágio . . . . .	39
2.2.1	Conversor Cascata . . . . .	39
2.2.2	Conversor com Célula Quadrática G . . . . .	41
2.3	Conversor Multinível . . . . .	44
2.4	Considerações Finais do Capítulo . . . . .	47
3	CONVERSOR CC-CC PROPOSTO . . . . .	49
3.1	Concepção da Topologia Proposta . . . . .	49
3.2	Princípio de Operação do Conversor . . . . .	50
3.3	Operação em Condução Contínua (MCC) . . . . .	51
3.3.1	Etapas de Operação do Conversor em MCC para $D < 0,50$ . . . . .	51
3.3.2	Etapas de Operação do Conversor em MCC para $D > 0,50$ . . . . .	55
3.4	Operação em Condução Descontínua (MCD) . . . . .	58
3.4.1	Etapas de Operação do Conversor em MCDP para $D < 0,50$ . . . . .	58
3.4.2	Etapas de Operação do Conversor em MCDP para $D > 0,50$ . . . . .	62
3.5	Ganho Estático Ideal . . . . .	66
3.5.1	Ganho Estático Ideal em MCC com $D < 0,50$ . . . . .	66
3.5.2	Ganho Estático Ideal em MCC com $D > 0,50$ . . . . .	67
3.5.3	Ganho Estático Ideal em MCDP com $D < 0,50$ . . . . .	69
3.5.4	Ganho Estático Ideal em MCDP com $D > 0,50$ . . . . .	71
3.6	Esforços de Tensão e Corrente . . . . .	73
3.6.1	Análise Quantitativa para $D < 0,50$ . . . . .	74
3.6.2	Análise Quantitativa para $D > 0,50$ . . . . .	80
3.7	Considerações Finais do Capítulo . . . . .	89

4	RESULTADOS E DISCUSSÕES . . . . .	91
4.1	Resultados de Simulação . . . . .	91
4.2	Resultados Experimentais . . . . .	97
4.3	Considerações Finais do Capítulo . . . . .	105
5	CONCLUSÕES FINAIS . . . . .	107
5.1	Sugestões de Trabalhos Futuros . . . . .	110
5.2	Trabalhos Publicados . . . . .	110
	REFERÊNCIAS . . . . .	113
	Apêndices . . . . .	118
A	CÁLCULO DOS PARÂMETROS DE PROJETO . . . . .	119
B	ESTIMATIVA DAS PERDAS EM CONVERSORES CC-CC	123
Anexo 1	. . . . .	126

# 1 Introdução

---

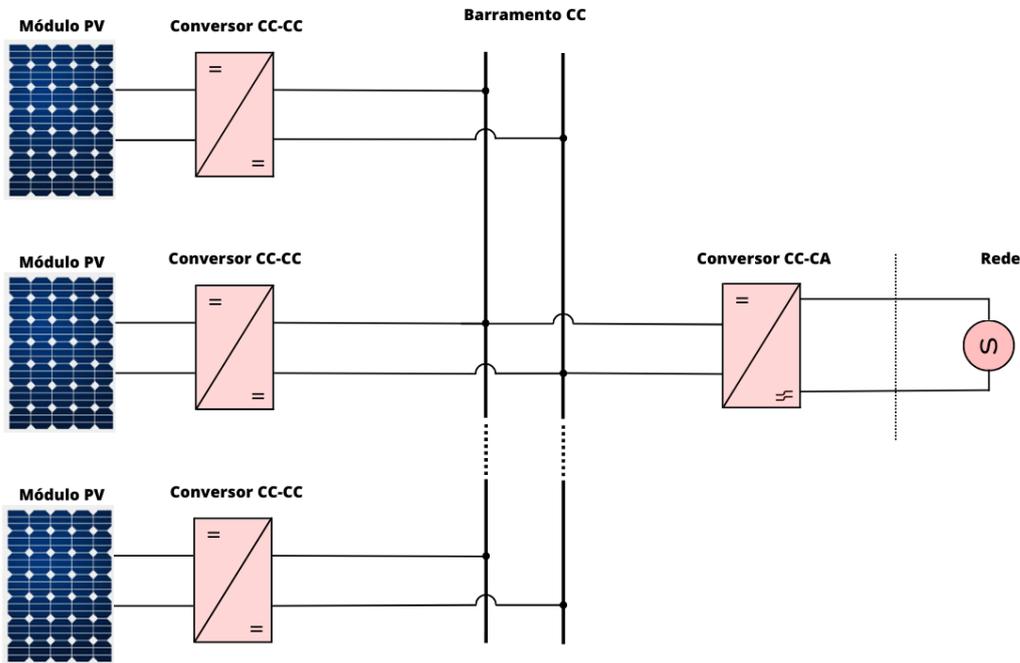
O uso eficiente de fontes alternativas de energia tem ganhado a atenção de pesquisadores, fomentado pela necessidade de diversificação da matriz energética mundial e também por questões ambientais. Nesse cenário, a energia solar fotovoltaica, do inglês *photovoltaic* (PV), tem tido certo destaque devido às suas características tais como elevado potencial energético, facilidade de implementação em áreas urbanas e em usinas de grande porte, além do reduzido impacto ambiental (DIONIZIO et al., 2023; DARYAEI; ESTEKI; KHAJEHODDIN, 2023). Contudo, o nível de tensão fornecido pelos módulos PV é baixo quando comparado àqueles exigidos no barramento CC de inversores CC-CA para aplicações conectadas à rede elétrica. Comumente proposta na literatura, a conexão em série de módulos possibilita a obtenção de tensões mais significativas na saída do arranjo, viabilizando a utilização de conversores básicos como interface entre os módulos e o inversor (ANDRADE et al., 2020; GUEPFRIH; WALTRICH; LAZZARIN, 2021). Porém, tal abordagem se torna ineficiente uma vez que cada módulo não é capaz de operar no seu ponto de máxima potência, do inglês *maximum power point* (MPP), e também devido à degradação de potência resultante de incompatibilidades entre os módulos causadas por sombreamentos parciais, imperfeições construtivas, envelhecimento desigual entre módulos e acúmulo de sujeira (LI et al., 2009; CARVALHO et al., 2022; MOURY; LAM, 2020).

As questões acima mencionadas podem ser suprimidas através da utilização de conversores CC-CC individuais conectados à saída de cada módulo PV alimentando o barramento CC de um inversor centralizado, abordagem comumente chamada de conversores integrados ao módulo, do inglês *module integrated convertes* (MIC) (SCHMITZ, 2015; DARYAEI; ESTEKI; KHAJEHODDIN, 2023). Uma aplicação MIC simplificada é ilustrada na Figura 1. Ainda, os conversores CC-CC podem ser utilizados como interface entre os módulos PV e inversores individuais conectados ao barramento CA da rede elétrica, resultando em estruturas conhecidas como microinversores (KNABBEN, 2017).

Todavia, em ambos os casos, o uso de conversores CC-CC de elevado ganho e elevada eficiência, operando em médias e baixas potências, se torna imprescindível a fim de adequar os níveis CC para a correta alimentação da etapa CC-CA, possibilitando a máxima extração da energia disponível no módulo PV e, ainda, a elevação da tensão acima dos níveis mínimos necessários para injeção de energia na rede (CARVALHO et al., 2022; DARYAEI; ESTEKI; KHAJEHODDIN, 2023; MOURY; LAM, 2020).

Tratando-se de aplicações em que um elevado ganho de tensão se faz necessário, a utilização de conversores com acoplamento magnético se mostra como uma escolha óbvia porque o ganho estático pode ser ajustado não apenas pelo ciclo de trabalho, mas também pela relação de espiras do transformador, permitindo a obtenção de ganhos estáticos significativos (GUEPFRIH; WALTRICH; LAZZARIN, 2021; FOROUZESH et al., 2017).

Figura 1 – Sistema de conversores integrados ao módulo.



Fonte: O autor, 2024.

Apesar da vantagem comentada, os semicondutores destas estruturas são submetidos a elevados picos de tensão nas comutações, resultado da ressonância entre a indutância de dispersão do transformador e as capacitâncias intrínsecas dos componentes semicondutores (NGUYEN et al., 2018; GUEPFRIH, 2021). Para mitigar tal desvantagem, a utilização de circuitos grampeadores ativos e passivos foram propostos (WANG et al., 2019), ao custo de um maior número de componentes e maior complexidade. Sobretensões também podem ocorrer em conversores que empregam indutores acoplados, contudo, o compartilhamento do núcleo magnético leva a uma redução do volume, elevando a densidade de potência da estrutura (ANDRADE et al., 2020).

Em aplicações nas quais a isolamento galvânica não se faz necessária, conversores não isolados podem ser utilizados para a elevação de tensão, com conseqüente redução no tamanho, volume e peso, além de possibilitar uma elevação no rendimento devido à ausência de transformadores de alta frequência (TOFOLI; TAVARES; SALDANHA, 2019; TAVARES, 2019). Considerando as informações comentadas, o conversor *boost* convencional tem sido amplamente utilizado em aplicações que exigem elevação de tensão, devido a sua estrutura simples e reduzido número de componentes. Não obstante, o conversor *buck-boost* também pode ser empregado para tal finalidade. Todavia, o estresse de tensão imposto aos semicondutores quando em bloqueio é igual a soma das tensões de entrada e saída. Tais questões também são encontradas nos conversores *cúk*, *zeta* e *sepic*, porém, com um maior número de componentes e maior complexidade (TOFOLI; TAVARES;

SALDANHA, 2019; PAULA et al., 2015; ANDRADE et al., 2020).

Apesar de sua estrutura simples, na prática, o conversor *boost* não é capaz de fornecer elevado ganho de tensão devido às não idealidades dos componentes, elevado estresse de tensão imposto aos semicondutores e necessidade de operação com ciclos de trabalho extremos. Em vista disso, inúmeras técnicas foram propostas para ampliar o ganho estático fornecido pelo conversor convencional, conforme a vasta revisão realizada em Forouzesh et al. (2017), as quais incluem *indutores chaveados* (FARDAHAR; SABAHI, 2020), *capacitores chaveados* (ZHANG et al., 2018) e *indutores acoplados* (FOROUZESH et al., 2018).

Não obstante, uma simples técnica para obtenção de ganhos estáticos mais significativos consiste na conexão sequencial de conversores, um após o outro, resultando nas topologias multiestágio, sendo essa uma solução notável, porque o ganho estático total é obtido pela multiplicação entre o ganho estático de cada estágio que compõe a estrutura (GUEPFRIH, 2021; ANDRADE, 2022). A associação sequencial de conversores é comumente realizada em dois estágios, resultando no conversor *cascata* de ganho quadrático ou ainda, integrados com uma única chave resultando nos comumente chamados conversores *quadráticos*. Infelizmente, assim como o ganho estático, o rendimento de cada estágio também é multiplicado um pelo outro, penalizando o rendimento total da topologia (PAULA et al., 2015; GUEPFRIH, 2021; FOROUZESH et al., 2017). Tal situação se torna crítica devido ao elevado estresse de corrente presente no primeiro estágio, somado ao elevado estresse de tensão presente no estágio de saída, sendo este último igual à tensão de saída em conversores do tipo *boost* (ANDRADE; MARTINS, 2017). Ainda, essa última característica agrava as perdas em conversores que utilizam MOSFETs como chaves semicondutoras, uma vez que sua resistência de condução é proporcional a sua tensão nominal (GUEPFRIH, 2021; WANG et al., 2022).

Esforços de corrente e tensão reduzidos podem ser obtidos a partir da utilização de conversores *interleaved* (intercalado) e *multiníveis*. A técnica *interleaved* é comumente empregada em aplicações de elevada potência pois possibilita dividir a corrente entre estágios intercalados, podendo também ser associada a técnicas de elevação de ganho para a obtenção de ganhos estáticos mais significativos (ANDRADE, 2022; FOROUZESH et al., 2017). Por outro lado, os conversores *multiníveis* possibilitam a divisão dos esforços de tensão impostos aos semicondutores e são comuns em aplicações de elevada tensão (PAULA et al., 2015; LIU; NG; PILAWA-PODGURSKI, 2020). Além disso, recentemente, conversores de três-níveis, baseados nas estruturas *multiníveis*, têm sido propostos como parte integrante do condicionamento de fontes alternativas de energia de baixa e média potência, a fim de aliviar os esforços de tensão nos semicondutores e reduzir o volume dos elementos reativos (RASOULI et al., 2023; AYAD et al., 2023). Em (RUAN et al., 2008), uma técnica para obtenção de topologias de *três-níveis* derivadas de conversores CC-CC básicos, isolados e não isolados, é estudada com detalhe.

Por outro lado, Andrade e Martins (2017) propõe uma nova abordagem para a obtenção de conversores de elevado ganho a partir da combinação de estruturas em *cascata* e *multinível*, com a finalidade de integrar as características de ambas as estruturas em um único conversor, utilizando apenas uma chave ativa. Tal estudo resultou na obtenção de um conversor de elevado ganho baseado na associação dos conversores *boost quadrático* e *zeta isolado*. Ganhos estáticos mais significativos foram obtidos em (GUEPFRIH; WALTRICH; LAZZARIN, 2019) a partir da integração dos conversores *boost quadrático* e *flyback*, resultando em um conversor de elevado ganho, ideal para aplicações de elevada potência. Ganhos estáticos elevados e reduzidos esforços de tensão sobre as chaves foram obtidos em (FIORI, 2016) a partir da integração da célula de comutação multinível, proposta inicialmente em (BOTTION, 2005), ao conversor *boost quadrático*  $G$ , proposto em (KADRI et al., 2010). Já em (BORCHARDT et al., 2019), os esforços de tensão impostos às chaves semicondutoras do conversor *boost quadrático* foram reduzidos pela metade através da integração da célula de comutação de *três-níveis* à estrutura do conversor. De modo similar, em Andrade et al. (2020) uma família de conversores concebidos a partir da conexão diferencial de dois conversores, com a integração, ou não, de células de ganho, foi proposta.

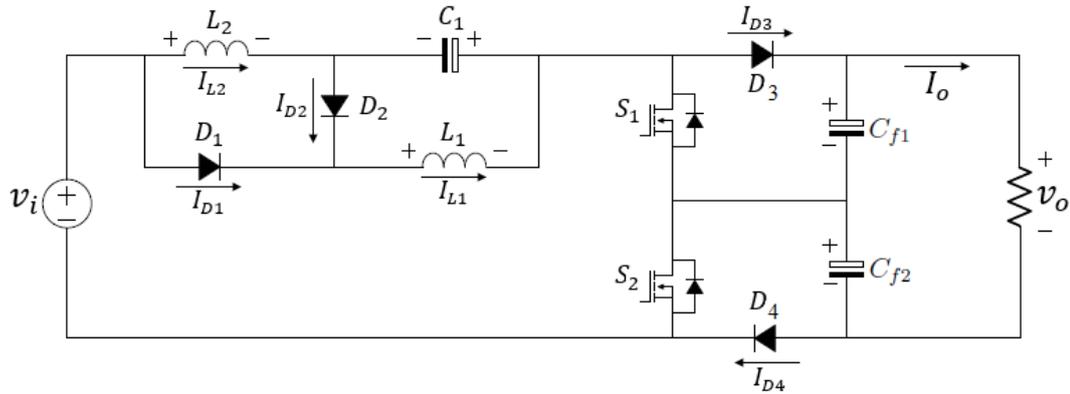
## 1.1 Conversor Proposto

A partir do exposto, o presente trabalho apresenta a proposta, estudo, implementação e validação de uma nova topologia para o conversor elevador de tensão do tipo *boost*, baseado na integração entre estruturas *multiestágio* e *multiníveis*. O conversor, ilustrado na Figura 2, apresenta como principais características a obtenção de uma elevada relação para o ganho estático associado a baixos esforços de tensão sobre os componentes que integram o circuito, tornando possível a obtenção de tensões mais significativas na saída sem que sua eficiência seja drasticamente afetada. A integração da célula de comutação de *três-níveis* à estrutura quadrática possibilita, além de manter uma elevada relação para o ganho estático, uma redução no nível de tensão imposto aos semicondutores que compõem a estrutura. Além disso, a célula de comutação adotada, sob adequada estratégia de comando, torna possível a utilização componentes magnéticos compactos, sem que as perdas de comutação nas chaves se agravem.

Os estudos teóricos realizados, bem como o correto funcionamento do circuito são observados a partir de simulações computacionais e validados através de um protótipo físico de 250  $W$ .

Vale ressaltar que, por mais que o estudo realizado seja motivado para aplicações em fontes fotovoltaicas, a utilização de conversores de elevado ganho não se restringe a essa finalidade e também encontra aplicações em células combustíveis (ELSAYAD; MORADISIZKOOHI; MOHAMMED, 2019), carros elétricos (GUEPFRIH; WALTRICH; LAZZA-

Figura 2 – Estrutura Proposta para o Conversor CC-CC.



Fonte: O autor, 2024.

RIN, 2023), fontes eólicas (GUEPFRIH; WALTRICH; LAZZARIN, 2021), células UPS (RAJABI et al., 2022), entre outras situações nas quais um elevado ganho de tensão se faz necessário (FOROUZESH et al., 2017).

## 1.2 Objetivos

O presente trabalho apresenta como objetivo geral a proposta, estudo, implementação e validação de uma nova topologia de conversor CC-CC não isolado de elevado ganho e baixo esforço de tensão sobre os componentes semicondutores que compõem a estrutura.

### 1.2.1 Objetivos Específicos

Visando atingir o objetivo geral, alguns objetivos específicos são necessários, entre eles:

1. Estudo e revisão das principais técnicas de elevação de ganho estático em conversores CC-CC;
2. Derivação e proposta da nova topologia;
3. Estudo das etapas de operação, principais formas de onda teóricas, além da análise estática nos modos de condução contínuo e descontínuo;
4. Definição dos esforços de tensão e corrente nos componentes;
5. Metodologia de projeto;
6. Verificação de resultados preliminares a partir de simulação computacional;
7. Ensaio experimental de bancada; e
8. Validação da topologia proposta por meio da verificação dos resultados experimentais.

## 1.3 Estrutura do Trabalho

Além deste capítulo introdutório, o qual apresenta uma contextualização do tema e uma breve abordagem dos principais trabalhos correlatos, o presente trabalho conta com mais cinco capítulos, descritos abaixo.

**Capítulo 2** Inicia com um estudo detalhado sobre o conversor *boost convencional*, suas etapas de operação, ganho estático e limitações práticas. Posteriormente, uma explanação sobre técnicas para obtenção de conversores de ganho quadrático e reduzido estresse de tensão nas chaves, auxiliados por gráficos e expressões matemáticas, é realizada. O capítulo se encerra com uma breve conclusão dos estudos realizados.

**Capítulo 3** Apresenta um estudo completo da topologia proposta neste trabalho, o qual aborda as etapas de operação, principais formas de onda, ganho estático e equacionamento do conversor. O capítulo se encerra com um comparativo entre o conversor proposto e algumas topologias semelhantes presentes na literatura.

**Capítulo 4** Apresenta a metodologia de projeto e dimensionamento dos parâmetros do conversor. Ainda neste capítulo, os resultados de simulação e de ensaios experimentais que corroboram com o estudo teórico realizado em capítulos anteriores é apresentado e discutido.

**Capítulo 5** Realiza uma síntese, a qual engloba todo o estudo realizado, além de trazer uma conclusão sobre os resultados obtidos.

## 2 Fundamentação Teórica

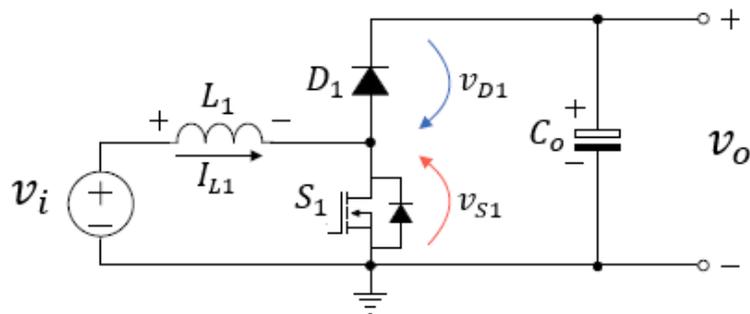
Neste capítulo, algumas das principais topologias do conversor elevador de tensão, que servirão de base para a topologia proposta por este trabalho, são apresentadas e estudadas. Características de cada topologia, bem como sua operação e ganho estático fundamentam o estudo.

### 2.1 Conversor *Boost*

O conversor CC-CC do tipo *boost*, também conhecido como conversor elevador, tem como característica principal gerar uma tensão de saída regulada maior ou igual à tensão de entrada. O conversor apresenta como princípio de operação a comutação de uma chave eletrônica. Geralmente, transistores de potência do tipo MOSFET são preferidos devido a sua alta capacidade de potência e frequência de comutação. No entanto, em algumas aplicações, transistores do tipo BJT ou IGBT também podem ser empregados. Na maior parte das aplicações o sinal de controle da chave é feito a partir da técnica de modulação por largura de pulso MLP (do inglês *pulse width modulation* - PWM) (BARBI; MARTINS, 2012; RASHID, 2014).

Ilustrado na Figura 3, o conversor *boost* convencional apresenta uma estrutura simples, composta por uma fonte de tensão de entrada  $V_i$ , um indutor  $L_1$ , uma chave controlada  $S_1$ , um diodo  $D_1$  operando como chave não controlada, além de um capacitor de saída  $C_o$  para redução da ondulação de tensão na saída. As polaridades de tensão e corrente sobre os componentes são estabelecidas com base na regra de sinais passivo.

Figura 3 – Conversor *boost* convencional.



Fonte: Adaptado de (GUEPFRIH, 2021).

#### 2.1.1 Etapas de Operação

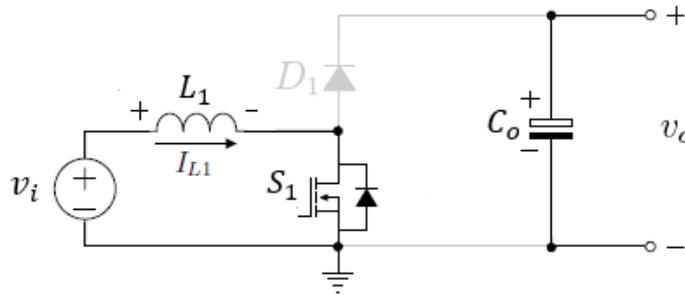
O conversor *boost* operando em regime permanente apresenta duas etapas de operação definidas pelo estado de condução de  $S_1$ . A primeira etapa de operação é caracterizada

pelo período de condução da chave, denominado de  $T_{on}$ . Com isso, o diodo fica reversamente polarizado pela tensão sobre o capacitor  $C_o$  e suporta toda a tensão de saída. Nesta etapa de operação, o indutor armazena energia e sua corrente cresce linearmente através da malha formada por  $V_i$ ,  $L_1$  e  $S_1$ . O capacitor  $C_o$  se descarrega fornecendo parte de sua energia à carga. A chave permanece conduzindo por um período  $DT$ , sendo  $T$  o período de chaveamento ( $T = 1/f$ ) e o parâmetro  $D$ , denominado de razão cíclica (do inglês *duty cycle*, ciclo de trabalho), é definido como sendo a razão entre o período de condução da chave  $T_{on}$  e período total de chaveamento  $T$ , expresso pela relação 1.

$$D = \frac{T_{on}}{T}. \quad (1)$$

Sendo  $D$  uma grandeza adimensional, podendo assumir valores entre 0 e 1 (HART, 2012). Tal etapa de operação pode ser visualizada na Figura 4.

Figura 4 – Primeira etapa de operação do conversor *boost* convencional.

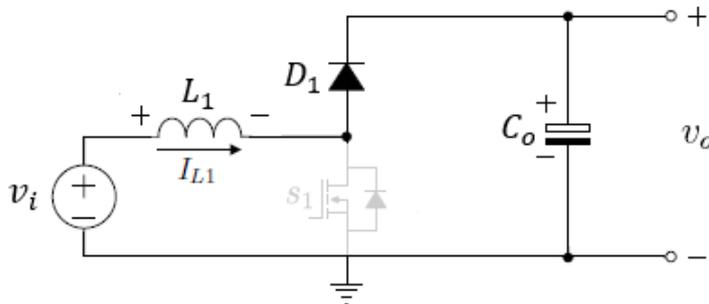


Fonte: Adaptado de (GUEPFRIH, 2021).

A segunda etapa de operação tem início no instante em que a chave é comandada a bloquear, período denominado de  $T_{off}$ . Neste instante, a tentativa de impedir a circulação da corrente no indutor faz com que sua tensão inverta de polaridade instantaneamente, de modo que sua corrente permaneça fluindo. Tal característica é vista em todos os conversores CC-CC chaveados (ERICKSON; MAKSIMOVIĆ, 2020). Deste modo, o diodo  $D_1$  entra em condução fornecendo um caminho para a corrente do indutor. Nesta etapa, o indutor passa a fornecer parte de sua energia à carga e ao capacitor  $C_o$ , sua corrente decresce linearmente. Tal etapa pode ser visualizada na Figura 5.

### 2.1.2 Ganho Estático Ideal

O ganho estático é definido como sendo a razão entre a tensão de saída e a tensão de entrada do conversor. A análise de ganho do conversor será feita supondo que todos os componentes são ideais, sendo assim, não introduzem perdas ao circuito, também será suposto que o conversor opera no modo de condução contínua (MCC) e, dessa forma,

Figura 5 – Segunda etapa de operação do conversor *boost* convencional.

Fonte: Adaptado de (GUEPFRIH, 2021).

a corrente através do indutor não se anula em nenhum instante dentro de um período completo de comutação. Em sequência, conforme os princípios do estudo de conversores chaveados, as ondulações na tensão de saída, resultantes do chaveamento e não idealidade dos componentes de filtro são desconsideradas, uma vez que são baixas quando comparadas a sua respectiva componente média. Além do mais, sabe-se que a tensão média sobre o indutor, em regime permanente, em um período completo de chaveamento, deve ser nula. Estes princípios são conhecidos como "*small-ripple approximation*" e "*inductor voltage balance*", respectivamente (ERICKSON; MAKSIMOVÍĆ, 2020). Tal análise é genérica e pode ser aplicada para todos os conversores chaveados.

Nesse sentido, o ganho estático pode ser obtido analisando a tensão sobre o indutor em cada etapa de operação separadamente, mostradas nas Figuras 4 e 5.

Analisando a malha que contém o indutor na Figura 4, período caracterizado pela condução de  $S_1$ , tem-se que,

$$-V_i + V_L = 0, \quad (2)$$

e

$$V_L = V_i. \quad (3)$$

Analisando, agora, a malha formada por  $V_i$ ,  $L_1$ ,  $D_1$  e  $C_o$ , formada durante o período de bloqueio da chave, vide Figura 5, é possível escrever,

$$-V_i + V_L + V_o = 0, \quad (4)$$

e

$$V_L = V_i - V_o. \quad (5)$$

Sabendo que, para operação em regime permanente, dentro de um período completo de comutação, a tensão média sobre o indutor deve ser nula,

$$V_{L(méd)} = \frac{1}{T} \int_0^T v_L(t) dt = \frac{1}{T} [V_i T_{on} + (V_i - V_o) T_{off}] = 0 \quad (6)$$

e, a partir da expressão 1,

$$T_{on} = DT \quad (7)$$

e

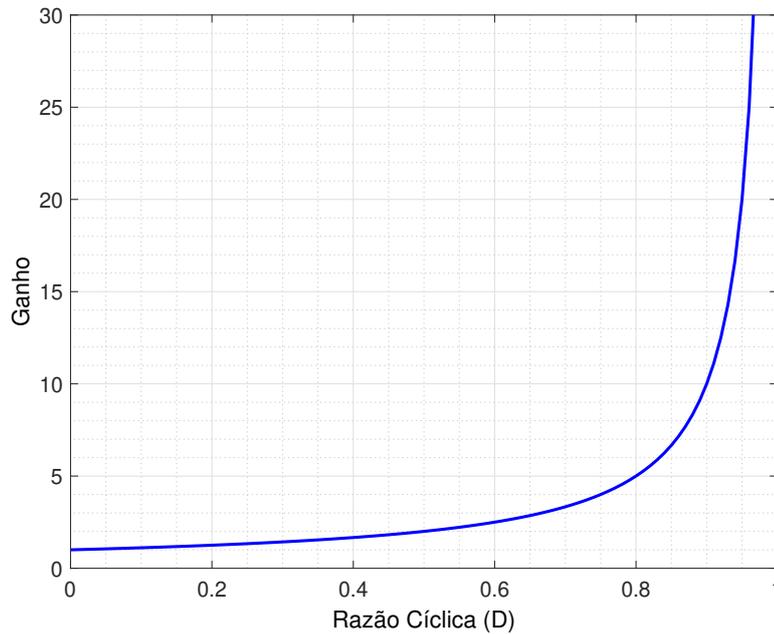
$$T_{off} = (1 - D)T. \quad (8)$$

Portanto, resolvendo 6, obtém-se o ganho estático do conversor *boost* tradicional como sendo,

$$G = \frac{V_o}{V_i} = \frac{1}{1 - D}. \quad (9)$$

A expressão 9 é apresentada graficamente em função da razão cíclica na Figura 6.

Figura 6 – Ganho estático ideal do conversor *boost* tradicional.



Fonte: O autor, 2024.

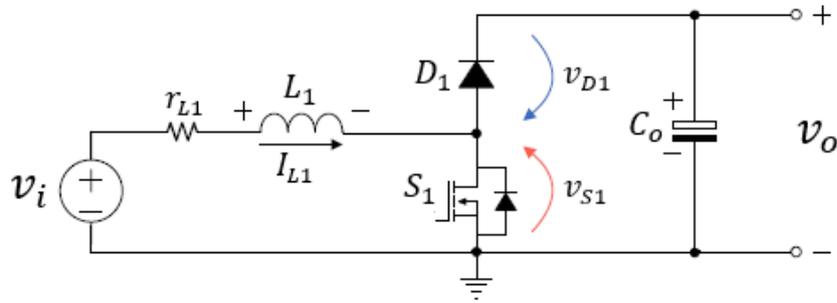
A tensão de saída aumenta ao passo que  $D$  aumenta e, para um caso ideal, tendo ao infinito quando  $D$  tende a 1. Assim, o conversor *boost* é capaz de fornecer qualquer tensão maior ou igual à tensão de entrada. Existem, contudo, limites para a tensão de saída que pode ser gerada pelo conversor. Na prática, a corrente do indutor flui através das quedas de tensão e resistências parasitas dos componentes semicondutores, resistência dos enrolamentos do indutor e inúmeras outras fontes de perdas presentes na estrutura.

Assim sendo, ao passo que o ganho aumenta, a corrente do indutor também aumenta, devido à relação de potência, e com isso, as não idealidades presentes nos componentes levam à significativa dissipação de energia. Conseqüentemente, a eficiência do conversor tende a diminuir drasticamente à medida que a razão cíclica tende à unidade.

### 2.1.3 Análise de Rendimento do Conversor *boost* Tradicional

Conforme mencionado, em situações reais, o conversor *boost* apresenta limitações devidas às não idealidades dos componentes. De maneira simplificada, é possível analisar o desempenho do conversor considerando apenas a resistência série do indutor como fonte de perda (GUEPFRIH, 2021; MARTINEZ et al., 2018). Vide Figura 7.

Figura 7 – Conversor *boost* com não idealidade.



Fonte: Adaptado de (GUEPFRIH, 2021).

O ganho estático do conversor, considerando a resistência  $r_{L1}$ , pode ser obtido da mesma forma que na Seção 2.1.2 e sabendo que a corrente do indutor se relaciona com a corrente de saída através do ganho estático conforme a equação 10.

$$I_L = \frac{I_o}{(1 - D)}. \quad (10)$$

Nesse sentido, realizando o balanço de tensão no indutor,

$$\frac{V_o}{V_i} = \frac{1}{(1 - D)} \frac{1}{1 + \frac{r_{L1}}{R_o(1-D)^2}}. \quad (11)$$

É possível observar que a equação 11 contém dois termos. O primeiro refere-se ao ganho ideal do conversor *boost* com  $r_{L1} = 0$ . Já o segundo termo descreve o efeito que a resistência  $r_{L1}$  exerce no ganho.

Não obstante, a eficiência teórica do conversor pode ser estimada por

$$\eta = \frac{P_o}{P_i} = \frac{P_o}{P_o + P_{r_{L1}}} = \frac{V_o I_o}{V_o I_o + r_{L1} I_L^2}. \quad (12)$$

A substituição de 10 na equação 12 resulta em,

$$\eta = \frac{1}{1 + \frac{r_{L1}}{R_o(1-D)^2}}, \quad (13)$$

que representa o rendimento do conversor considerando o efeito de  $r_{L1}$ . É possível observar inicialmente que, para a obtenção de elevada eficiência, a resistência dos enrolamentos do indutor deve ser consideravelmente menor que o termo  $R_o(1-D)^2$ , o que é mais facilmente alcançado para reduzidos valores de razão cíclica. Em contrapartida, à medida que a razão cíclica aumenta o rendimento do conversor tende a diminuir (ERICKSON; MAKSIMOVIĆ, 2020; GUEPFRIH, 2021).

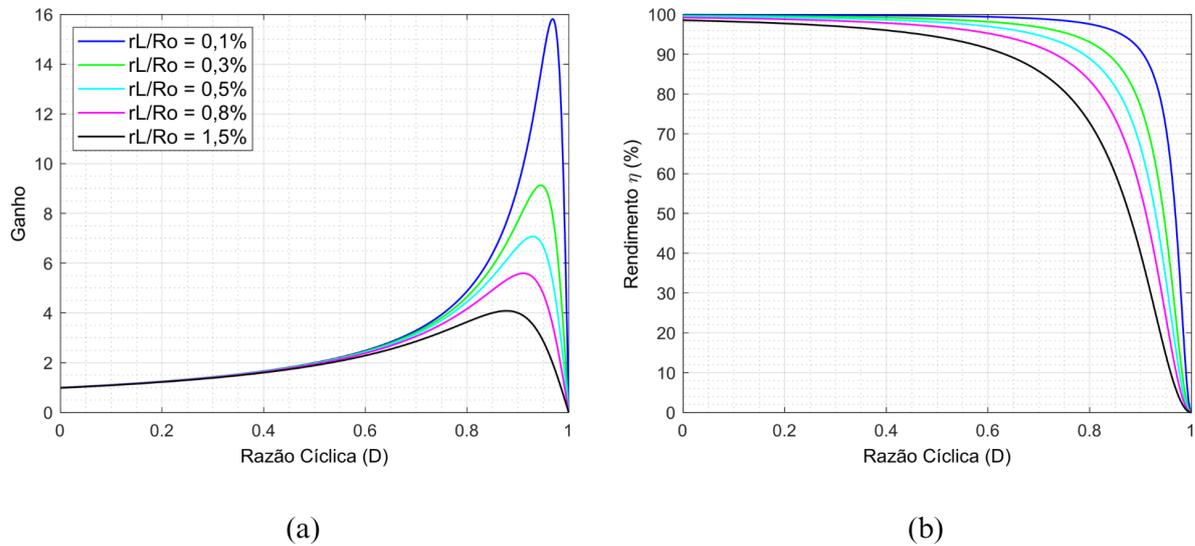
De acordo com as equações 11 e 13 é possível notar que, para o caso não ideal, o ganho estático do conversor passa a depender não apenas da razão cíclica  $D$ , mas também da resistência  $r_{L1}$  e da resistência de carga  $R_o$ , enquanto que suas respectivas análises gráficas possibilitam um melhor entendimento das limitações inerentes ao conversor convencional. Inicialmente, a Figura 8a apresenta o ganho estático, dado por 11, em função da razão cíclica, para diversos valores de  $r_{L1}/R_o$ . Já as curvas de rendimento são ilustradas na Figura 8b.

Para o caso em que a resistência do indutor é nula, o ganho estático é o mesmo que o do conversor ideal, vide Figura 6, e não há interferência dos elementos parasitas (PAULA et al., 2015; KOÇ; BIRBIR; BODUR, 2022). Contudo, para o caso em que  $r_{L1}$  é diferente de zero, três situações básicas podem ser observadas. Em relação à operação com reduzida razão cíclica, até aproximadamente 60%, o ganho sofre influência praticamente nula da resistência do indutor e, ainda, o conversor apresenta elevada eficiência. À medida que a razão cíclica continua a aumentar, o conversor passa a sofrer uma influência mais significativa de  $r_{L1}$  e, apesar do ganho continuar aumentando, o conversor apresenta baixa eficiência. Por fim, após atingir o ponto de inflexão, na qual a estrutura atinge o maior ganho estático, o conversor passa a operar com razões cíclicas extremas e apresenta elevadas perdas internas. A partir deste ponto, o conversor não apresenta mais o comportamento desejado e, com um aumento de  $D$ , a tensão de saída passa a diminuir (WAI et al., 2008; HSIEH et al., 2013; WALY et al., 2020).

Conforme já mencionado, a análise realizada é simplificada e, na prática, diversas outras fontes de perdas estão presentes na estrutura. Uma delas refere-se à resistência de canal do *MOSFET* ( $(R_{DS(on)})$ , do inglês *Drain-to-source on resistance*), a qual está diretamente relacionada a tensão nominal do componente - sabe-se que, quanto maior for a tensão nominal suportada pelo interruptor, maior será sua resistência de canal (GUEPFRIH; WALTRICH; LAZZARIN, 2019). Nesse caso, à medida que a tensão de saída se torna significativa, a utilização de um componente mais robusto é indispensável e, conseqüentemente, a resistência do canal passa a ser um fator limitante, porque insere significativas perdas ao circuito.

Evidentemente, na prática, operar o conversor *boost* convencional com elevada efi-

Figura 8 – Curvas de desempenho do conversor *boost*: (a) ganho estático ( $G$ ) e (b) rendimento ( $\eta$ ).



Fonte: O autor, 2024.

ciência está diretamente ligado a operação com reduzido ganho estático. Algumas das principais técnicas propostas na literatura para contornar as limitações apresentadas pelo conversor *boost* convencional consistem na utilização de conversores *multiestágio* e *multi-níveis* ou ainda, uma associação entre eles. Tais técnicas são abordadas na sequência.

## 2.2 Conversores Multiestágio

Conversores multiestágio, dentre os quais se destaca a associação em cascata de estruturas, são comumente utilizados como uma simples alternativa para a obtenção de ganhos mais significativos que aqueles fornecidos pelos conversores convencionais. A associação em cascata de conversores *boost*, bem como suas principais derivações são abordadas abaixo.

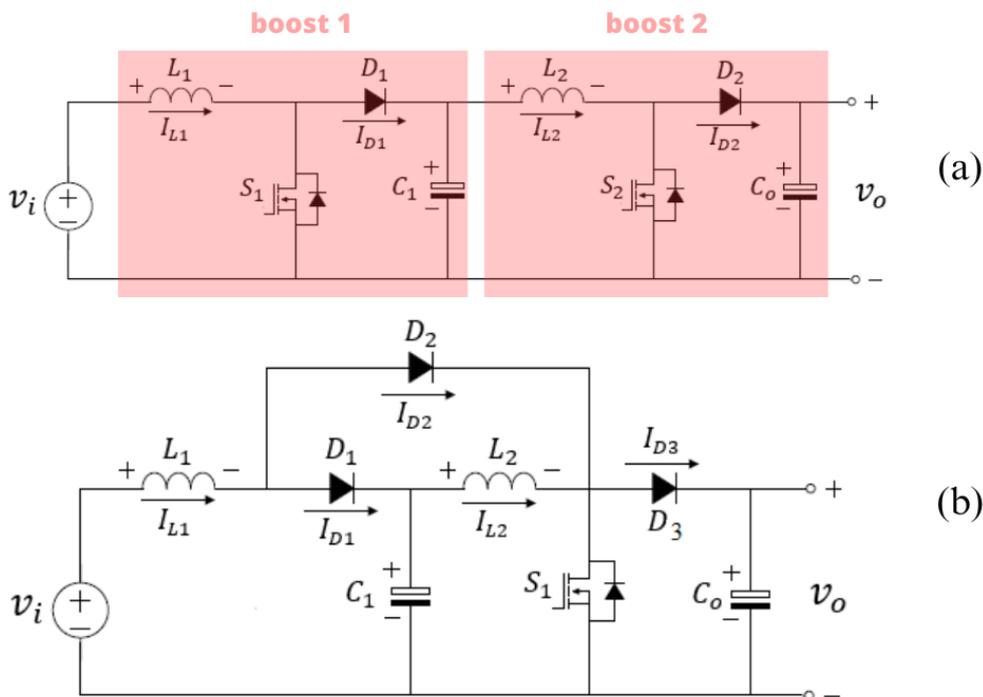
### 2.2.1 Conversor Cascata

A utilização de estruturas *multiestágio*, obtidas a partir da associação sequencial de dois, ou mais, conversores permite a obtenção de ganho estático significativamente maior que aquele fornecido pela estrutura convencional, tendo como característica principal o ganho estático total, obtido pela multiplicação entre o ganho de cada estágio que compõe a estrutura. Entretanto, assim como o ganho estático, a eficiência total da estrutura resultante também é obtida pela multiplicação do rendimento de cada estágio (PAULA et al., 2015; GUEPFRIH; WALTRICH; LAZZARIN, 2019; ANDRADE; MARTINS, 2017). Tal característica é agravada, essencialmente, pelo elevado estresse de corrente presente no

primeiro estágio de potência em conjunto ao elevado estresse de tensão presente no último estágio de conversão, sendo este igual a tensão total de saída do conversor – em casos em que a tensão de saída se torna elevada, o esforço de tensão sobre a chave semicondutora e o diodo que compõem o estágio de saída se tornam fatores limitantes, levando à necessidade de utilização de componentes mais robustos, elevando as perdas de condução e comutação, deteriorando a eficiência total do conversor (WANG et al., 2022; GARCÍA-VITE et al., 2019). Assim sendo, a associação sequencial de conversores é realizada, preferencialmente, em dois estágios, resultando em estruturas de ganho quadrático. Dependendo de sua configuração, a topologia resultante pode apresentar uma ou duas chaves controladas. Além disso, há um capacitor intermediário, conhecido comumente como capacitor de acoplamento, que atua como elo de conexão entre os dois estágios e suporta a tensão de saída do primeiro estágio elevador (PAULA et al., 2015; KOÇ; BIRBIR; BODUR, 2022).

A estrutura resultante do cascadeamento de dois conversores do tipo *boost* é apresentada na Figura 9a e sua derivação com apenas uma chave controlada na Figura 9b. A utilização de apenas uma chave controlada se torna interessante uma vez que simplifica os circuitos de acionamento e controle. Contudo, ressalta-se que, nesta estrutura, a corrente suportada pela chave se torna mais significativa, sendo igual à soma da corrente de ambos os indutores (ANDRADE; MARTINS, 2017; VEERACHARY; KHUNTIA, 2022).

Figura 9 – Conversor boost: (a)cascata e (b)quadrático.



Fonte: O autor, 2024.

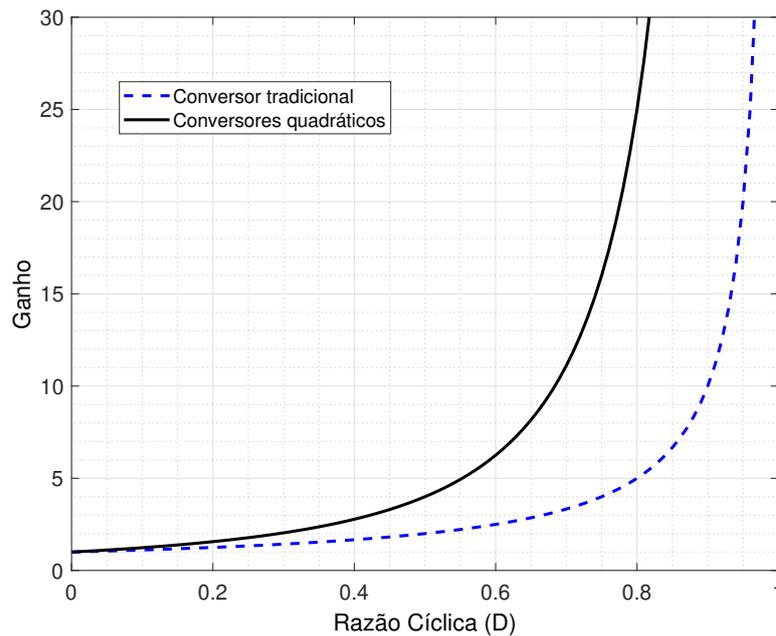
Conforme previamente comentado, o ganho estático resultante da estrutura em cascata é dado pela multiplicação do ganho estático de cada estágio *boost* convencional, resultando

na relação quadrática,

$$\frac{V_o}{V_i} = \frac{1}{(1 - D)^2}. \quad (14)$$

A característica quadrática para o ganho estático fica mais evidente a partir da Figura 10, na qual um comparativo entre os ganhos estáticos do conversor *boost* convencional e quadrático é realizado.

Figura 10 – Ganho estático ideal dos conversores boost tradicional e em cascata.



Fonte: O autor, 2024.

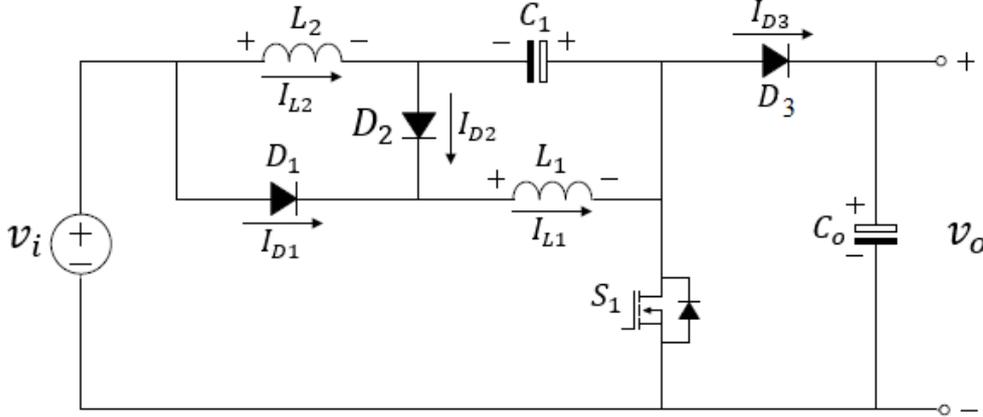
Fica evidente que topologias *multiestágio* proporcionam à estrutura uma maior taxa de conversão, possibilitando a obtenção de ganhos mais significativos sem a necessidade de operar o conversor sob a condição de uma razão cíclica extrema. Outrossim, tal técnica de elevação de ganho possibilita que o conversor gere em sua saída tensões mais significativas que aquelas fornecidas pela estrutura convencional. Contudo, não há grande vantagem em relação à eficiência, especialmente devido à elevada tensão suportada pela chave semicondutora (GUEPFRIH; WALTRICH; LAZZARIN, 2019; ANDRADE, 2022).

### 2.2.2 Conversor com Célula Quadrática G

Ainda na família dos conversores quadráticos, em Kadri et al. (2010) é apresentada a *célula de ganho quadrático G*, derivada do conversor quadrático de chave única. Tal conversor apresenta uma nova disposição dos componentes do circuito e, com isso, possibilita uma redução no nível de tensão sobre o capacitor de acoplamento  $C_1$ , sem que

a relação quadrática para o ganho estático ou o estresse de tensão e corrente sobre os demais componentes do circuito sejam alterados. O conversor é ilustrado na Figura 11.

Figura 11 – Conversor boost quadrático G.



Fonte: Adaptado de (KADRI et al., 2010).

Analogamente aos conversores em cascata estudados na seção 2.2.1, o ganho estático do conversor quadrático G também é obtido pela multiplicação do ganho estático dos dois estágios que compõem a estrutura, resultando na expressão 14, repetida abaixo.

$$\frac{V_o}{V_i} = \frac{1}{(1-D)^2}. \quad (15)$$

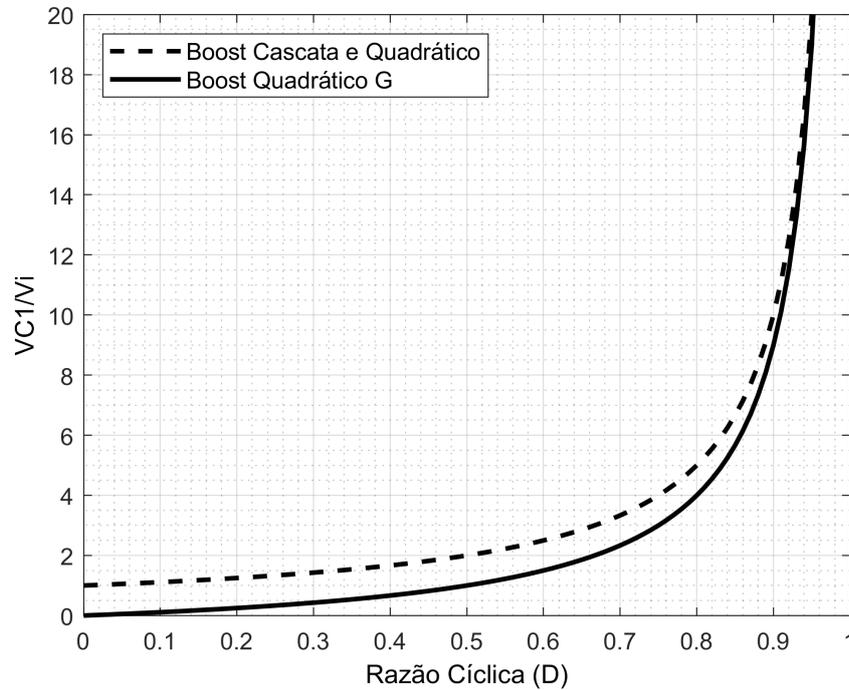
Contudo, a principal característica desta topologia, em relação aos conversores estudados na seção anterior, é observada analisando a tensão média sobre o capacitor de acoplamento, dada pela expressão 16 para os conversores *cascata* e *quadrático* e por 17 para o conversor *quadrático G*. Analisando ambas as expressões, é possível notar que a tensão média sobre o capacitor de acoplamento é reduzida de um fator  $D$ , para a topologia G em comparação com as demais - ressalta-se que  $D$  assume valores entre 0 e 1.

$$V_{C1(trad)} = \frac{V_i}{(1-D)}, \quad (16)$$

$$V_{C1(G)} = \frac{V_i D}{(1-D)}. \quad (17)$$

A principal característica da estrutura  $G$  é mais evidente através da Figura 12, na qual a tensão normalizada sobre o capacitor de acoplamento dos conversores *quadráticos* e *quadrático G* é comparada, em função da razão cíclica. É possível notar que, para toda a faixa de razão cíclica, a tensão imposta ao capacitor de acoplamento é menor na estrutura  $G$ , quando comparada às demais topologias *multiestágio* estudadas na seção anterior. Tal parâmetro se torna interessante dada à escolha prática do capacitor, tornando possível a utilização de um componente de menor robustez e de menor custo (KADRI et al., 2010; LOPEZ-SANTOS et al., 2013; KOÇ; BIRBIR; BODUR, 2022).

Figura 12 – Tensão normalizada sobre o capacitor de acoplamento para os conversores quadráticos e quadrático G.



Fonte: O autor, 2024.

Nesse sentido, ganhos estáticos elevados são obtidos se dois ou mais conversores forem conectados sequencialmente. Além do mais, a possibilidade de operar o conversor com um reduzido ciclo de trabalho é interessante dada as limitações físicas dos semicondutores, que possuem tempos de chaveamento finitos e diferentes de zero. Ainda levando em consideração que o período em que o sinal de comando permanece baixo deve ser maior que o período de comutação da chave semicondutora. (GUEPFRIH, 2021; HU et al., 2020; GUEPFRIH; WALTRICH; LAZZARIN, 2021). Da mesma maneira, a operação com reduzido ciclo de trabalho proporciona uma redução nas ondulações de corrente dos indutores (TOFOLI; TAVARES; SALDANHA, 2019; NARESH; PEDDAPATI; ALGHAYTHI, 2021; LOPEZ-SANTOS et al., 2017). Entretanto, tais topologias não apresentam significativo ganho de eficiência quando comparados à topologia convencional, em especial pelo elevado estresse de corrente e tensão impostos aos componentes do circuito - com especial atenção aos esforços de tensão sobre os semicondutores do último estágio (LEE; DO, 2019; WANG et al., 2022). Ainda, em casos em que o ganho é elevado e a tensão de saída é significativa, a tensão de bloqueio suportada pelos diodos de entrada também se torna crítica, uma vez que dependem diretamente da tensão sobre os capacitores de filtro e de acoplamento - para estes casos, conforme comentado, a tensão sobre o capacitor de acoplamento equivale ao ganho do primeiro estágio elevador.

Na seção seguinte, uma topologia alternativa ao conversor *boost* convencional é estu-

dada, baseada na célula de comutação de *três-níveis*, o conversor pertencente à classe dos conversores *multiníveis*, possibilita reduzir pela metade a tensão suportada pela chave semicondutora.

## 2.3 Conversor Multinível

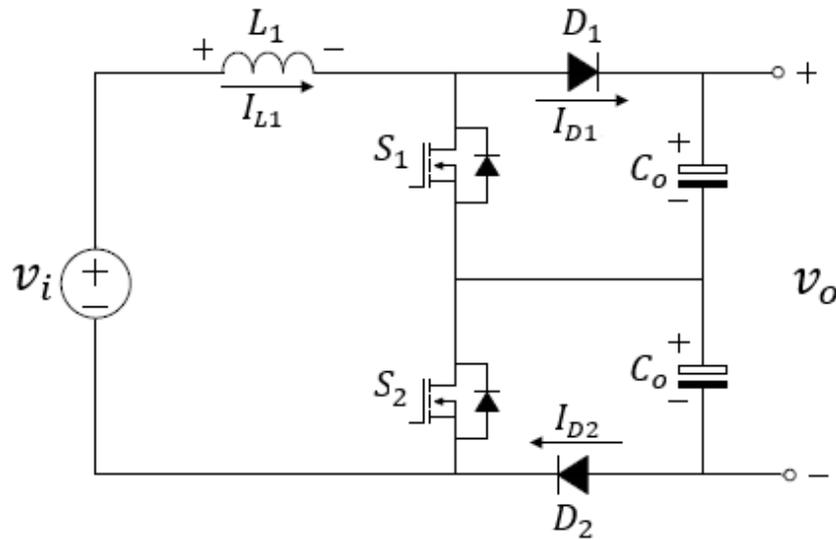
Ilustrado na Figura 13, o conversor *boost de três-níveis*, do inglês *three-level boost converter* (TLBC), originado a partir da integração da célula de comutação de *três-níveis*, do inglês *three-level switching cell* (TLSC) (RUAN et al., 2008), composta por duas chaves ( $S_1$  e  $S_2$ ), dois diodos ( $D_1$  e  $D_2$ ) e dois capacitores de filtro ( $C_o$ ), ao conversor *boost convencional*, possibilita reduzir pela metade os esforços de tensão impostos aos semicondutores de saída (LEE; LAI, 2021; LEE; DO, 2019; WANG et al., 2022). Tal característica torna viável a utilização de MOSFETs com reduzida resistência de condução dreno-source, aliviando, assim, as perdas em condução e elevando a eficiência total do conversor, o que torna tal topologia adequada para aplicações de elevada tensão de saída (RUAN et al., 2008; AYAD et al., 2023). Além disso, a operação do conversor com sinais de comando defasados proporciona a redução do volume dos elementos reativos, em especial o indutor de entrada (TOFOLI; TAVARES; SALDANHA, 2019). Como resultado, a densidade de potência e eficiência são elevadas para aplicações com altas tensões de saída (LIU; NG; PILAWA-PODGURSKI, 2020). Vale ressaltar que, em situações reais, devido às diferenças intrínsecas entre os componentes, a divisão igualitária de tensão entre os capacitores de saída e, conseqüentemente, entre as chaves semicondutoras, só é alcançada através da utilização de uma específica estratégia de controle (RASOULI et al., 2023).

No entanto, apesar de suas características acima mencionadas, o conversor TLBC não apresenta elevada relação para o ganho estático e, assim como o conversor *boost tradicional*, fica limitado a ganhos mais modestos (FOROUZESH et al., 2017).

Conforme já mencionado, a estratégia de comando adotada para o conversor TLBC é baseada em sinais PWM simétricos, de mesma razão cíclica e frequência, e defasados de meio período entre si. Nesse sentido, o conversor passa a apresentar duas regiões distintas de operação, sendo a primeira relativa à operação com razões cíclicas menores do que 50% e a outra com razões cíclicas maiores do que 50% (LIU; NG; PILAWA-PODGURSKI, 2020).

A primeira região de operação é definido pela tensão de entrada sendo maior que a metade da tensão de saída ( $V_i > V_o/2$ ), obtida para razões cíclicas menores que 50%. Nessa região, o indutor armazena energia com uma tensão positiva de  $V_i - V_o/2$  e fornece energia com tensão negativa de  $V_i - V_o$  (LEE; LAI, 2021).

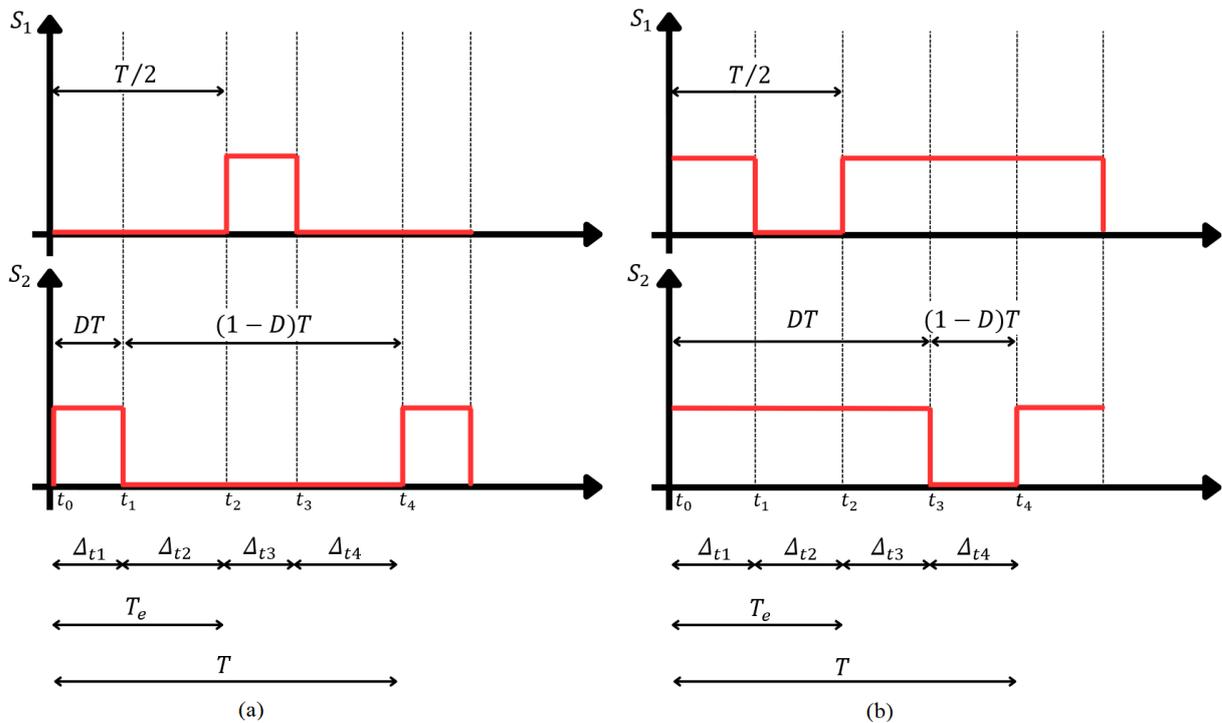
A segunda região de operação é definida pela tensão de entrada sendo menor que a metade da tensão de saída ( $V_i < V_o/2$ ), obtida para razões cíclicas maiores que 50%.

Figura 13 – Conversor *boost* de três-níveis (TLBC).

Fonte: O autor, 2024.

Com isso, o indutor armazena energia com a tensão da fonte  $V_i$  e fornece energia com uma tensão  $V_i - V_o/2$  entre seus terminais (LEE; LAI, 2021).

Os sinais de comando para as chaves  $S_1$  e  $S_2$  para os dois modos de operação são apresentados na Figura 14.

Figura 14 – Sinais de comando para o conversor TLBC: (a)  $D < 0,50$ . (b)  $D > 0,50$ .

Fonte: O autor, 2024.

Através das formas de onda da Figura 14a, é possível definir as relações entre os

intervalos de tempo de duração de cada etapa de operação, em função da razão cíclica, dentro de um período de comutação para  $D < 0,50$  conforme as Equações 18 e 19 e considerando  $\Delta_{t1} = \Delta_{t3}$  e  $\Delta_{t2} = \Delta_{t4}$ , já que os sinais são simétricos (LIU; NG; PILAWA-PODGURSKI, 2020; ZHANG; SUN; WANG, 2013).

$$\Delta_{t1} = \Delta_{t3} = DT, \quad (18)$$

$$\Delta_{t2} = \Delta_{t4} = \frac{(1 - 2D)T}{2}. \quad (19)$$

Analogamente, os intervalos de tempo de duração de cada etapa de operação para  $D > 0,50$  são dados conforme as Equações 20 e 21.

$$\Delta_{t1} = \Delta_{t3} = \frac{(2D - 1)T}{2}, \quad (20)$$

$$\Delta_{t2} = \Delta_{t4} = (1 - D)T. \quad (21)$$

O ganho estático ideal do conversor TLBC é expresso por,

$$G_{D < 0,50} = G_{D > 0,50} = \frac{1}{(1 - D)}, \quad (22)$$

analisando cada região de operação separadamente,  $D > 0,50$  e  $D < 0,50$ , e aplicando o princípio "*inductor voltage balance*".

Apesar de possibilitar uma redução do nível de tensão sobre os componentes semicondutores, o conversor TLBC apresenta a mesma relação de ganho estático que o conversor convencional e, do mesmo modo, não é capaz de prover um elevado ganho de tensão (RAGHAVENDRAN et al., 2021; ZHANG; SUN; WANG, 2013; KOÇ; BIRBIR; BODUR, 2022).

Obviamente, a utilização de duas chaves semicondutoras resultará no dobro de chaves necessárias em relação aos conversores convencionais. Contudo, tal desvantagem, em troca de um menor esforço de tensão sobre os componentes semicondutores é frequentemente necessária para o desenvolvimento de conversores performando elevada tensão em médias e altas potências. Isso se deve ao fato de que, a utilização de componentes semicondutores de menor tensão nominal leva a uma significativa redução na potência dissipada por estes componentes, elevando a eficiência total da estrutura e evitando problemas de sobreaquecimento. Ainda, tal abordagem possibilita a utilização de dissipadores de calor de menor volume. Em situações extremas, a divisão no esforço de tensão suportado pelos MOSFETs é indispensável para a conversão CC-CC em alta tensão (RUAN et al., 2008).

## 2.4 Considerações Finais do Capítulo

O conversor *boost* convencional se mostra como a topologia mais simples capaz de fornecer em sua saída uma tensão maior ou igual aquela posta em sua entrada e, idealmente, pode prover qualquer ganho de tensão. Infelizmente, na prática, as perdas causadas pelas não idealidades dos componentes se tornam significativas à medida que o ciclo de trabalho se torna elevado. Ainda, o estresse de tensão sobre a chave e as perdas de potência nos semicondutores também aumentam. Além do mais, com o aumento do ganho estático, para ciclos de trabalho extremos, o conversor não apresenta boa eficiência, sendo ideal para aplicações de baixas e médias potências nas quais a tensão de saída não é elevada.

A associação de conversores sequencialmente apresenta-se como uma forma simples para elevar o ganho estático fornecido pelo conversor convencional, através da elevação de tensão em mais de um estágio. Entretanto, nesta técnica o rendimento da estrutura é fortemente afetado, sendo obtido pelo produto do rendimento de cada estágio. Adicionalmente, o estresse de tensão imposto aos componentes do circuito é elevado, e se torna crítico no estágio de saída, exigindo componentes mais robustos. Com isso, tais conversores se tornam interessantes para aplicações em que um elevado ganho de tensão é necessário, porém, apresenta limitações em médias e altas potências.

Derivado do conversor *cascata* de chave única, na Seção 2.2.2 o conversor *quadrático*  $G$  é estudado, o qual, sem alterar a elevada relação para o ganho estático, possibilita uma redução na tensão média sobre o capacitor de acoplamento, quando comparado às topologias da Seção 2.2.1, sendo esse um parâmetro a ser considerado na escolha prática do componente. Todavia, analogamente aos conversores em *cascata*, o estresse de tensão no estágio de saída é elevado e igual à tensão de saída do conversor.

O conversor *boost multinível*, derivado do conversor convencional, é concebido a partir da utilização da célula de comutação TLSC. A topologia estudada possibilita reduzir pela metade o nível de tensão imposto aos semicondutores do conversor além de que, sob adequada estratégia de comando, proporciona uma redução no volume do indutor de entrada. Contudo, em sua topologia básica, o conversor não é capaz de prover elevados ganhos de tensão.

No capítulo seguinte, uma nova topologia derivada do conversor *boost* capaz de manter a relação quadrática para o ganho estático e, além disso, reduzir o nível de tensão suportado pelos componentes que integram o circuito é proposta e estudada. Sua topologia, estratégia de comando, operação e equacionamento são apresentados.



## 3 Conversor CC-CC Proposto

---

O presente capítulo apresenta o estudo e a proposta de uma nova topologia para o conversor elevador de tensão do tipo *boost*. A concepção da topologia, seguida de sua estratégia de comando e etapas de operação são apresentadas. A análise estática do conversor operando nos modos de condução contínua e descontínua, bem como os esforços de tensão e corrente nos componentes fundamentam o estudo.

### 3.1 Concepção da Topologia Proposta

Em Borchardt et al. (2019) o conversor *boost quadrático* é associado à célula de comutação de *três-níveis* (TLSC), resultando em uma topologia capaz fornecer uma elevada relação para o ganho estático sem submeter os componentes do circuito à maior tensão envolvida na conversão. Enquanto que em Fiori (2016) o conversor *quadrático G* é associado à célula de comutação *multinível* proposta inicialmente em Bottion (2005), resultando em uma topologia com relação quadrática para o ganho estático e reduzido esforço de tensão imposto aos semicondutores do estágio de saída, possibilitando a utilização de MOSFETs com reduzida resistência de condução.

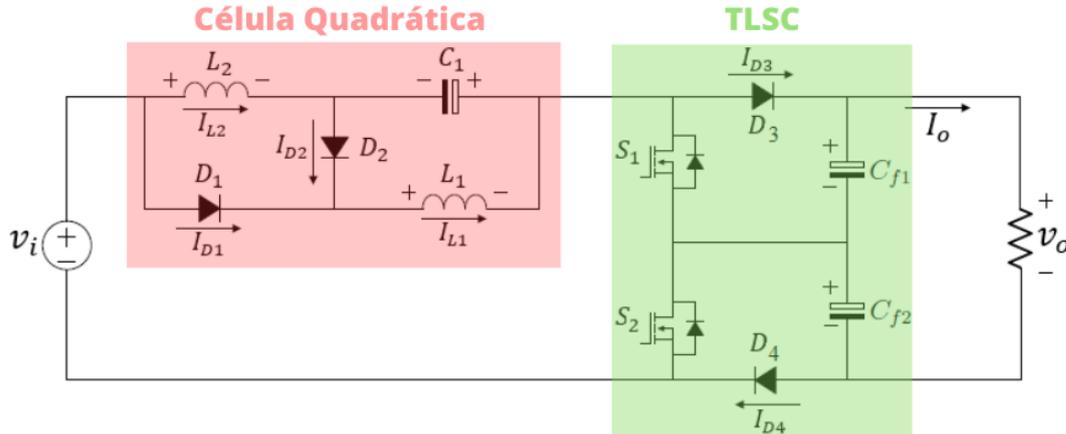
Em Ruan et al. (2008) uma família de conversores de *três-níveis*, do inglês *three-level* (TL), é estudada. Originadas a partir da integração da célula TLSC aos conversores básicos não isolados e isolados. De modo similar, visando uma redução nos esforços de tensão aplicados às chaves semicondutoras, Ayad et al. (2023) e Rasouli et al. (2023) apresentam um estudo sobre células multiníveis integradas ao conversor *boost*.

Em Andrade (2022) ganhos estáticos significativos são obtidos a partir da conexão diferencial entre conversores, proporcionando a obtenção de conversores que integram características de ambas topologias. Nesse sentido, a integração entre topologias e diferentes células de comutação possibilita a obtenção de um conversor resultante, o qual herda características de suas topologias originárias.

A partir do exposto, a Figura 15 apresenta uma proposta de topologia de elevado ganho para o conversor do tipo *boost*, resultado da integração da célula de comutação de *três-níveis*, estudada na Seção 2.3, ao conversor *boost quadrático G*, Seção 2.2.2.

A topologia proposta tem como premissa a obtenção de uma elevada relação para o ganho estático, que é uma característica da célula de ganho quadrático, associado a um reduzido esforço de tensão imposto aos semicondutores de saída, característica essa herdada da célula de comutação de *três-níveis*. Não obstante, ressalta-se que a integração da célula *multinível* a conversores concebidos a partir da associação sequencial de estruturas possibilita não apenas uma redução na tensão imposta aos componentes que compõem o estágio de saída, mas também uma redução nos esforços de tensão sobre os componentes do estágio de entrada - estágio que forma a célula de ganho quadrático. Adicionalmente,

Figura 15 – Conversor proposto.



Fonte: O autor, 2024.

sob adequada estratégia de comando, a utilização da célula TLSC proporciona uma redução no volume dos elementos reativos que integram a estrutura do conversor.

Ainda, assim como comentado para o conversor *boost de três-níveis*, na prática, devido às diferenças intrínsecas entre os componentes que formam o divisor capacitivo na saída, há o surgimento de um desequilíbrio entre a tensão sobre os capacitores  $C_{f1}$  e  $C_{f2}$  e, conseqüentemente, entre a tensão suportada pelas chaves  $S_1$  e  $S_2$ , que pode ser compensado através de uma adequada estratégia de controle.

## 3.2 Princípio de Operação do Conversor

O conversor apresenta funcionamento semelhante a ambos os conversores *boost três-níveis* e *quadrático G*. A estratégia de comando adotada é a mesma apresentada na Seção 2.3 e consiste em pulsos PWM simétricos e defasados de  $180^\circ$  entre si, o que leva o conversor a operar em dois modos distintos dependendo se o ciclo de trabalho é maior ou menor que 50%. Ainda, as expressões 18 a 21 são válidas e representam os intervalos de tempo de duração de cada etapa de operação em função do ciclo de trabalho.

Analogamente ao conversor TLBC, por operar em duas regiões distintas algumas características devem ser conhecidas de antemão. Para o primeiro modo de operação, obtido para  $D$  variando entre 0 e 50%, tem-se que ambas as chaves bloqueiam simultaneamente e  $V_i > V_o/2$ . Em contraste, para o segundo modo de operação, obtido para  $D$  variando de 50% a 100%, ambas as chaves conduzem simultaneamente e  $V_i < V_o/2$ . Tais características são devidas à célula de comutação multinível e estratégia de comando adotada.

A operação do conversor é analisada primeiramente para o MCC para ambas as faixas de razão cíclica. Posteriormente, o funcionamento do conversor é analisado considerando o modo descontínuo.

### 3.3 Operação em Condução Contínua (MCC)

Nesta seção são apresentadas as etapas de operação e principais formas de onda teóricas do conversor operando no modo de condução contínuo no qual, em nenhum instante, as correntes dos indutores se anulam.

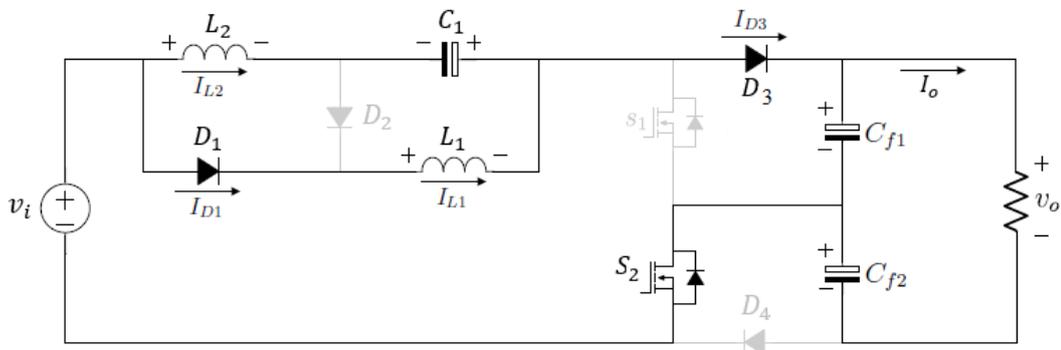
#### 3.3.1 Etapas de Operação do Conversor em MCC para $D < 0,50$

Abaixo são apresentadas as etapas de operação e principais formas de onda para o conversor operando em MCC para o primeiro modo de operação, no qual o ciclo de trabalho de ambas as chaves é menor que 50%. Para esse modo, o conversor apresenta quatro etapas de operação.

- **Primeira etapa de operação ( $t_0 - t_1$ )**

A primeira etapa de operação é caracterizada pela condução apenas da chave  $S_2$ . Com isso, os diodos  $D_2$  e  $D_4$  estão bloqueados,  $D_2$  pela tensão do indutor  $L_2$  e  $D_4$  pela tensão do capacitor  $C_{f2}$ . Com esta configuração os indutores armazenam energia, porque  $V_i$  é maior que  $V_o/2$ , e suas respectivas correntes crescem linearmente. A corrente  $I_{L1}$  cresce linearmente através da malha  $V_i$ ,  $D_1$ ,  $L_1$ ,  $D_3$ ,  $C_{f1}$  e  $S_2$ . Já a corrente  $I_{L2}$  cresce linearmente através de  $V_i$ ,  $L_2$ ,  $C_1$ ,  $D_3$ ,  $C_{f1}$  e  $S_2$ . Neste momento a chave  $S_2$  deve suportar a corrente de ambos os indutores. O capacitor  $C_1$  é descarregado fornecendo energia para o indutor  $L_2$ , assim como a fonte de entrada  $V_i$ .  $C_{f1}$  é carregado pela diferença entre as correntes dos indutores e a corrente da carga, enquanto  $C_{f2}$  é descarregado pela corrente  $I_o$  fornecendo energia à carga. O circuito desta etapa pode ser visualizado na Figura 16.

Figura 16 – Primeira etapa de operação em MCC com  $D < 0,50$ .

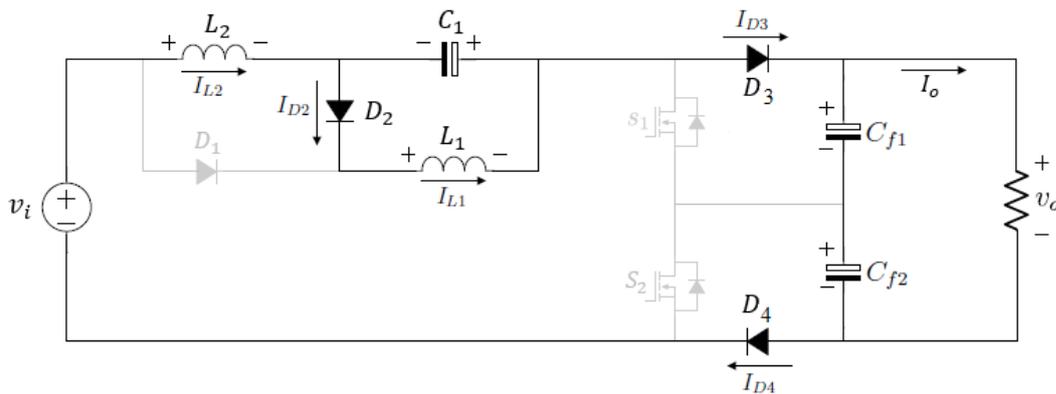


Fonte: O autor, 2024.

- **Segunda etapa de operação ( $t_1 - t_2$ )**

A segunda etapa de operação tem início com o bloqueio de  $S_2$ . Nesta etapa,  $D_1$  fica reversamente polarizado enquanto  $D_2$ ,  $D_3$  e  $D_4$  estão em condução. Nesta configuração, a corrente de  $L_1$  decresce linearmente através de  $D_2$  carregando o capacitor de acoplamento  $C_1$ . O indutor  $L_2$  e os capacitores  $C_{f1}$  e  $C_{f2}$ , juntamente com a fonte  $V_i$ , alimentam a carga. Os capacitores de filtro são descarregados pela diferença entre as correntes  $I_o$  e  $I_{L2}$ . As chaves  $S_1$  e  $S_2$  suportam as tensões de  $C_{f1}$  e  $C_{f2}$ , respectivamente. Tal etapa pode ser visualizada na Figura 17.

Figura 17 – Segunda etapa de operação em MCC com  $D < 0,50$ .



Fonte: O autor, 2024.

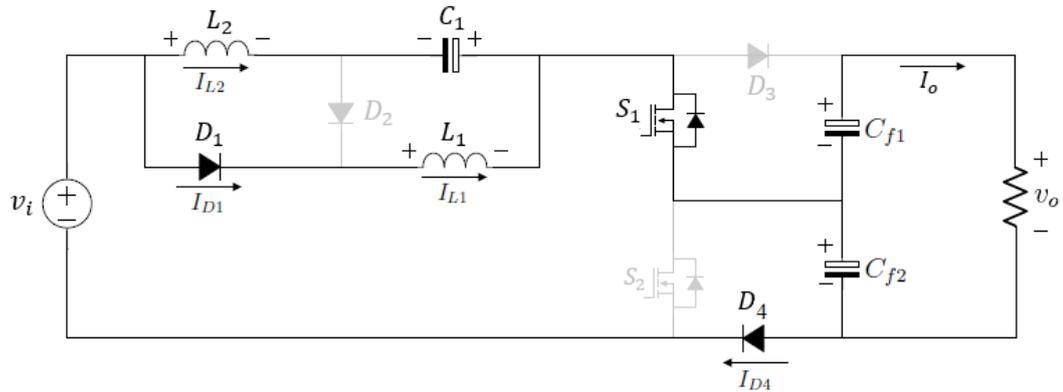
- **Terceira etapa de operação ( $t_2 - t_3$ )**

A terceira etapa de operação tem início no instante em que a chave  $S_1$  é comandada a conduzir. Com isso, os diodos  $D_2$  e  $D_3$  ficam reversamente polarizados enquanto  $D_1$  e  $D_4$  estão conduzindo. Nesta etapa, ambos os indutores estão armazenando energia. A fonte de entrada fornece energia ao indutor  $L_1$  e ao capacitor  $C_{f2}$ . De mesmo modo o capacitor de acoplamento  $C_1$  em associação com a fonte  $V_i$  fornece energia ao indutor  $L_2$ .  $C_{f1}$  permanece sendo descarregado pela corrente de carga  $I_o$ . Tal etapa pode ser visualizada na Figura 18.

- **Quarta etapa de operação ( $t_3 - t_4$ )**

O circuito desta etapa de operação é idêntico ao apresentado na segunda etapa, conforme Figura 17. Assim, ambas as chaves estão em bloqueio e os indutores fornecem energia. O indutor  $L_1$  fornece energia ao capacitor  $C_1$  enquanto que  $L_2$  e  $V_i$ , juntamente com os capacitores de filtro, alimentam à carga.

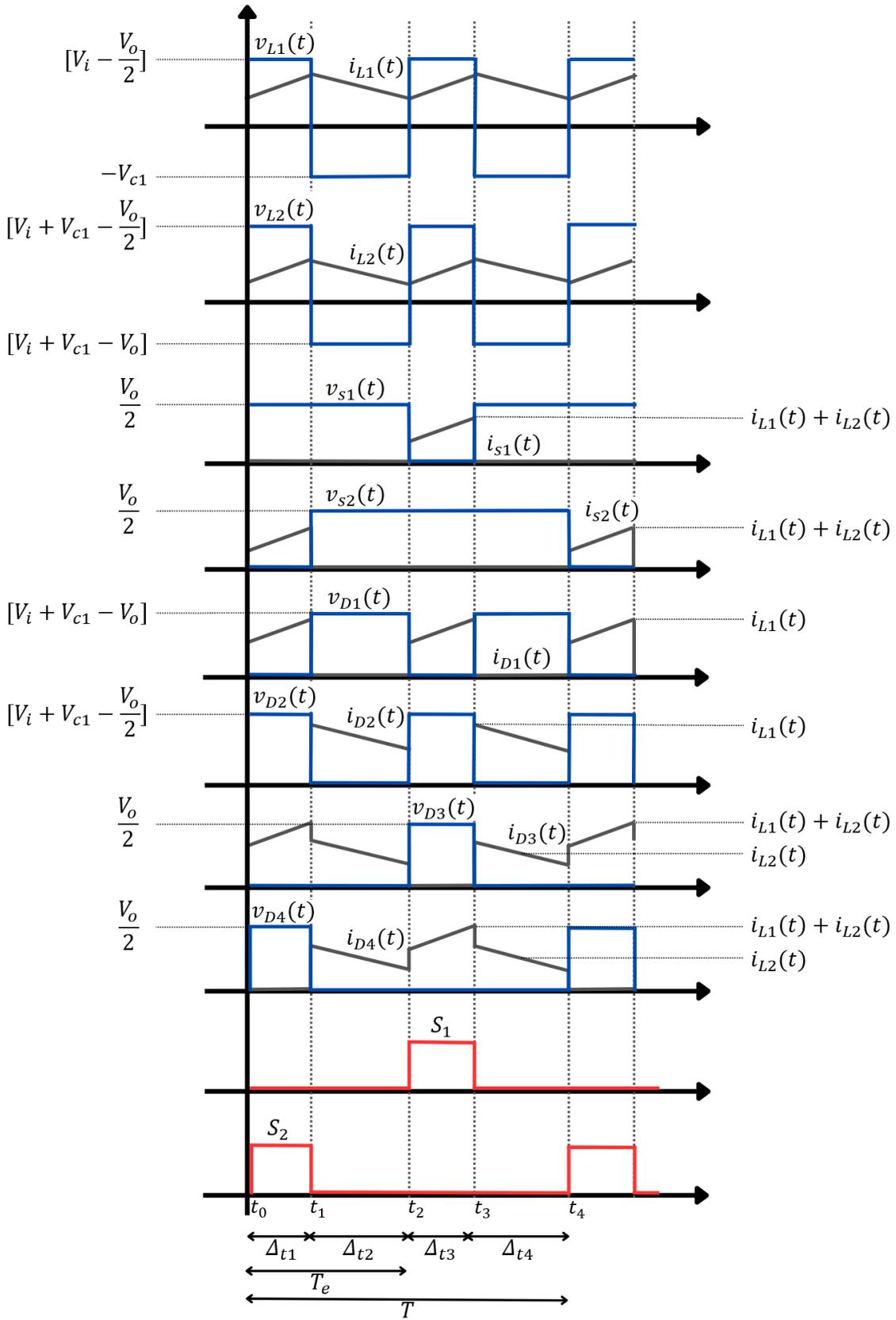
As principais formas de onda teóricas em MCC com  $D < 0,50$  são apresentadas na Figura 19. É possível notar que, dentro de um período completo de comutação, o qual envolve as quatro etapas de operação, o capacitor de acoplamento foi carregado e descarregado duas vezes, o mesmo ocorre para ambos os indutores que armazenam e fornecem

Figura 18 – Terceira etapa de operação em MCC com  $D < 0,50$ .

Fonte: O autor, 2024.

energia duas vezes dentro de um período completo. Nesse sentido, o período efetivo de operação destes elementos equivale à metade do período de chaveamento e, conseqüentemente, operam com o dobro da frequência. Tal característica se torna interessante uma vez que possibilita a redução das indutâncias e capacitâncias além de possibilitar a redução do volume destes elementos sem que as perdas de chaveamento, as quais são diretamente proporcionais à frequência (vide Apêndice B), sejam elevadas. Ademais, observa-se também reduzidos esforços de tensão sobre os componentes da estrutura, dos quais envolvem tanto os semicondutores do estágio de saída, quanto os presentes no estágio de entrada.

Figura 19 – Principais formas de onda do conversor proposto no MCC com  $D < 0,50$ .



Fonte: O autor, 2024.

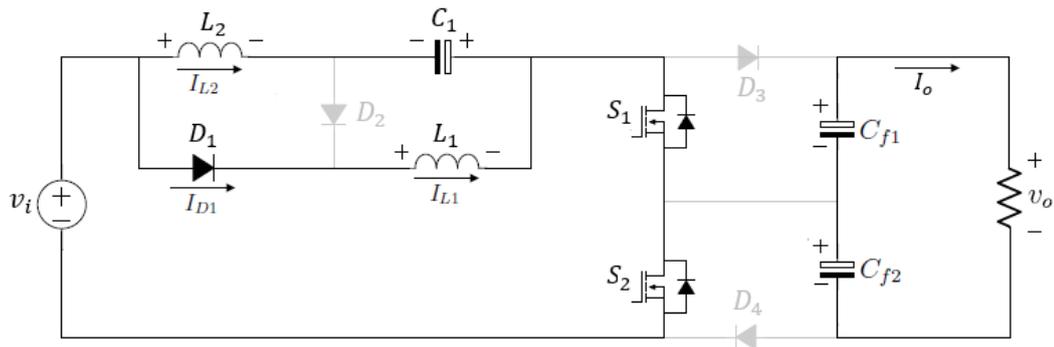
### 3.3.2 Etapas de Operação do Conversor em MCC para $D > 0,50$

Nesta seção as etapas de operação e principais formas de onda para o conversor operando em MCC com  $D > 0,50$  são apresentadas. As etapas de operação são descritas abaixo.

- **Primeira etapa de operação ( $t_0 - t_1$ )**

A primeira etapa de operação corresponde ao período em que ambas as chaves estão em condução. Com isso, o diodo  $D_2$  fica reversamente polarizado com a tensão  $-V_{C_1}$  em seu ânodo, enquanto  $D_3$  e  $D_4$  ficam bloqueados pelas tensões de  $C_{f1}$  e  $C_{f2}$ , respectivamente. Esta etapa corresponde ao período de armazenamento de energia pelos indutores. A fonte  $V_i$  fornece energia para  $L_1$  e, em associação com o capacitor  $C_1$ , fornece energia à  $L_2$ . Com esta configuração, ambas as chaves devem suportar a soma das correntes dos indutores. Os capacitores  $C_{f1}$  e  $C_{f2}$  fornecem energia à carga. Tal etapa pode ser visualizada na Figura 20.

Figura 20 – Primeira etapa de operação em MCC com  $D > 0,50$ .



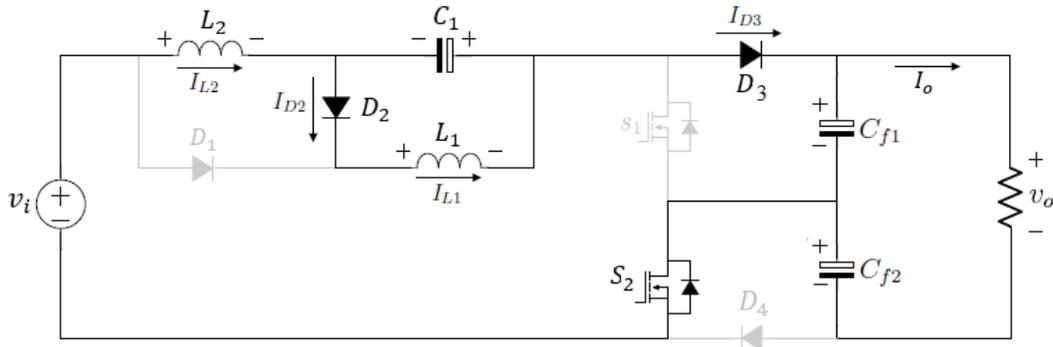
Fonte: O autor, 2024.

- **Segunda etapa de operação ( $t_1 - t_2$ )**

A segunda etapa de operação tem início com o bloqueio de  $S_1$ . Com isso, os diodos  $D_2$  e  $D_3$  entram em condução instantaneamente, para que haja continuidade na corrente dos indutores. Os diodos  $D_1$  e  $D_4$  ficam reversamente polarizados. O indutor  $L_1$  carrega o capacitor  $C_1$ , enquanto  $L_2$  fornece energia ao capacitor  $C_{f1}$  e à carga. Nesta etapa,  $C_{f1}$  é carregado pela diferença entre as correntes  $I_{L2}$  e  $I_o$ , já o capacitor  $C_{f2}$  é descarregado pela corrente  $I_o$ . Tal etapa pode ser visualizada na Figura 21.

- **Terceira etapa de operação ( $t_2 - t_3$ )**

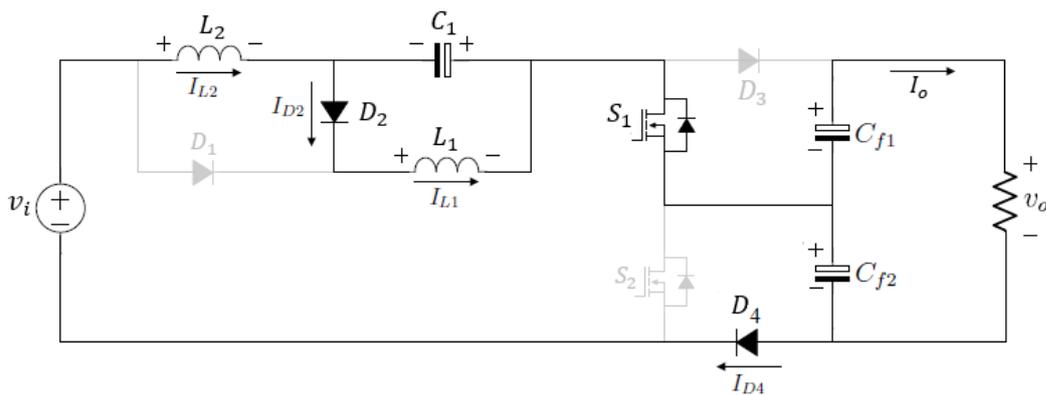
O circuito desta etapa de operação é idêntico ao apresentado na primeira etapa, vide Figura 20. Ambas as chaves conduzem e os indutores armazenam energia. Os capacitores de filtro  $C_{f1}$  e  $C_{f2}$  fornecem energia para a carga. Os diodos  $D_2$ ,  $D_3$  e  $D_4$  ficam bloqueados.

Figura 21 – Segunda etapa de operação em MCC com  $D > 0,50$ .

Fonte: O autor, 2024.

- Quarta etapa de operação ( $t_3 - t_4$ )

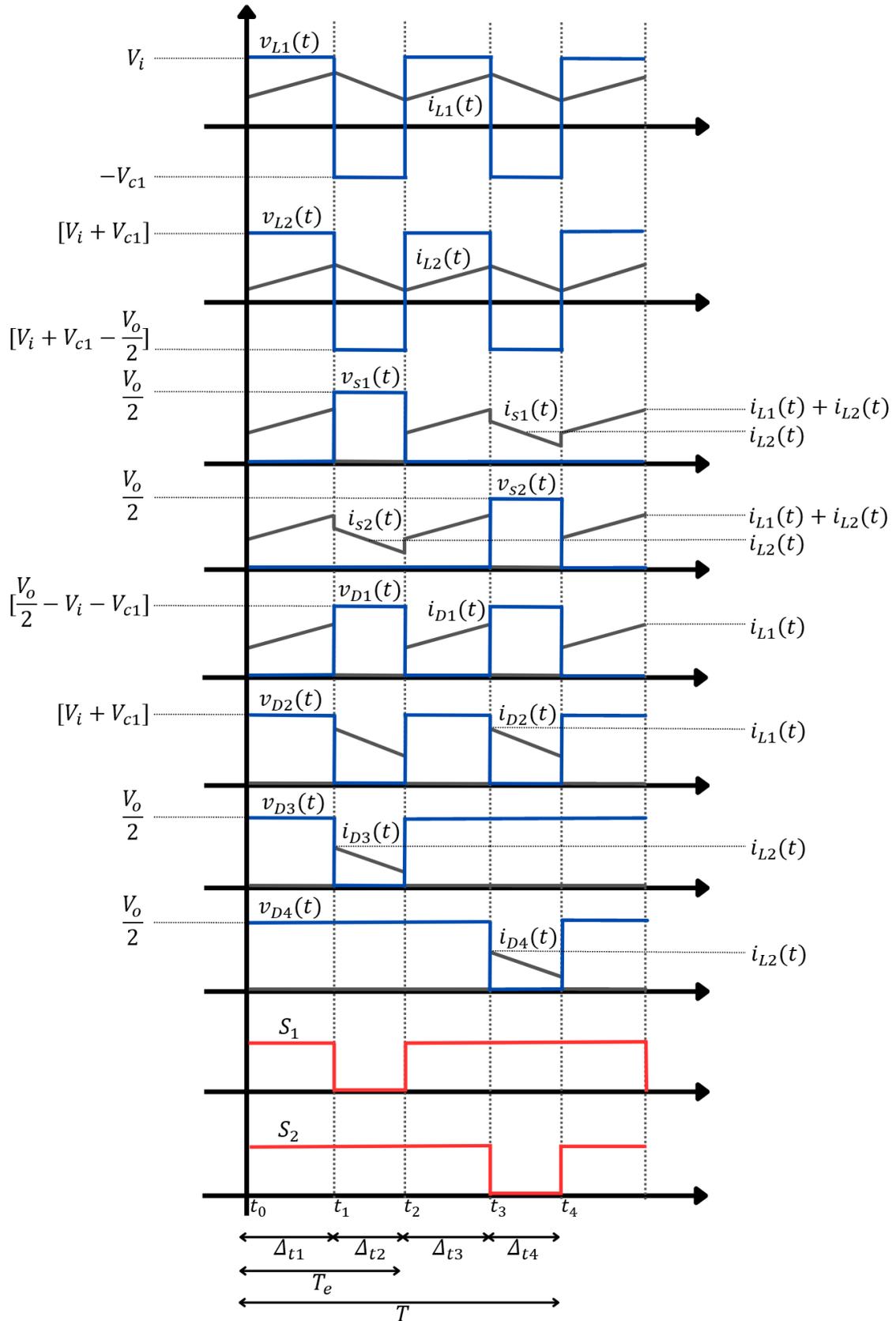
A quarta e última etapa de operação inicia-se com o bloqueio de  $S_2$ . Com isso, o diodo  $D_4$  entra em condução fornecendo um caminho para a corrente de  $L_2$ . Já  $D_2$  entra em condução assumindo a corrente de  $L_1$  e forçando o bloqueio de  $D_1$ . Ambos os indutores fornecem energia,  $L_1$  ao capacitor de acoplamento  $C_1$ , enquanto  $L_2$  ao capacitor  $C_{f2}$  e à carga. Com esta configuração, o capacitor  $C_{f1}$  permanece sendo descarregado pela corrente  $I_o$ , fornecendo parte da energia consumida pela carga. Tal etapa pode ser visualizada na Figura 22.

Figura 22 – Quarta etapa de operação em MCC com  $D > 0,50$ .

Fonte: O autor, 2024.

As principais formas de onda teóricas para o conversor operando com  $D > 0,50$  são apresentadas na Figura 23. Novamente, nenhum componente do circuito fica sujeito à maior tensão envolvida na conversão. Ainda, analogamente ao primeiro modo de operação, a frequência de trabalho dos indutores é o dobro da frequência de comutação das chaves.

Figura 23 – Principais formas de onda do conversor proposto no MCC com  $D > 0,50$ .



Fonte: O autor, 2024.

### 3.4 Operação em Condução Descontínua (MCD)

Nesta seção são abordadas as etapas de operação do conversor onde há descontinuidade na corrente do(s) indutor(es). Por operar com dois indutores, há duas possibilidades para a operação descontínua. A primeira é dada pela descontinuidade apenas da corrente de  $L_2$  e representa o modo de condução descontínuo parcial (MCDP). Já a segunda possibilidade deve-se à descontinuidade na corrente de ambos os indutores e representa o modo de condução descontínuo total (MCDT). Uma vez que o indutor  $L_1$  representa o indutor do primeiro estágio elevador, sua corrente não se anulará antes da corrente de  $L_2$ . A seguir é abordada a operação do conversor no MCDP.

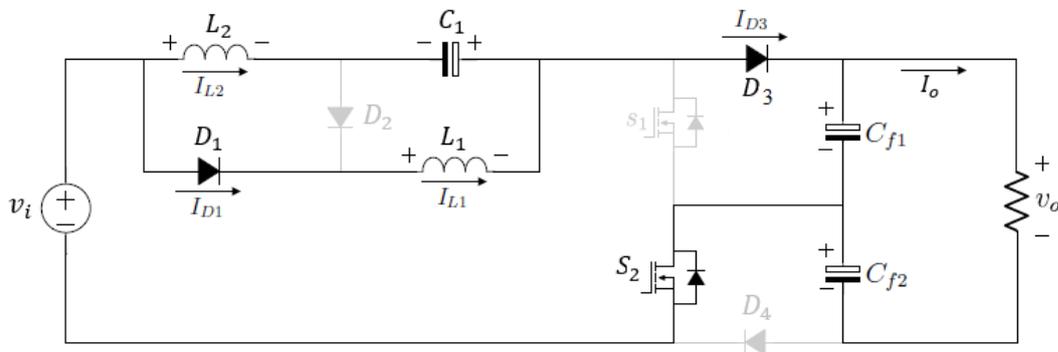
#### 3.4.1 Etapas de Operação do Conversor em MCDP para $D < 0,50$

As etapas de armazenamento e fornecimento de energia pelos indutores são análogas às discutidas para o MCC e serão repetidas nesta seção para melhor entendimento. O conversor operando em MCDP apresenta seis etapas de operação, descritas abaixo.

- **Primeira etapa de operação ( $t_0 - t_1$ )**

A primeira etapa de operação, caracterizada pela condução apenas da chave  $S_2$ , representa o intervalo de armazenamento de energia pelos indutores. Nesta configuração a corrente de  $L_1$  cresce linearmente a partir de seu valor mínimo pela malha formada por  $V_i$ ,  $D_1$ ,  $L_1$ ,  $D_3$ ,  $C_{f1}$  e  $S_2$ . Analogamente, a corrente de  $L_2$  cresce a partir de zero através de  $V_i$ ,  $L_2$ ,  $C_1$ ,  $D_3$ ,  $C_{f1}$  e  $S_2$ . A carga é alimentada pela fonte em associação ao capacitor  $C_{f2}$ . Esta etapa se encerra no instante em que  $S_2$  é comandada a bloquear. Vide Figura 24.

Figura 24 – Primeira etapa de operação em MCDP com  $D < 0,50$ .

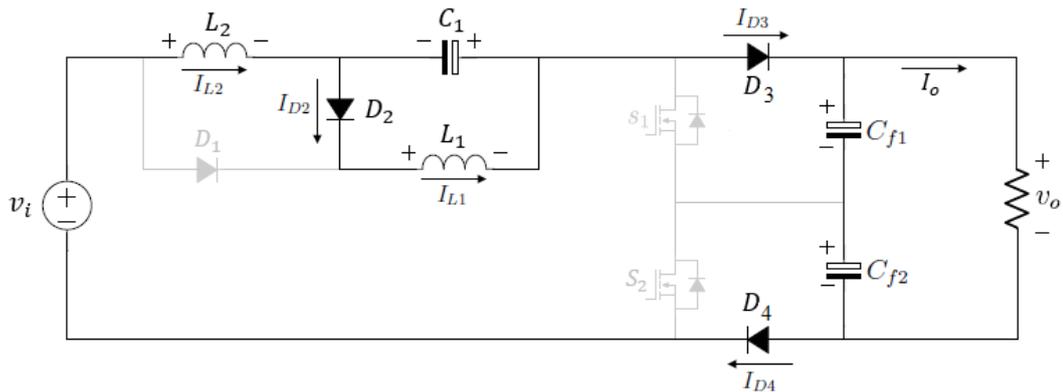


Fonte: O autor, 2024.

- **Segunda etapa de operação ( $t_1 - t_{d1}$ )**

Com o bloqueio de  $S_2$  os indutores passam a fornecer a energia anteriormente armazenada e suas correntes decrescem linearmente. Assim,  $L_1$  fornece energia ao capacitor de acoplamento através de  $D_2$  enquanto que o indutor  $L_2$  juntamente com os capacitores de filtro  $C_{f1}$  e  $C_{f2}$  fornecem energia à carga. O capacitor  $C_1$  é carregado pela diferença entre as correntes  $I_{L1}$  e  $I_{L2}$ . Esta etapa é representada na Figura 25.

Figura 25 – Segunda etapa de operação em MCDP com  $D < 0,50$ .

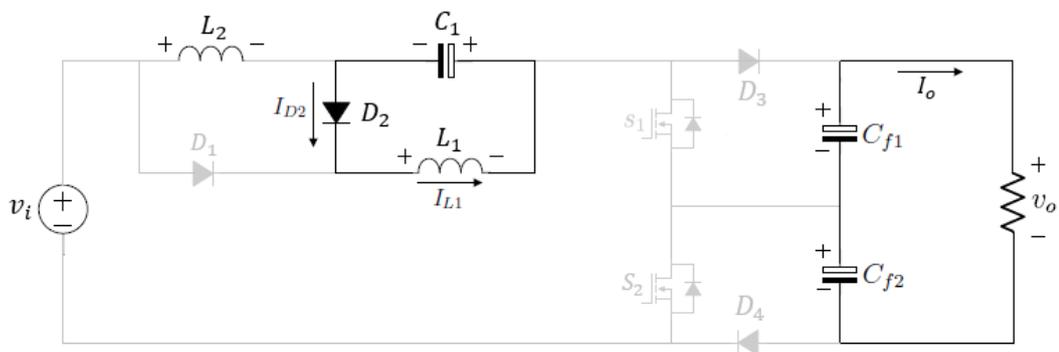


Fonte: O autor, 2024.

- **Terceira etapa de operação** ( $t_{d1} - t_2$ )

A terceira etapa de operação tem início no instante em que a corrente de  $L_2$  se anula e os diodos  $D_3$  e  $D_4$  são bloqueados. Com isso, a tensão que as chaves  $S_1$  e  $S_2$  e os diodos  $D_3$  e  $D_4$  devem suportar são, teoricamente,  $(V_i + V_{C1})/2$  e  $(V_i + V_{C1})/2 - V_o/2$ , respectivamente. O diodo  $D_1$  fica submetido a uma tensão nula uma vez que se encontra em paralelo com o indutor  $L_2$ . Neste instante a carga volta a ser alimentada pelos capacitores de filtro e  $L_1$  permanece transferindo sua energia para  $C_1$ . Durante esta etapa de operação a corrente de entrada é nula, conforme apresentado na Figura 26.

Figura 26 – Terceira etapa de operação em MCDP com  $D < 0,50$ .

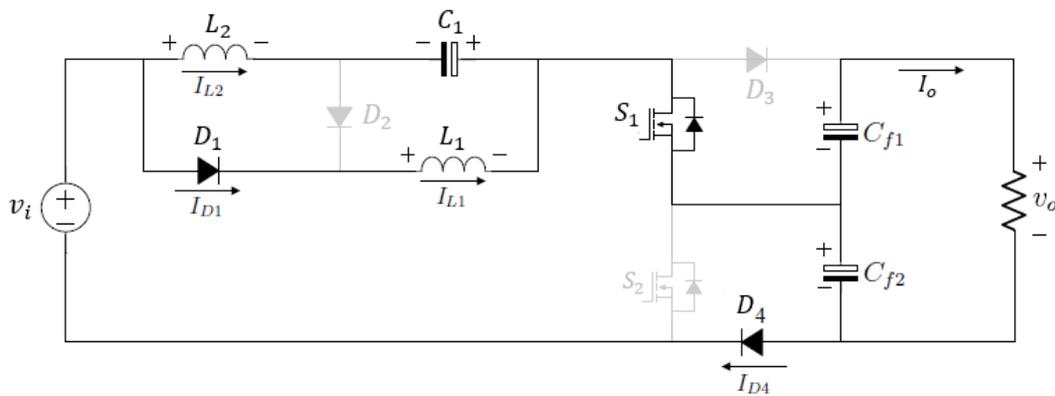


Fonte: O autor, 2024.

- **Quarta etapa de operação ( $t_2 - t_3$ )**

Na quarta etapa de operação os indutores voltam a armazenar energia e suas respectivas correntes crescem linearmente. Esta etapa apresenta circuito análogo ao discutido para a primeira etapa de operação porém, agora, com  $S_1$  em condução. Com isso, a fonte fornece energia aos indutores, ao capacitor  $C_{f2}$  e à carga, juntamente de  $C_{f1}$  que se descarrega. A Figura 27 apresenta o circuito desta etapa.

Figura 27 – Quarta etapa de operação em MCDP com  $D < 0,50$ .



Fonte: O autor, 2024.

- **Quinta etapa de operação ( $t_3 - t_{d2}$ )**

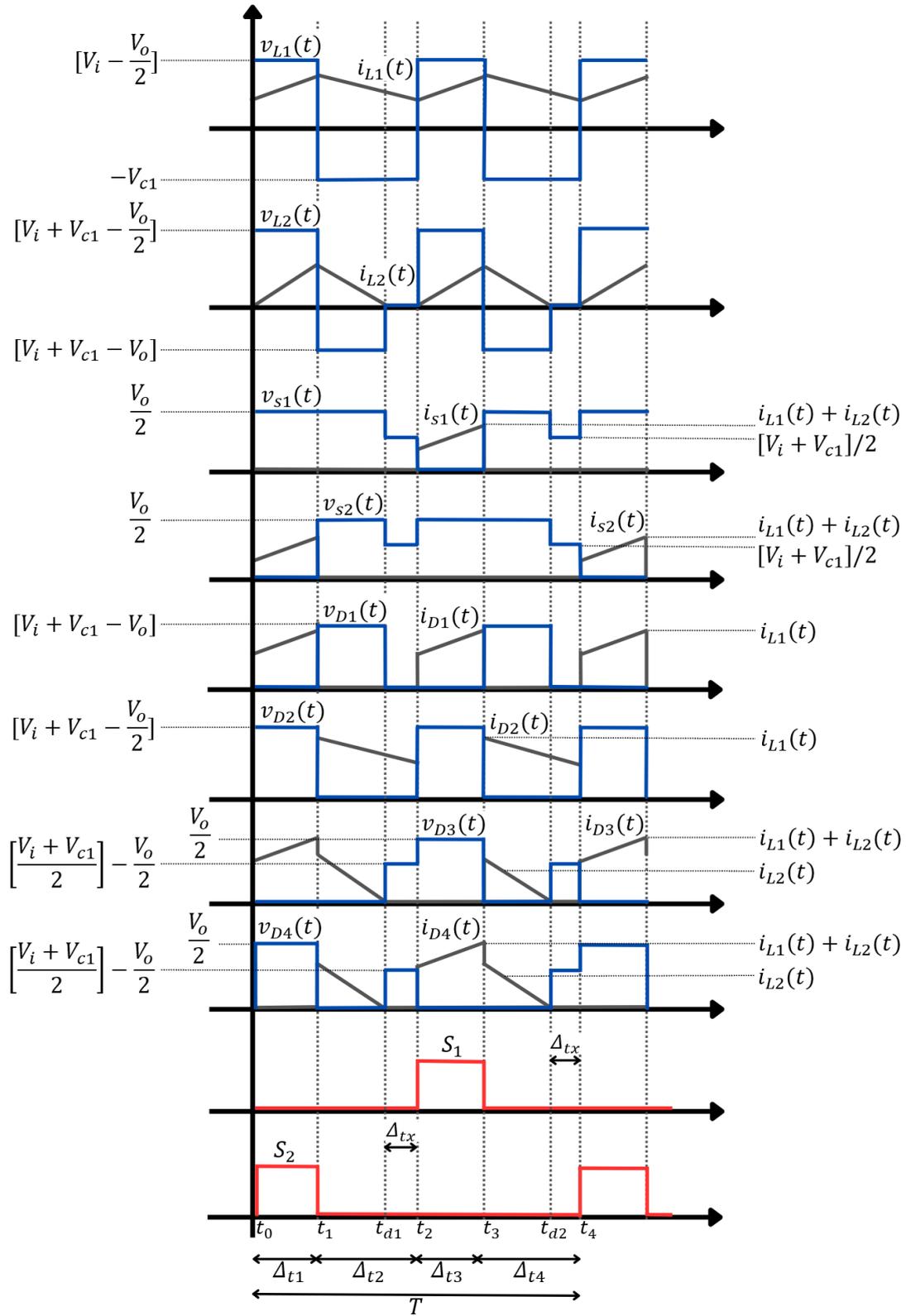
A quinta etapa de operação é idêntica à segunda etapa na qual os indutores fornecem energia,  $L_1$  ao capacitor de acoplamento e  $L_2$  à carga, como pode ser visto na Figura 25.

- **Sexta etapa de operação ( $t_{d2} - t_4$ )**

A sexta e última etapa de operação tem início no instante em que a corrente do indutor  $L_2$  volta a se anular apresentando circuito idêntico ao ilustrado na terceira etapa de operação. Vide Figura 26.

As principais formas de onda do conversor operando em MCDP para  $D < 0,50$  são ilustradas na Figura 28 onde é possível visualizar a descontinuidade na corrente do indutor  $L_2$  e sua influência nas formas de onda de tensão e/ou corrente dos demais componentes do circuito.

Figura 28 – Principais formas de onda do conversor operando no MCDP para  $D < 0,50$ .



Fonte: O autor, 2024.

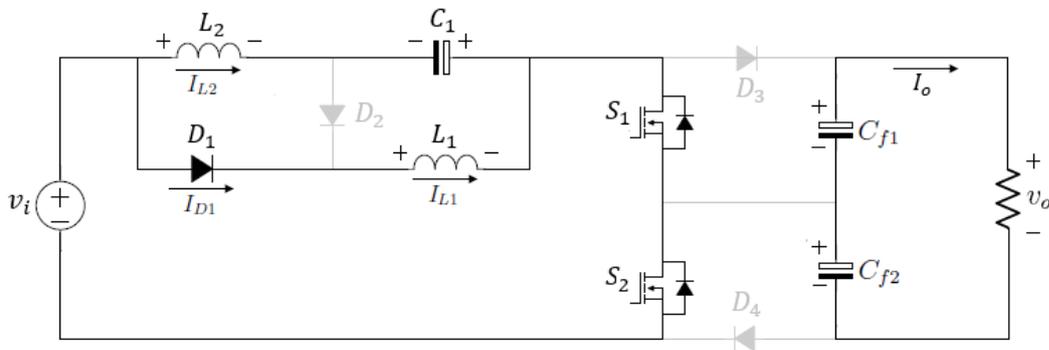
### 3.4.2 Etapas de Operação do Conversor em MCDP para $D > 0,50$

O conversor operando em MCDP para  $D > 0,50$  apresenta seis etapas de operação, descritas abaixo.

- **Primeira etapa de operação** ( $t_0 - t_1$ )

A primeira etapa de operação é dada pela condução de ambas as chaves e é análoga à operação do conversor em MCC. A corrente de  $L_1$  cresce linearmente de seu valor mínimo até seu valor máximo através de  $V_i$ ,  $D_1$ ,  $L_1$ ,  $S_1$  e  $S_2$ . A corrente de  $L_2$  cresce linearmente a partir de zero, pela malha  $V_i$ ,  $L_2$ ,  $C_1$ ,  $S_1$  e  $S_2$ , descarregando  $C_1$ . Os capacitores  $C_{f1}$  e  $C_{f2}$  fornecem energia à carga. Esta etapa é ilustrada na Figura 29.

Figura 29 – Primeira etapa de operação em MCDP com  $D > 0,50$ .



Fonte: O autor, 2024.

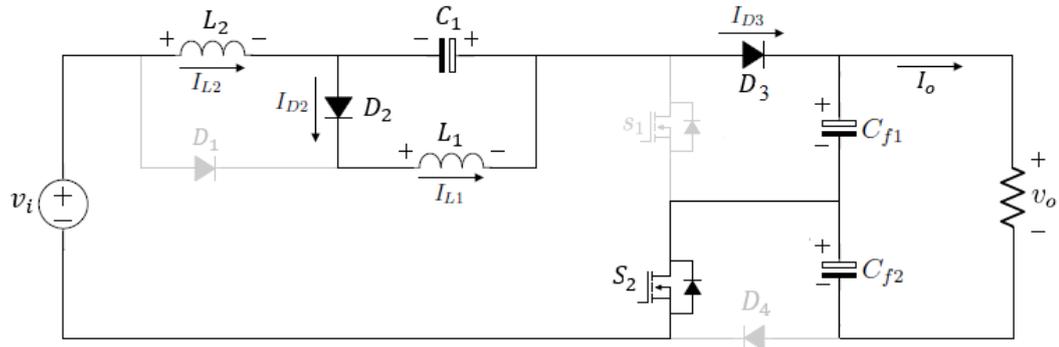
- **Segunda etapa de operação** ( $t_1 - t_{d1}$ )

A segunda etapa de operação tem início com o bloqueio de  $S_1$ . Os diodos  $D_2$  e  $D_3$  entram em condução fornecendo um caminho para a corrente dos indutores. Esta etapa corresponde ao fornecimento de energia pelos indutores.  $L_1$  fornece energia ao capacitor de acoplamento  $C_1$  enquanto  $L_2$  fornece energia ao capacitor  $C_{f1}$  e à carga. O circuito desta etapa é ilustrado na Figura 30.

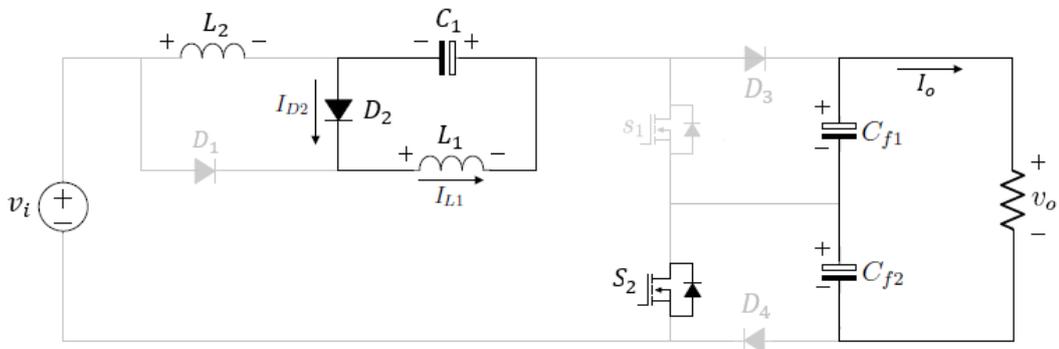
- **Terceira etapa de operação** ( $t_{d1} - t_2$ )

A terceira etapa de operação tem início quando a corrente de  $L_2$  se anula. Neste instante  $D_3$  passa a ficar bloqueado pela tensão  $V_i + V_{C1} - V_{Cf1}$ . A chave  $S_1$  passa a suportar a tensão  $V_i + V_{C1}$  e os capacitores  $C_{f1}$  e  $C_{f2}$  voltam à alimentar a carga. Assim como na etapa anterior,  $L_1$  fornece energia ao capacitor  $C_1$ , conforme apresenta a Figura 31.

- **Quarta etapa de operação** ( $t_2 - t_3$ )

Figura 30 – Segunda etapa de operação em MCDP com  $D > 0,50$ .

Fonte: O autor, 2024.

Figura 31 – Terceira etapa de operação em MCDP com  $D > 0,50$ .

Fonte: O autor, 2024.

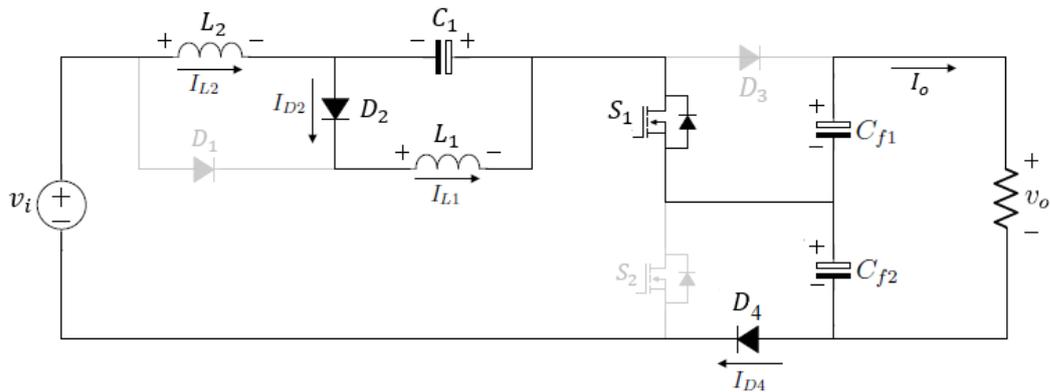
A quarta etapa de operação se inicia no instante em que a chave  $S_1$  é comandada a conduzir e é análoga à primeira etapa, vide Figura 29. Ambos os indutores armazenam energia e suas respectivas correntes crescem linearmente. A energia da carga é fornecido pelos capacitores  $C_{f1}$  e  $C_{f2}$  que se descarregam em série. Esta etapa se encerra com o bloqueio de  $S_2$ .

- **Quinta etapa de operação** ( $t_3 - t_{d2}$ )

A quinta etapa de operação caracteriza-se pela condução apenas da chave  $S_2$ . Novamente,  $L_1$  passa a fornecer energia ao capacitor de acoplamento  $C_1$  enquanto  $L_2$  fornece energia ao capacitor  $C_{f2}$  e à carga. Esta etapa é ilustrada na Figura 32.

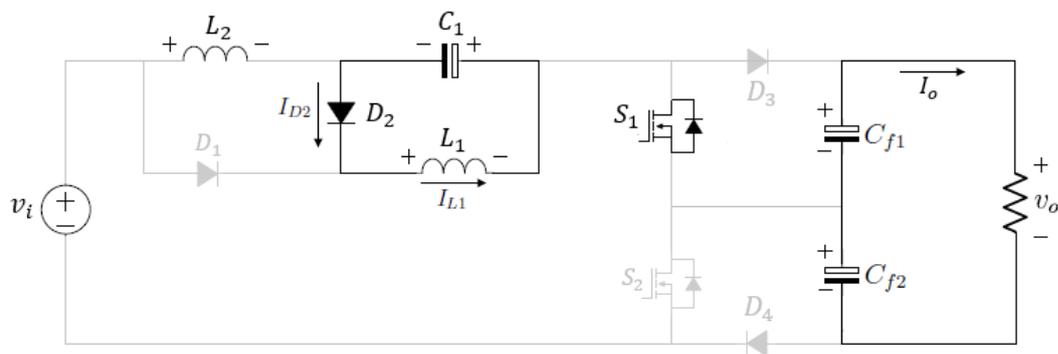
- **Sexta etapa de operação** ( $t_{d2} - t_4$ )

A sexta e última etapa de operação inicia-se no instante em que a corrente de  $L_2$  volta a se anular. Neste momento,  $D_4$  fica reversamente polarizado suportando a tensão  $V_i + V_{C1} - V_{Cf1}$ . A chave  $S_2$  passa a suportar a tensão  $V_i + V_{C1}$  e os capacitores  $C_{f1}$  e  $C_{f2}$

Figura 32 – Quinta etapa de operação em MCDP com  $D > 0,50$ .

Fonte: O autor, 2024.

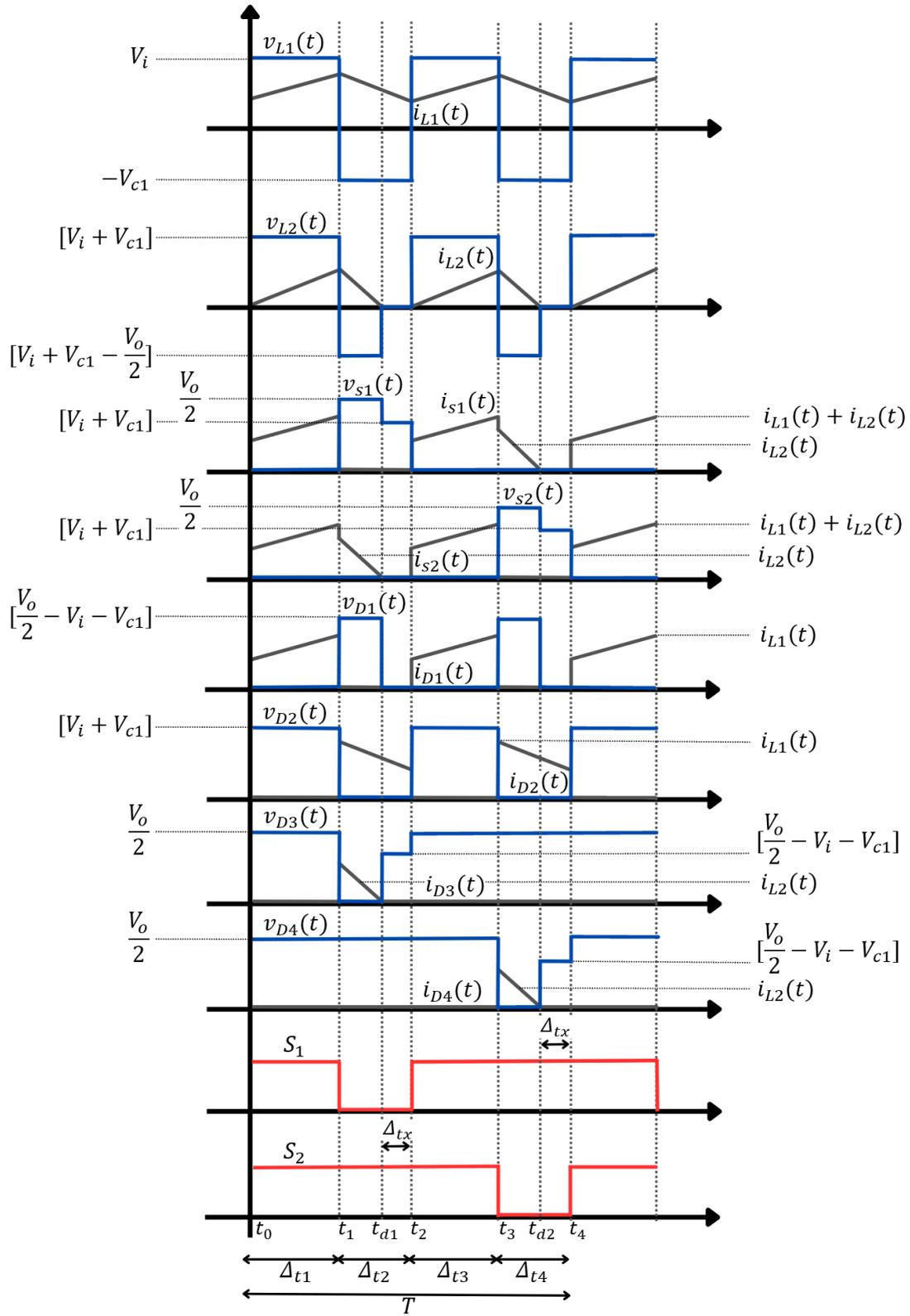
alimentam a carga. A corrente de  $L_1$  continua decrescendo linearmente através da malha  $L_1$ ,  $D_2$  e  $C_1$ . A Figura 33 ilustra a sexta etapa de operação.

Figura 33 – Sexta etapa de operação em MCDP com  $D > 0,50$ .

Fonte: O autor, 2024.

As principais formas de onda para o conversor operando em MCDP com  $D > 0,50$  são apresentadas na Figura 34. É possível notar que a anulação da corrente de  $L_2$  reflete na tensão e corrente de  $S_1$ ,  $S_2$ ,  $D_1$ ,  $D_3$  e  $D_4$ , em comparação com o MCC. Além do mais, a operação no MCDP leva à uma descontinuidade da corrente de entrada do conversor.

Figura 34 – Principais formas de onda do conversor operando no MCDP para  $D > 0,50$ .



Fonte: O autor, 2024.

## 3.5 Ganho Estático Ideal

Nesta seção são apresentadas as expressões que quantificam o ganho estático para o conversor proposto nos diferentes modos de operação (contínuo e descontínuo). O ganho estático pode ser obtido partindo do princípio de que, em regime permanente, a tensão média sobre os indutores deve ser nula. Por operar com dois indutores, a tensão média em cada um deles pode ser analisada separadamente. A célula de comutação de *três-níveis* insere ao conversor a possibilidade de operar em duas regiões distintas independente do modo de condução ser contínuo ou descontínuo e, a partir disso, o ganho estático deve ser analisado separadamente para  $D < 0,50$  e  $D > 0,50$ .

As análises que seguem são realizadas desconsiderando as ondulações de tensão sobre os capacitores e as não idealidades dos componentes.

### 3.5.1 Ganho Estático Ideal em MCC com $D < 0,50$

O princípio de equilíbrio volt-segundo pode ser aplicado aos indutores separadamente com base em suas respectivas tensões definidas pelos intervalos de armazenamento e fornecimento de energia.

Para  $D < 0,50$ , o indutor  $L_1$  armazena energia com uma tensão  $V_i - V_o/2$  em  $\Delta_{t1}$  e  $\Delta_{t3}$  e fornece energia com tensão  $-V_{C1}$  em  $\Delta_{t2}$  e  $\Delta_{t4}$ . Sendo assim é possível escrever,

$$V_{L1(méd)} = \frac{1}{T}[(V_i - \frac{V_o}{2})\Delta_{t1} - V_{C1}\Delta_{t2} + (V_i - \frac{V_o}{2})\Delta_{t3} - V_{C1}\Delta_{t4}] = 0. \quad (23)$$

Por comodidade, reescreve-se as expressões 18 e 19, para os intervalos de tempo, como 24 e 25.

$$\Delta_{t1} = \Delta_{t3} = DT, \quad (24)$$

$$\Delta_{t2} = \Delta_{t4} = \frac{(1 - 2D)T}{2}. \quad (25)$$

Substituindo  $\Delta_{t1}$  a  $\Delta_{t4}$  em 23 e resolvendo para  $V_{C1}$ , temos 26.

$$V_{C1} = \frac{2V_i D - V_o D}{(1 - 2D)}. \quad (26)$$

Agora, analisando as malhas de carga e descarga para o indutor  $L_2$  e novamente utilizando as relações 24 e 25 pode-se escrever que,

$$V_{L2(méd)} = \frac{1}{T}[2(V_i + V_{C1} - \frac{V_o}{2})DT + 2(V_i + V_{C1} - V_o)(\frac{(1 - 2D)T}{2})] = 0. \quad (27)$$

Novamente resolvendo para  $V_{C1}$ ,

$$V_{C1} = V_o(1 - D) - V_i. \quad (28)$$

Igualando as equações 26 e 28 encontra-se 29 que expressa o ganho estático ideal do conversor operando em MCC para  $D < 0,50$ , em função do ciclo de trabalho.

$$G_{(D<0,50)} = \frac{V_o}{V_i} = \frac{1}{2D^2 - 2D + 1}. \quad (29)$$

Como análise inicial é possível verificar que o conversor apresenta uma relação com característica quadrática para o ganho estático, caracterizando-o na família dos conversores de ganho quadrático.

### 3.5.2 Ganho Estático Ideal em MCC com $D > 0,50$

Semelhantemente ao caso anterior, para a segunda região de operação, o indutor  $L_1$  armazena energia com uma tensão  $V_i$  nos intervalos de tempo definidos por  $\Delta_{t1}$  e  $\Delta_{t3}$  e fornece energia com tensão  $-V_{C1}$  em  $\Delta_{t2}$  e  $\Delta_{t4}$ . Logo,

$$V_{L1(méd)} = \frac{1}{T}[V_i\Delta_{t1} - V_{C1}\Delta_{t2} + V_i\Delta_{t3} - V_{C1}\Delta_{t4}] = 0. \quad (30)$$

Reescreve-se as expressões 20 e 21, por comodidade, como 31 e 32,

$$\Delta_{t1} = \Delta_{t3} = \frac{(2D - 1)T}{2}, \quad (31)$$

$$\Delta_{t2} = \Delta_{t4} = (1 - D)T. \quad (32)$$

Substituindo os intervalos de tempo  $\Delta_{t1}$  a  $\Delta_{t4}$  por suas respectivas expressões em 30 e novamente resolvendo para  $V_{C1}$  temos a expressão 33 que quantifica a tensão média sobre o capacitor de acoplamento.

$$V_{C1} = \frac{V_i(2D - 1)}{2(1 - D)}. \quad (33)$$

Já o indutor  $L_2$  armazena energia com uma tensão de  $V_i + V_{C1}$  nos intervalos de tempo  $\Delta_{t1}$  e  $\Delta_{t3}$  e fornece energia com uma tensão de  $V_i + V_{C1} - V_o/2$  em  $\Delta_{t2}$  e  $\Delta_{t4}$ . Assim, escreve-se,

$$V_{L2(méd)} = \frac{1}{T}[2(V_i + V_{C1})\Delta_{t1} + 2(V_i + V_{C1} - \frac{V_o}{2})\Delta_{t2}] = 0. \quad (34)$$

Novamente substituindo os intervalos de tempo e resolvendo para  $V_{C1}$  obtém-se 35.

$$V_{C1} = V_o(1 - D) - V_i. \quad (35)$$

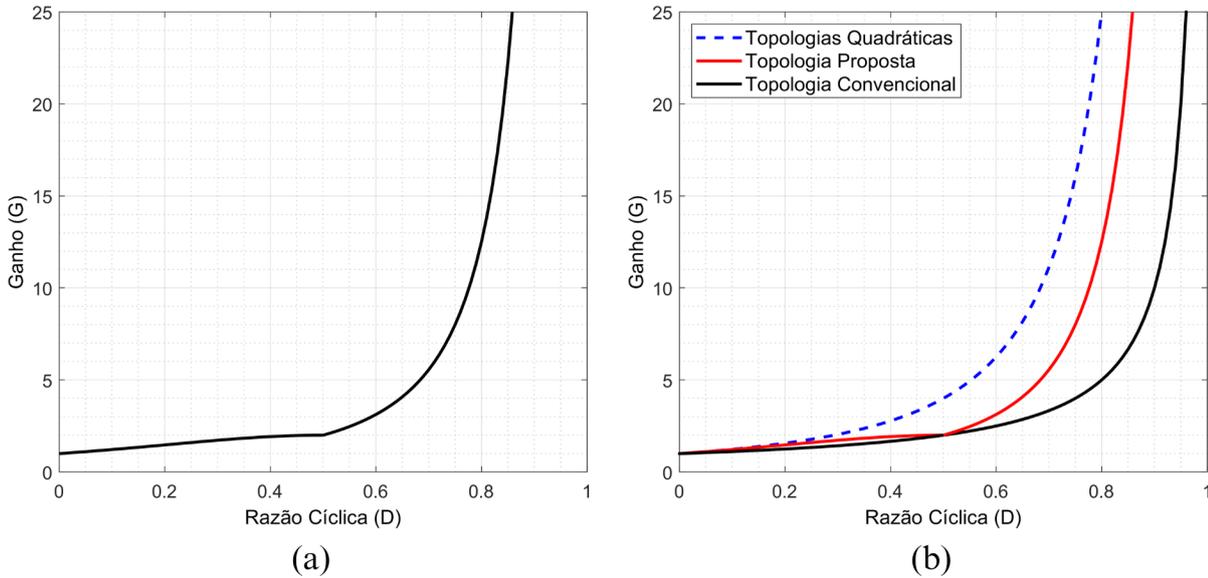
Igualando as equações 33 e 35 encontra-se 36 que expressa o ganho estático ideal do conversor operando em MCC para  $D > 0,50$  em função do ciclo de trabalho.

$$G_{(D>0,50)} = \frac{V_o}{V_i} = \frac{1}{2(1 - D)^2}. \quad (36)$$

Novamente é possível notar que a característica quadrática para o ganho estático é mantida.

A Figura 35 apresenta uma análise gráfica para o ganho estático do conversor em função do ciclo de trabalho, dado pelas expressões 29 e 36.

Figura 35 – Ganho estático em MCC: (a)proposto. (b)comparativo.



Fonte: O autor, 2024.

A partir da Figura 35a algumas considerações podem ser extraídas. A medida que o ciclo de trabalho aumenta a partir de zero, o ganho estático ideal excursiona de um à infinito, característica intrínseca dos conversores do tipo *boost*. Além disso, é possível observar o comportamento distinto do conversor para ambas as regiões de operação. Para uma razão cíclica de até 50% o ganho do conversor é descrito conforme a equação 29. Já para razões cíclicas maiores, o ganho passa a apresentar característica de exponencial, conforme descrita pela equação 36. Para a primeira região de operação (definida por  $0 < D < 0,50$ ), o conversor apresenta ganhos mais modestos, enquanto que para a segunda região de operação (definida por  $0,50 < D < 1$ ), passa a apresentar ganho elevado, possibilitando a obtenção de tensões significativas na saída.

Ainda, para ambos os casos de operação a tensão de saída varia com o quadrado da razão cíclica, possibilitando a obtenção de tensões mais elevadas que àquelas fornecidas pelo conversor *boost convencional*. Este último fato é evidenciado a partir da Figura 35b, na qual um comparativo entre o ganho estático dos conversores *convencional*, *proposto* e *quadrático* é apresentado. É possível constatar que, exceto para  $D = 0,50$ , no qual o ganho do conversor proposto se iguala ao ganho do conversor convencional, a estrutura apresenta ganho de tensão maior que aquele fornecido pelo conversor convencional.

Todavia, devido à saída em ponto médio e estratégia de comando adotada, o ganho estático do conversor se torna menor que o apresentado pelos conversores quadráticos

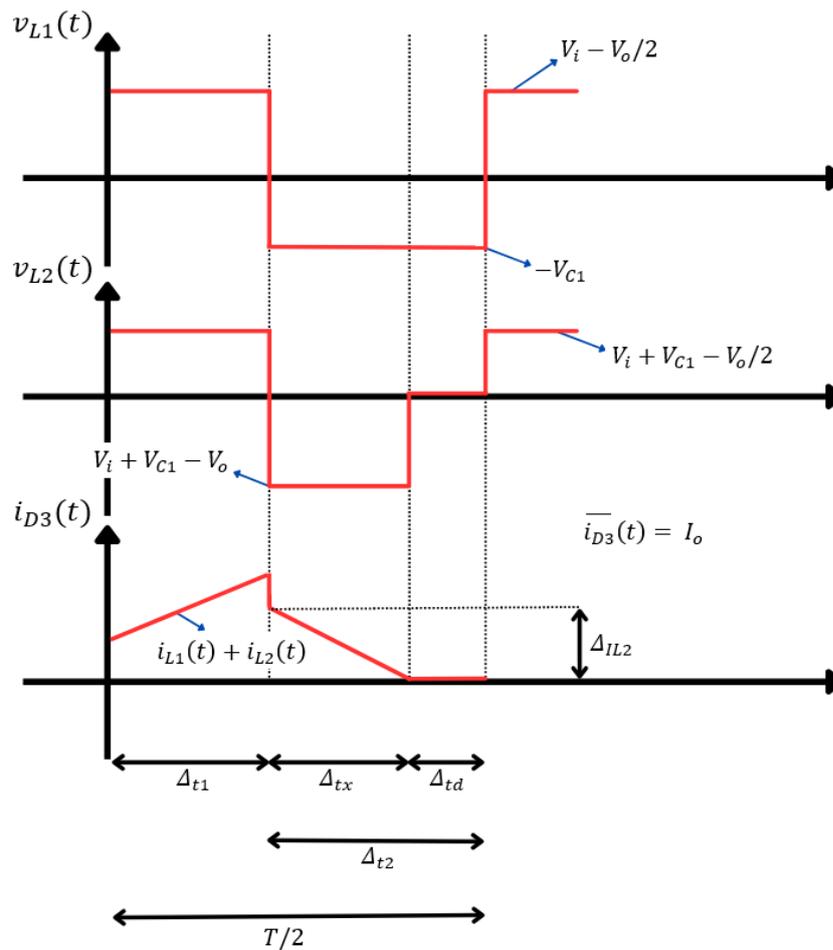
estudados nas seções 2.2.1 e 2.2.2.

A partir do exposto, torna-se aparente que a região de interesse para a operação do conversor, conforme aplicação de interesse apresentada no Capítulo 1, é obtida para a operação com uma razão cíclica maior que 50%, região na qual o conversor obtém um ganho estático mais expressivo.

### 3.5.3 Ganho Estático Ideal em MCDP com $D < 0,50$

Para a obtenção de uma expressão que quantifica o ganho estático ideal do conversor no modo descontínuo se faz necessário o conhecimento do intervalo de tempo  $\Delta_{tx}$ , vide Figura 28, e, para isso, toma-se mão das formas de onda representadas com mais detalhes na Figura 36.

Figura 36 – Tensões e correntes em MCDP com  $D < 0,50$ .



Fonte: O autor, 2024.

Sabendo que, em regime permanente, a tensão média sobre o indutor  $L_2$  deve ser nula podemos escrever a seguinte relação

$$\Delta_{tx} = \frac{(2V_1 + 2V_{C1} - V_o)}{2(V_o - V_1 - V_{C1})} \Delta_{t1}, \quad (37)$$

a qual relaciona o intervalo de tempo  $\Delta_{tx}$  com o intervalo  $\Delta_{t1}$ , que é conhecido.

Como, em regime, não há corrente média fluindo através dos capacitores de filtro, é possível relacionar a corrente de carga com a corrente  $i_{D3}(t)$  conforme

$$I_o = \frac{1}{T} \left[ \int_0^{\Delta_{t1}} (i_{L1}(t) + i_{L2}(t)) dt + 2 \int_0^{\Delta_{t2}} i_{L2}(t) dt \right], \quad (38)$$

com,

$$i_{L1}(t) = \frac{(2V_i - V_o)}{2L_1} t + I_{L1m} \quad (39)$$

e

$$i_{L2}(t) = \begin{cases} \frac{(2V_i + 2V_{C1} - V_o)}{2L_2} t, & 0 < t < \Delta_{t1} \\ \frac{(V_i + V_{C1} - V_o)}{L_2} t + \Delta_{IL2}, & 0 < t < \Delta_{tx} \end{cases} \quad (40)$$

na qual  $I_{L1m}$  representa a corrente mínima do indutor  $L_1$ . Já a expressão para  $\Delta_{IL2}$  pode ser obtida facilmente através da relação tensão-corrente do indutor para o intervalo de tempo  $\Delta_{t1}$ , conforme a relação 41, vide Seção 3.6.1.

$$\Delta_{IL2} = \frac{(2V_i + 2V_{C1} - V_o)}{2L_2} \Delta_{t1}. \quad (41)$$

Vale notar que, para os modos descontínuos, as aproximações de baixas ondulações não podem ser aplicadas às correntes dos indutores para simplificação da equação 38, pois, para esse modo, as ondulações de corrente se tornam significativas.

Substituindo 37 e 41 em 38 e resolvendo para  $V_o/V_i$  é possível obter o ganho estático conforme,

$$G_{(D < 0,50)} = \frac{V_o}{V_i} = \frac{4f(I_{L1m}D - I_o)}{D^2 V_i \nabla} + \frac{2V_{C1}\Gamma}{V_1 L_2 \nabla} + 2 \quad (42)$$

com,

$$\nabla = \left[ \frac{1}{L_1} + \frac{\Gamma}{L_2} \right], \quad (43)$$

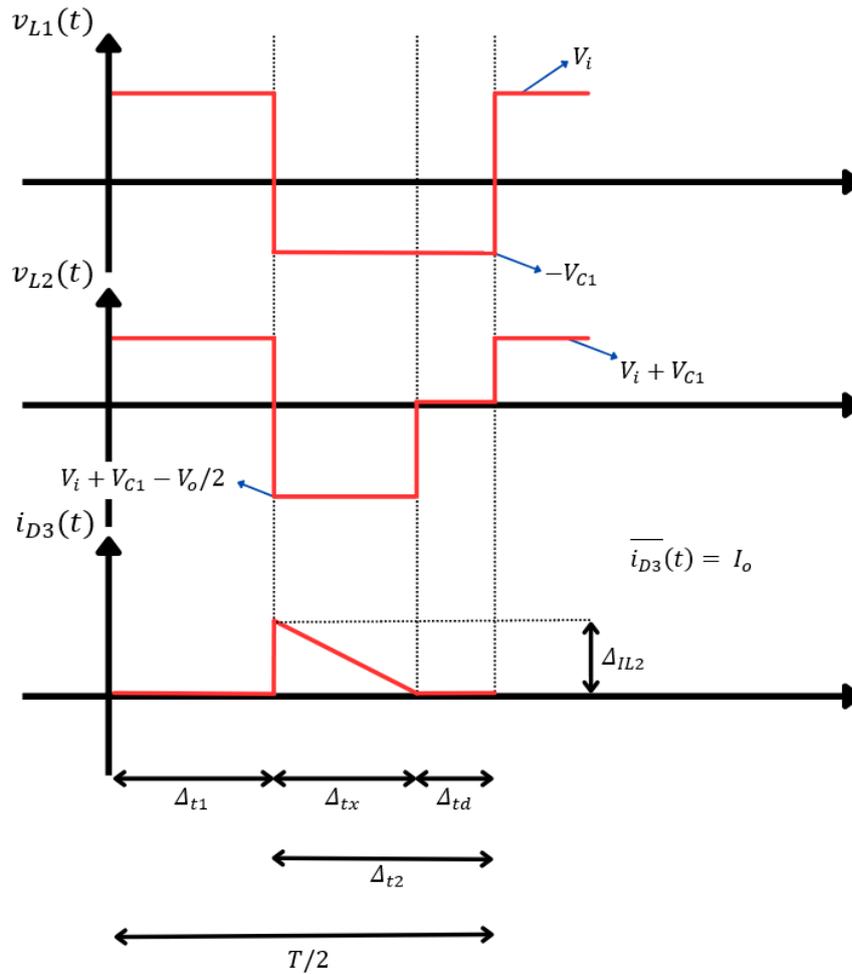
$$\Gamma = \left[ 1 - \frac{(2V_i + 2V_{C1} - V_o)}{(V_i + V_{C1} - V_o)} \right]. \quad (44)$$

A equação 42 torna evidente que, para o modo descontínuo, o ganho estático ideal depende não apenas do ciclo de trabalho, mas também de diversos outros parâmetros do circuito, como tensões, correntes e indutâncias.

### 3.5.4 Ganho Estático Ideal em MCDP com $D > 0,50$

Analogamente ao caso anterior, a obtenção da expressão que quantifica o ganho estático do conversor se dá pelo conhecimento do intervalo de tempo  $\Delta_{tx}$  e, para isso, toma-se como base os sinais de tensão e corrente ilustrados na Figura 37.

Figura 37 – Tensões e correntes em MCDP com  $D > 0,50$ .



Fonte: O autor, 2024.

Sabendo que, em regime, a tensão média sobre  $L_2$  é nula, a seguinte relação pode ser escrita

$$\Delta_{tx} = \frac{2(V_i + V_{C1})}{(V_o - 2V_i - 2V_{C1})} \Delta_{t1}. \quad (45)$$

Novamente, analisando o nó de saída do conversor e tomando o princípio de que, em regime, não flui corrente média através dos capacitores de filtro, uma relação entre a corrente  $i_{D3}(t)$  e a corrente de carga pode ser escrita conforme,

$$I_o = \frac{1}{T} \left[ \int_0^{\Delta_{tx}} (i_{L2}(t)) dt \right] = \frac{\Delta_{tx} \Delta_{IL2}}{2T}. \quad (46)$$

A expressão para a ondulação de corrente através do indutor  $L_2$  é obtida de sua relação tensão-corrente para o intervalo de tempo conhecido  $\Delta_{t1}$  conforme a equação 47, vide Seção 3.6.2.

$$\Delta_{IL2} = \frac{V_i}{2(1-D)L_2} \Delta_{t1}. \quad (47)$$

Substituindo as equações 45 e 47 em 46 e resolvendo para  $V_o/V_i$  é possível obter o ganho estático ideal para o MCDP para a segunda região de operação conforme,

$$G_{(D>0,50)} = \frac{V_o}{V_i} = \frac{V_i(2D-1)^2}{16I_o f L_2(1-D)^2} + \frac{(2D-1)}{(1-D)} + 2. \quad (48)$$

Novamente, a equação 48 torna evidente que, para os modos descontínuos, o ganho estático ideal sofre influência de diversos parâmetros do circuito, incluindo tensões, correntes e indutâncias. Ademais, para ambas as regiões de operação, as ondulações de corrente se tornam significativas além de que a corrente de entrada passa a ser descontínua. Devido a estas características, uma análise mais aprofundada sobre os modos descontínuos foge ao escopo deste trabalho e não será abordada.

Contudo, é possível analisar a característica externa do conversor para a região de interesse - região de elevado ganho com  $D > 0,50$  - conforme Barbi e Martins (2012). Para isso, define-se,

$$\psi = \frac{16I_o L_2 f}{V_i}, \quad (49)$$

e,

$$a = \frac{V_o}{V_i}. \quad (50)$$

Desta forma, reescreve-se as Equações 36 e 48 como 51 e 52.

$$a = \frac{1}{2(1-D)^2}, \quad (51)$$

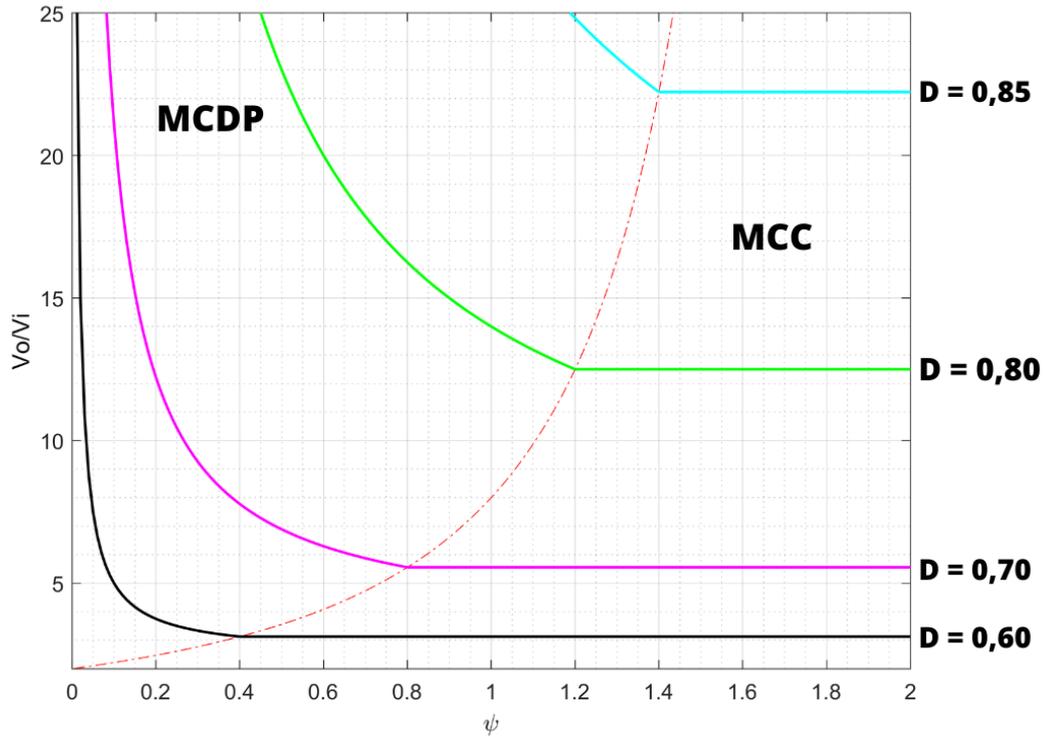
$$a = \frac{(2D-1)^2}{\psi(1-D)^2} + \frac{(2D-1)}{(1-D)} + 2. \quad (52)$$

Isolando  $D$  na equação 51, substituindo-o em 52 e resolvendo para  $\psi$  encontra-se,

$$\psi = \frac{(1 - 2\sqrt{\frac{1}{2a}})^2}{\frac{1}{2} - \sqrt{\frac{1}{2a}}}, \quad (53)$$

a qual representa o limite entre os modos contínuo e descontínuo. Deste modo, uma vez definidos  $D$  e  $a$  é possível determinar o valor mínimo de  $\psi$  para o qual a condução é contínua.

A partir de 51, 52 e 53 traça-se a característica externa do conversor conforme a Figura 38.

Figura 38 – Característica externa para  $D > 0,50$ .

Fonte: O autor, 2024.

A partir do estudo teórico realizado, observa-se que para o MCDP as ondulações de corrente através dos componentes se tornam mais elevadas e ainda, a corrente de entrada passa a ser descontínua, limitando a aplicação da estrutura em fontes alternativas de energia. Além de que, para este modo de operação, o ganho estático passa a depender não apenas da razão cíclica, mas também de outros parâmetros do circuito. Sendo assim, a operação do conversor no MCC se mostra mais adequada para o estudo realizado neste trabalho e será abordada com mais detalhe.

### 3.6 Esforços de Tensão e Corrente

De modo a mensurar os esforços de tensão e corrente aos quais os componentes do circuito são submetidos, esta seção apresenta a análise matemática para quantificar os esforços impostos aos componentes. Não obstante, através do conhecimento das tensões e correntes nos indutores e capacitores se torna possível a dedução de uma expressão que quantifica os valores nominais de indutância e capacitância destes componentes.

Toda a análise que segue é realizada tomando como base os conceitos básicos de análise de conversores chaveados e considera componentes ideais, conforme Erickson e Maksimović (2020). Nesse sentido, como uma boa aproximação, as ondulações de alta

frequência que compõem as tensões sobre os capacitores e correntes através dos indutores são desconsideradas. Ainda, considera-se que o conversor opera em MCC.

### 3.6.1 Análise Quantitativa para $D < 0,50$

- Indutor  $L_1$

A expressão que quantifica a indutância  $L_1$  pode ser obtida através de relação tensão-corrente para o indutor. Sabendo que a corrente no indutor apresenta variação linear, as derivadas podem ser substituídas por deltas de corrente e de tempo. Considerando o intervalo de tempo  $\Delta_{t1}$ ,

$$V_{L_1}(t) = L_1 \frac{d_{iL_1}(t)}{dt} \Rightarrow V_i - \frac{V_o}{2} = L_1 \frac{\Delta_{IL_1}}{\Delta_{t1}}, \quad (54)$$

com  $\Delta_{t1}$  dado pela relação 24. É mais conveniente expressar a indutância  $L_1$  em função da tensão de saída, cujo valor é regulado. Em vista disso, isolando  $V_i$  na equação 29 e substituindo em 54 encontra-se 55 que quantifica a indutância  $L_1$  em função de parâmetros conhecidos de projeto.

$$L_1 = \frac{V_o[4D^3 - 4D^2 + D]}{2\Delta_{IL_1}f}. \quad (55)$$

Isolando  $\Delta_{IL_1}$  em 55 é possível escrever a ondulação de corrente em função da indutância conforme,

$$\Delta_{IL_1} = \frac{V_o[4D^3 - 4D^2 + D]}{2L_1f}. \quad (56)$$

A corrente média de  $L_1$  pode ser encontrada através da análise das formas de onda de corrente nos capacitores conforme Figura 39 e sabendo que, em regime permanente, dentro de um período completo de comutação, a corrente média que flui pelos capacitores é zero.

Logo, para  $I_{C1}$ ,

$$I_{C1} = \frac{1}{T}[-2I_{L2}\Delta_{t1} + 2(I_{L1} - I_{L2})\Delta_{t2}] = 0 \quad (57)$$

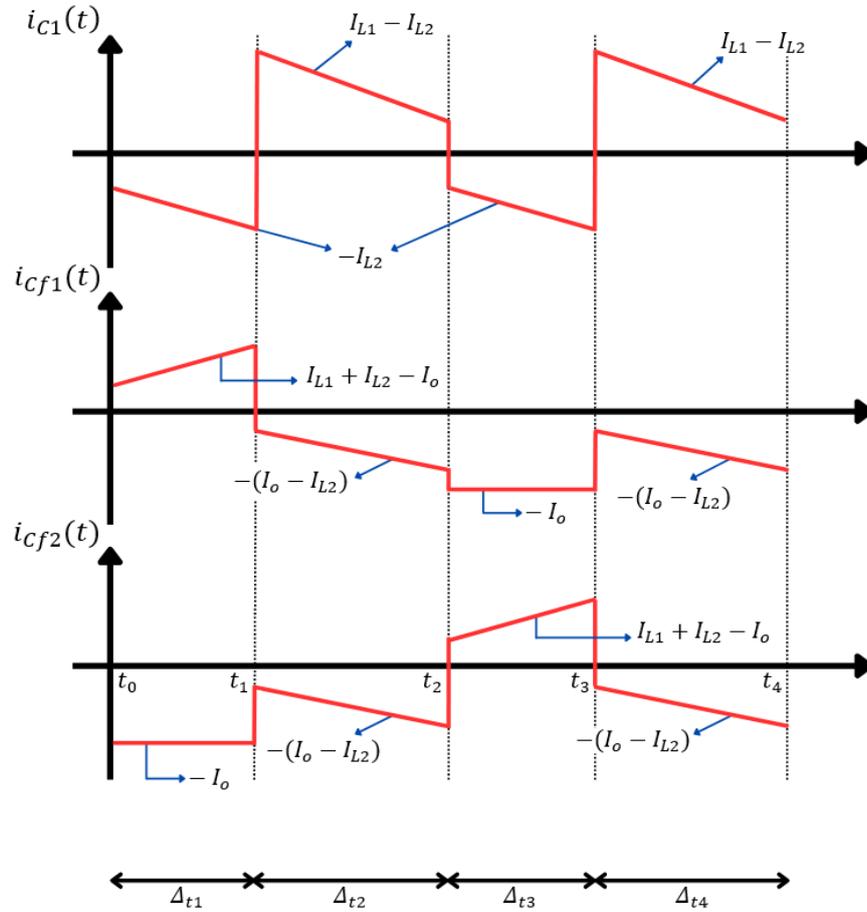
resultando em,

$$I_{L2} = I_{L1}(1 - 2D). \quad (58)$$

Analisando agora  $I_{Cf1}$ ,

$$I_{Cf1} = \frac{1}{T}[(I_{L1} + I_{L2} - I_o)\Delta_{t1} - 2(I_o - I_{L2})\Delta_{t2} - I_o\Delta_{t3}] = 0 \quad (59)$$

assim,

Figura 39 – Correntes nos capacitores para  $D < 0,50$ .

Fonte: O autor, 2024.

$$I_{L1} = \frac{I_o - I_{L2}(1 - D)}{D}. \quad (60)$$

Substituindo 58 em 60 encontra-se a expressão que define a corrente média do indutor  $L_1$  em função da corrente de carga, conforme 61.

$$I_{L1} = \frac{I_o}{2D^2 - 2D + 1}. \quad (61)$$

Como no MCC as ondulações de corrente nos indutores são simétricas em relação ao valor médio, define-se as correntes mínima e máxima por,

$$I_{L1m} = \frac{I_o - I_{L2}(1 - D)}{D} - \frac{V_o[4D^3 - 4D^2 + D]}{4L_1f}, \quad (62)$$

e

$$I_{L1M} = \frac{I_o - I_{L2}(1 - D)}{D} + \frac{V_o[4D^3 - 4D^2 + D]}{4L_1f}. \quad (63)$$

A condição necessária para que o indutor  $L_1$  opere no modo de condução contínua é que sua corrente não se anule em nenhum instante. Nesse sentido, o limite entre o modo de condução contínua e descontínua no indutor é obtido igualando 62 a zero, obtendo o valor crítico de indutância dado pela equação 64.

$$L_{1(crit)} = \frac{V_o[4D^3 - 4D^2 + D][2D^2 - 2D + 1]}{4I_o f}, \quad (64)$$

um conversor projetado para operar em MCC deverá ter um valor de indutância maior que  $L_{1(crit)}$ .

- **Indutor  $L_2$**

De modo similar, tomando a relação tensão-corrente para o indutor  $L_2$  e considerando o intervalo de tempo  $\Delta_{t1}$ , por simplicidade nos cálculos, tem-se que

$$V_{L_2}(t) = L_2 \frac{d_{iL_2}(t)}{dt} \Rightarrow V_i + V_{C1} - \frac{V_o}{2} = L_2 \frac{\Delta_{IL_2}}{\Delta_{t1}}. \quad (65)$$

Tomando as relações 24, 28 e 29 a expressão para a indutância  $L_2$  pode ser escrita em função de uma dada ondulação de corrente conforme,

$$L_2 = \frac{V_o[-2D^2 + D]}{2\Delta_{IL_2} f}, \quad (66)$$

analogamente, a ondulação é referenciada à indutância através da relação,

$$\Delta_{IL_2} = \frac{V_o[-2D^2 + D]}{2L_2 f}. \quad (67)$$

A corrente média através do indutor  $L_2$  é obtida utilizando-se das Equações 58 e 60 conforme,

$$I_{L_2} = \frac{I_o(1 - 2D)}{2D^2 - 2D + 1}. \quad (68)$$

Em MCC os limites de corrente em  $L_2$  são expressos por,

$$I_{L_2m} = \frac{I_o(1 - 2D)}{2D^2 - 2D + 1} - \frac{V_o[-2D^2 + D]}{4L_2 f}, \quad (69)$$

$$I_{L_2M} = \frac{I_o(1 - 2D)}{2D^2 - 2D + 1} + \frac{V_o[-2D^2 + D]}{4L_2 f}. \quad (70)$$

Para operação no modo contínuo o valor da indutância  $L_2$  deve ser maior que seu valor crítico dado por 71.

$$L_{2(crit)} = \frac{V_o[-2D^2 + D][2D^2 - 2D + 1]}{4I_o(1 - 2D)f}. \quad (71)$$

- **Capacitor de acoplamento**

Segundo Bottarelli et al. (2007), o capacitor  $C_1$  tem como principal função o acoplamento dos dois estágios elevadores e não a filtragem da tensão pulsada, entretanto, se torna interessante conhecer a ondulação de tensão que certo valor de  $C_1$  irá produzir, ou poder especificar  $C_1$  em função de uma determinada ondulação, uma vez que, quanto menor o valor de  $\Delta V_{C_1}$  melhor será a aproximação da teoria com a prática, considerando que as expressões aqui deduzidas desconsideram qualquer variação de tensão em  $C_1$ .

Através da Figura 39 nota-se que o capacitor é descarregado pela corrente  $I_{L2}$  durante o intervalo de tempo  $\Delta t_1$ . Assim, é possível afirmar que neste período  $V_{C_1}$  excursiona de seu valor máximo até seu valor mínimo, resultando em uma variação de tensão  $\Delta V_{C_1}$ .

A variação de carga no capacitor é dada pela área entre o eixo de tempo e a curva de corrente conforme,

$$|\Delta Q| = I_{L2}\Delta t_1 \Rightarrow |\Delta Q| = \frac{I_o(1-2D)D}{(2D^2-2D+1)f}. \quad (72)$$

Uma variação de carga no capacitor produz uma variação de tensão, segundo a relação de capacitância

$$\Delta Q = C\Delta V_C. \quad (73)$$

Assim sendo, substituindo 72 em 73 para o capacitor de acoplamento, a expressão que quantifica a capacitância  $C_1$  correspondente a uma dada ondulação de tensão em função de parâmetros conhecidos do circuito é,

$$C_1 = \frac{I_o(1-2D)D}{(2D^2-2D+1)\Delta V_{C_1}f}. \quad (74)$$

A partir das formas de onda de corrente ilustradas na Figura 39 e aplicando as aproximações de baixas ondulações, é possível obter uma expressão para calcular a corrente eficaz no capacitor de acordo com,

$$I_{C_1(rms)} = \sqrt{\frac{1}{T} \left[ 2 \int_{t_0}^{t_1} (-I_{L2})^2 dt + 2 \int_{t_1}^{t_2} (I_{L1} - I_{L2})^2 dt \right]}, \quad (75)$$

$$I_{C_1(rms)} = \sqrt{2I_{L2}^2 D + (I_{L1} - I_{L2})^2 (1 - 2D)}. \quad (76)$$

### • Capacitores de filtro

Como, idealmente, a tensão sobre ambos os capacitores de filtro é equilibrada, isto é, são iguais em cada capacitor, as suas respectivas ondulações e capacitâncias também são. Isto posto, os procedimentos e equações que seguem são válidas para ambos os capacitores.

Os capacitores  $C_{f1}$  e  $C_{f2}$  são carregados em  $\Delta t_1$  e  $\Delta t_3$ , respectivamente. Deste modo, a variação de carga é escrita como sendo,

$$|\Delta Q| = (I_{L1} + I_{L2} - I_o)\Delta t_1 \quad (77)$$

e,

$$C_{f1} = C_{f2} = \frac{(I_{L1} + I_{L2} - I_o)D}{\Delta V_{Cff}}. \quad (78)$$

Substituindo as Expressões 61 e 68 para as correntes médias dos indutores tem-se 79, que quantifica o valor da capacitância dos capacitores de filtro em função de uma dada ondulação de tensão.

$$C_{f1} = C_{f2} = \frac{I_o \left( \frac{2(1-D)}{(2D^2-2D+1)} - 1 \right) D}{\Delta V_{Cff}}. \quad (79)$$

A partir das formas de onda de corrente para os capacitores de filtro ilustradas na Figura 39 e sabendo que  $\Delta_{t1} = \Delta_{t3}$  e  $\Delta_{t2} = \Delta_{t4}$ , é possível obter uma equação para a corrente eficaz de  $C_{f1}$  e  $C_{f2}$  conforme,

$$I_{Cf(rms)} = \sqrt{\frac{1}{T} \left[ \int_{t_0}^{t_1} (I_{L1} + I_{L2} - I_o)^2 dt + 2 \int_{t_1}^{t_2} (-I_o + I_{L2})^2 dt + \int_{t_2}^{t_3} (-I_o)^2 dt \right]}, \quad (80)$$

$$I_{Cf(rms)} = \sqrt{(I_{L1} + I_{L2} - I_o)^2 D + I_o^2 D + (I_{L2} - I_o)^2 (1 - D)^2}. \quad (81)$$

- **Esforços em  $S_1$  e  $S_2$**

O cálculo dos esforços de tensão e corrente aos quais os semicondutores do circuito são impostos se torna um fator de fundamental importância na escolha prática de tais componentes. Os valores nominais de tensão e corrente possibilitam a escolha de componentes que melhor atendem aos requisitos de projeto e possibilitam operar o conversor o mais próximo do esperado e extrair o seu melhor desempenho.

Por inspeção das malhas de  $S_1$  e  $S_2$  formadas durante cada etapa de operação, verifica-se que a tensão de bloqueio a qual as chaves do circuito são submetidas é,

$$V_{S1} = V_{S2} = \frac{V_o}{2}, \quad (82)$$

sendo assim, em nenhum instante, as chaves devem suportar toda a tensão de saída do conversor.

As chaves  $S_1$  e  $S_2$  conduzem a soma das correntes dos indutores nos intervalos de tempo definidos por  $\Delta_{t3}$  e  $\Delta_{t1}$ , respectivamente, vide Figura 19. Logo, a corrente média nas chaves é calculada, dada a simetria dos intervalos, por

$$I_{S1} = I_{S2} = \frac{1}{T} \left[ \int_{t_0}^{t_1} (I_{L1} + I_{L2}) dt \right] = (I_{L1} + I_{L2})D. \quad (83)$$

Aplicando o conceito de valor eficaz para as formas de onda de corrente nas chaves é possível escrever,

$$I_{S1(rms)} = I_{S2(rms)} = \sqrt{\frac{1}{T} \int_{t_0}^{t_1} (I_{L1} + I_{L2})^2 dt}, \quad (84)$$

resultando na corrente eficaz como sendo,

$$I_{S1(rms)} = I_{S2(rms)} = (I_{L1} + I_{L2})\sqrt{D}. \quad (85)$$

As respectivas correntes de pico são dadas por 86.

$$I_{S1(máx)} = I_{S2(máx)} = I_{L1M} + I_{L2M}. \quad (86)$$

#### • Esforços nos diodos

Os procedimentos para o cálculo dos esforços de tensão e corrente nos diodos são similares àqueles aplicados às chaves e tomam como base a análise das malhas formadas pelas etapas de operação e as formas de onda ilustradas na Figura 19.

Em vista disso, a tensão reversa máxima imposta aos diodos em função da tensão de saída é,

$$V_{D1} = -V_o D, \quad (87)$$

$$V_{D2} = \frac{V_o}{2}(1 - 2D), \quad (88)$$

$$V_{D3} = V_{D4} = \frac{V_o}{2}. \quad (89)$$

Aplicando o cálculo de valor médio às formas de onda de corrente nos diodos,

$$I_{D1} = 2I_{L1}D, \quad (90)$$

$$I_{D2} = I_{L1}(1 - 2D), \quad (91)$$

$$I_{D3} = I_{D4} = I_{L1}D + I_{L2}(1 - D) = I_o. \quad (92)$$

Finalmente, aplicando o cálculo de valor eficaz,

$$I_{D1(rms)} = I_{L1}\sqrt{2D}, \quad (93)$$

$$I_{D2(rms)} = I_{L1}\sqrt{(1 - 2D)}, \quad (94)$$

$$I_{D2(rms)} = \sqrt{(I_{L1} + I_{L2})^2 D + I_{L2}^2 (1 - 2D)}, \quad (95)$$

com seus respectivos valores de pico em,

$$I_{D1(máx)} = I_{D2(máx)} = I_{L1M}, \quad (96)$$

$$I_{D3(máx)} = I_{D4(máx)} = (I_{L1M} + I_{L2M}). \quad (97)$$

### 3.6.2 Análise Quantitativa para $D > 0,50$

Os procedimentos e cálculos utilizados para encontrar as equações que permitem dimensionar os componentes do conversor para a segunda região de operação são bastante similares aos aplicados na seção anterior.

- **Indutor  $L_1$**

Utilizando a relação tensão-corrente para o indutor  $L_1$  e considerando o primeiro intervalo de tempo por simplicidade nos cálculos, tem-se que,

$$V_{L1}(t) = L_1 \frac{d_{iL1}(t)}{dt} \Rightarrow V_i = L_1 \frac{\Delta_{IL1}}{\Delta_{t1}}. \quad (98)$$

Isolando  $V_i$  na equação 36 e substituindo o intervalo de tempo  $\Delta_{t1}$  por sua respectiva expressão em função do ciclo de trabalho, se torna possível expressar a indutância  $L_1$  em função da tensão de saída e de uma especificada ondulação de corrente conforme,

$$L_1 = \frac{V_o(1 - D)^2(2D - 1)}{\Delta_{IL1}f}, \quad (99)$$

já a ondulação de corrente em função da indutância é,

$$\Delta_{IL1} = \frac{V_o(1 - D)^2(2D - 1)}{L_1f}. \quad (100)$$

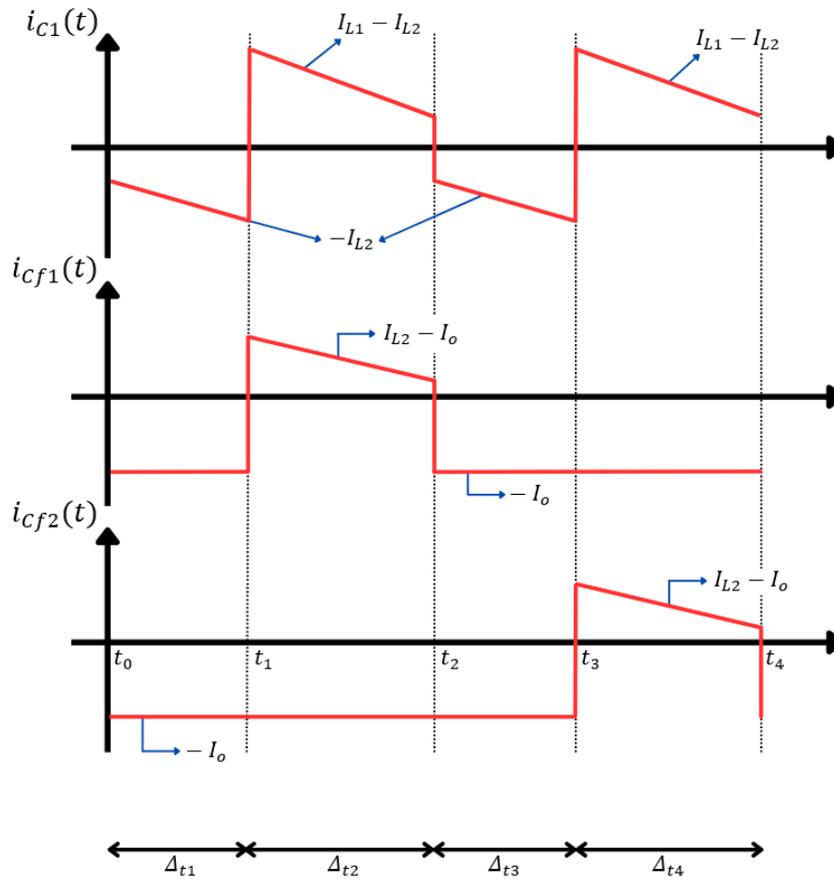
A corrente no indutor pode ser obtida analisando as correntes de carga e descarga dos capacitores, ilustradas na Figura 40, e sabendo que, em regime permanente, dentro de um período completo de comutação, não há corrente média fluindo pelos capacitores.

Desconsiderando as ondulações de alta frequência, a corrente média no capacitor  $C_{f2}$  é escrita como,

$$I_{Cf2} = \frac{1}{T} [-I_o(\Delta_{t1} + \Delta_{t2} + \Delta_{t3}) + (I_{L2} - I_o)\Delta_{t4}] = 0, \quad (101)$$

com,

$$\Delta_{t1,2,3} = DT. \quad (102)$$

Figura 40 – Correntes nos capacitores para  $D > 0,50$ .

Fonte: O autor, 2024.

Resolvendo 101 chega-se em 103 que expressa a corrente  $I_{L2}$  em função da corrente de carga.

$$I_{L2} = \frac{I_o}{(1 - D)}. \quad (103)$$

Analisando, agora, a corrente média no capacitor de acoplamento podemos escrever a equação,

$$I_{C1} = \frac{1}{T}[-2I_{L2}\Delta_{t1} + (I_{L1} + I_{L2})\Delta_{t2}] = 0, \quad (104)$$

resultando em,

$$I_{L2} = 2I_{L1}(1 - D). \quad (105)$$

Substituindo 103 em 105 a equação que expressa a corrente  $I_{L1}$  em função da corrente de carga é dada por,

$$I_{L1} = \frac{I_o}{2(1-D)^2}. \quad (106)$$

A partir das equações 100 e 106 e sabendo que, no MCC as ondulações de corrente ocorrem simetricamente em torno do valor médio, é possível encontrar os picos de corrente conforme,

$$I_{L1m} = \frac{I_o}{2(1-D)^2} - \frac{V_o(1-D)^2(2D-1)}{2L_1f}, \quad (107)$$

$$I_{L1M} = \frac{I_o}{2(1-D)^2} + \frac{V_o(1-D)^2(2D-1)}{2L_1f}. \quad (108)$$

- **Indutor  $L_2$**

Na primeira etapa de operação, tanto a fonte  $V_i$  quanto o capacitor de acoplamento  $C_1$  fornecem energia ao indutor  $L_2$ . Assim, a relação tensão-corrente é escrita conforme,

$$V_{L_2}(t) = L_2 \frac{d_{iL_2}(t)}{dt} \Rightarrow V_i + V_{C_1} = L_2 \frac{\Delta_{IL_2}}{\Delta_{t1}}. \quad (109)$$

Evidenciando  $L_2$  e escrevendo a expressão em função da tensão de saída,

$$L_2 = \frac{V_o(1-D)(2D-1)}{2\Delta_{IL_2}f}. \quad (110)$$

De 110 a ondulação de corrente pode ser expressa em função da indutância conforme,

$$\Delta_{IL_2} = \frac{V_o(1-D)(2D-1)}{2L_2f}. \quad (111)$$

A corrente média que flui pelo indutor  $L_2$  é calculada em função da corrente de carga pela equação 103. Os valores mínimo e máximo são calculadas em relação ao valor médio por,

$$I_{L2m} = \frac{I_o}{(1-D)} - \frac{V_o(1-D)(2D-1)}{4L_2f}, \quad (112)$$

$$I_{L2M} = \frac{I_o}{(1-D)} + \frac{V_o(1-D)(2D-1)}{4L_2f}. \quad (113)$$

- **Capacitor de acoplamento**

O capacitor  $C_1$  é descarregado pela corrente  $I_{L_2}$  durante o intervalo de tempo  $\Delta_{t1}$  e, assim, sua tensão varia de seu valor máximo até seu valor mínimo, resultando em uma ondulação de tensão  $\Delta_{V_{C_1}}$ , conforme ilustra a Figura 40. A variação de carga é dada pela área entre a curva de corrente e o eixo de tempo conforme,

$$|\Delta Q| = I_{L_2} \Delta_{t1} = \frac{I_o}{(1-D)} \frac{(2D-1)}{2f}. \quad (114)$$

Tomando a relação de capacitância dada pela equação 73 se torna possível quantificar a capacitância em função de uma especificada ondulação de tensão como sendo,

$$C_1 = \frac{I_o(2D - 1)}{2(1 - D)\Delta_{V_{C_1}f}}. \quad (115)$$

Aplicando a definição de valor eficaz à forma de onda  $i_{C_1}(t)$  encontra-se 117, que representa o valor da corrente eficaz em  $C_1$ .

$$I_{C_1(rms)}^2 = \frac{1}{T} [2 \int_{t_0}^{t_1} (-I_{L2})^2 dt + 2 \int_{t_1}^{t_2} (I_{L1} - I_{L2})^2 dt], \quad (116)$$

$$I_{C_1(rms)} = \sqrt{I_{L2}^2(2D - 1) + 2(I_{L1} - I_{L2})^2(1 - D)}. \quad (117)$$

### • Capacitores de filtro

No intervalo de tempo  $\Delta_{t_1}$  a  $\Delta_{t_3}$  o capacitor  $C_{f2}$  é descarregado pela corrente de carga e sua tensão excursiona de seu valor máximo até seu valor mínimo conforme a ondulação de tensão  $\Delta_{V_{Cf2}}$ . Assim sendo, pode-se escrever

$$|\Delta Q| = I_o(\Delta_{t_1} + \Delta_{t_2} + \Delta_{t_3}), \quad (118)$$

com,

$$\Delta_{t_{1,2,3}} = DT. \quad (119)$$

O que nos leva a,

$$C_{f1} = C_{f2} = \frac{I_o D}{\Delta_{V_{Cf}f}}. \quad (120)$$

Analogamente, a equação para a corrente eficaz nos capacitores de filtro é calculada por,

$$I_{C_{f2}(rms)}^2 = \frac{1}{T} [2 \int_{t_0}^{t_1} (-I_o)^2 dt + \int_{t_1}^{t_2} (-I_o)^2 dt + \int_{t_3}^{t_4} (I_{L2} - I_o)^2 dt], \quad (121)$$

resultando em,

$$I_{C_{f1}(rms)} = I_{C_{f2}(rms)} = \sqrt{I_o^2 D + (I_{L2} - I_o)^2(1 - D)}. \quad (122)$$

### • Esforços em $S_1$ e $S_2$

Por inspeção das malhas formadas durante cada etapa de operação, verifica-se que a tensão máxima de bloqueio imposta às chaves semicondutoras é,

$$V_{S1} = V_{S2} = \frac{V_o}{2}, \quad (123)$$

assim como para a primeira região de operação.

Tomando mão das formas de onda de corrente ilustradas na Figura 23 e aplicando os conceitos de cálculo de valor médio, escreve-se

$$I_{S1} = I_{S2} = \frac{1}{T} [2 \int_{t_0}^{t_1} (I_{L1} + I_{L2}) dt + \int_{t_3}^{t_4} (I_{L2}) dt] = I_{L1}(2D - 1) + I_{L2}D. \quad (124)$$

Do mesmo modo, aplicando o cálculo de valor eficaz, podemos expressar o valor da corrente eficaz nas chaves conforme,

$$I_{S(rms)}^2 = \frac{1}{T} [2 \int_{t_0}^{t_1} (I_{L1} + I_{L2})^2 dt + \int_{t_3}^{t_4} (I_{L2})^2 dt], \quad (125)$$

$$I_{S1(rms)} = I_{S2(rms)} = \sqrt{(I_{L1} + I_{L2})^2(2D - 1) + I_{L2}^2(1 - D)}. \quad (126)$$

Suas respectivas correntes de pico em função das correntes nos indutores são,

$$I_{S1(máx)} = I_{S2(máx)} = I_{L1M} + I_{L2M}. \quad (127)$$

#### • Esforços nos diodos

Conforme já mencionado, os procedimentos para o cálculo dos esforços de tensão e corrente nos diodos são similares àqueles aplicados às chaves e tomam como base a análise das malhas formadas pelas etapas de operação e as formas de onda ilustradas na Figura 23.

Com isso, a tensão reversa máxima a qual os diodos são submetidos, em função da tensão de saída, é,

$$V_{D1} = \frac{V_o}{2}(1 - 2D), \quad (128)$$

$$V_{D2} = -V_o(1 - D), \quad (129)$$

$$V_{D3} = V_{D4} = \frac{V_o}{2}. \quad (130)$$

A partir da definição de valor médio pode-se escrever,

$$I_{D1} = I_{L1}(2D - 1), \quad (131)$$

$$I_{D2} = 2I_{L1}(1 - D), \quad (132)$$

$$I_{D3} = I_{D4} = I_{L2}(1 - D) = I_o. \quad (133)$$

Já as correntes eficazes são,

$$I_{D1(rms)} = I_{L1}\sqrt{(2D - 1)}, \quad (134)$$

$$I_{D2(rms)} = I_{L1}\sqrt{2(1 - D)} \quad (135)$$

$$I_{D3(rms)} = I_{D4(rms)} = I_{L2}\sqrt{(1 - D)}. \quad (136)$$

Finalmente, seus respectivos valores de pico são,

$$I_{D1(máx)} = I_{D2(máx)} = I_{L1M}, \quad (137)$$

$$I_{D3(máx)} = I_{D4(máx)} = I_{L2M}. \quad (138)$$

A Tabela 1 apresenta uma comparação com relação ao ganho estático ideal, número de componentes e esforços de tensão entre a topologia proposta e algumas outras topologias semelhantes presentes na literatura. Nota-se que esta nova estrutura demonstra um comportamento quadrático para o ganho estático, assim como as demais topologias estudadas, permitindo a geração de tensões mais significativas na saída sem a necessidade de operar com uma razão cíclica extrema. Além disso, em comparação com as topologias discutidas, o conversor estudado apresenta a menor tensão normalizada imposta às chaves semicondutoras, bem como esforços de tensão reduzidos sobre os diodos. Em relação à tensão sobre o capacitor intermediário, observa-se que a estrutura apresenta o menor valor dentre as demais. Por fim, assim como a topologia estudada em Borchardt et al. (2019), a frequência efetiva de operação dos indutores é o dobro da frequência de comutação das chaves, o que permite uma redução nos valores de indutância, além de uma redução no volume físico de tais componentes.

Tabela 1 – Comparação entre o conversor proposto e outros conversores presentes na literatura.

Topologia	[1]	[2]	[3]	[4]	[5]	[6]	Proposta
<b>Chaves</b>	1	3	2	2	2	2	2
<b>Diodos</b>	3	2	3	4	3	2	4
<b>Indutores</b>	2	2	3	2	2	3	2
<b>Capacitores</b>	2	1	4	3	3	3	3
<b>Frequência de operação</b>	$f_s$	$f_s$	$f_s$	$2f_s$	$f_s$	$f_s$	$2f_s$
$V_o/V_i$	$\frac{1}{(1-D)^2}$	$\frac{(1+D_1)}{(1-D_1-D_2)}$	$\frac{D(1+D)}{(1-D)^2}$	$\frac{1}{2(1-D)^2}$	$\frac{(1+D)}{(1-D)^2}$	$\frac{D^2}{(1-D)^2}$	$\frac{1}{2(1-D)^2}$
$V_{S1}$	$V_o$	$\frac{V_o+V_i}{2}$	$\frac{V_i}{(1-D)}$	$\frac{V_o}{2}$	$\frac{V_i}{(1-D)}$	$\frac{V_i}{(1-D)}$	$\frac{V_o}{2}$
$V_{S2}$	---	$\frac{V_o+V_i}{2}$	$\frac{V_i D}{(1-D)^2}$	$\frac{V_o}{2}$	$V_o$	$\frac{V_i}{(1-D)^2}$	$\frac{V_o}{2}$
$V_{S3}$	---	$V_o$	---	---	---	---	---
$V_{D1}$	$\frac{V_i D}{(1-D)^2}$	$V_i$	$\frac{V_i}{(1-D)}$	$\frac{V_i(2D-1)}{4(1-D)^2}$	$\frac{V_i}{(1-D)}$	$\frac{V_i}{(1-D)}$	$\frac{V_i(2D-1)}{4(1-D)^2}$
$V_{D2}$	$\frac{V_i}{(1-D)}$	$V_i + V_o$	$\frac{V_i D}{(1-D)^2}$	$\frac{V_i}{2(1-D)}$	$\frac{V_i}{(1-D)}$	$\frac{V_i D}{(1-D)^2}$	$\frac{V_i}{2(1-D)}$
$V_{D3}$	$V_o$	---	$\frac{V_i D}{(1-D)^2}$	$\frac{V_o}{2}$	$\frac{2V_i}{(1-D)^2}$	---	$\frac{V_o}{2}$
$V_{D4}$	---	---	---	$\frac{V_o}{2}$	---	---	$\frac{V_o}{2}$
$V_{C1}$	$\frac{V_i D}{(1-D)}$	---	$\frac{V_i}{(1-D)}$	$\frac{V_i}{2(1-D)}$	$\frac{V_i}{(1-D)}$	$\frac{V_i}{(1-D)}$	$\frac{V_i(2D-1)}{2(1-D)}$
$V_{C2}$	---	---	$\frac{V_i D}{(1-D)^2}$	---	$\frac{V_i}{(1-D)}$	$\frac{V_i D}{(1-D)^2}$	---
$V_{C3}$	---	---	$V_o$	---	---	$V_o$	---

[1] - (KADRI et al., 2010).

[2] - (LAKSHMI; HEMAMALINI, 2018).

[3] - (GARCÍA-VITE et al., 2019).

[4] - (BORCHARDT et al., 2019).

[5] - (NARESH; PEDDAPATI; ALGHAYTHI, 2021).

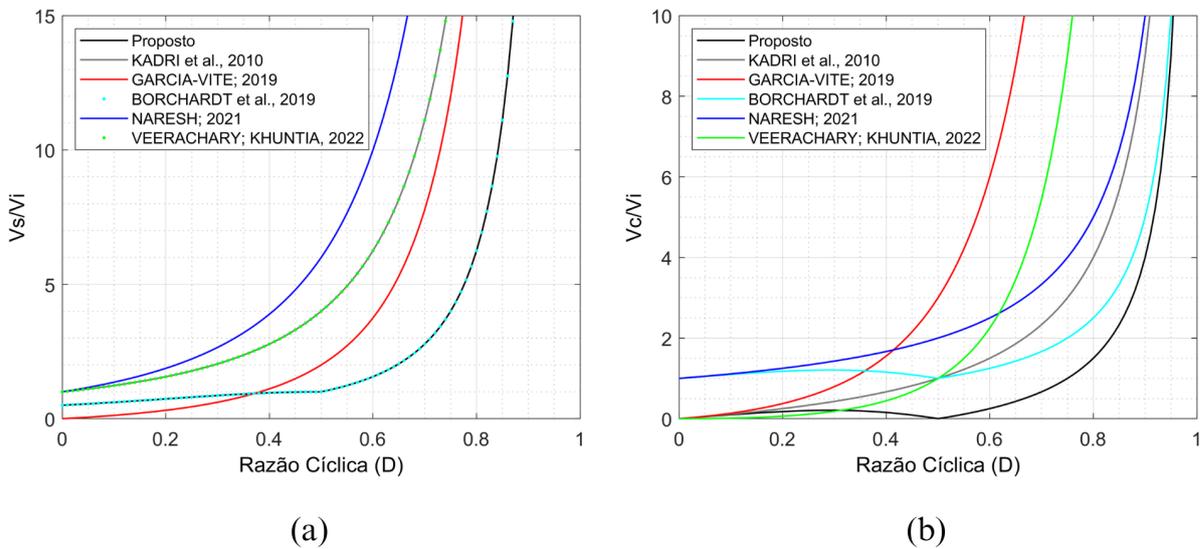
[6] - (VEERACHARY; KHUNTIA, 2022).

Fonte: O autor, 2024.

As principais características acima mencionadas podem ser observadas com mais detalhes a partir da Figura 41, na qual as curvas normalizadas de tensão na chave e tensão

no capacitor de acoplamento são apresentadas em função da razão cíclica - para o esboço das curvas apenas o elemento que suporta a maior tensão dentre aqueles que compõem o circuito foi considerado.

Figura 41 – Curvas comparativas de performance: (a) tensão na chave. (b) tensão no capacitor intermediário.



Fonte: O autor, 2024.

Apesar da utilização de estruturas distintas, o circuito estudado em Borchardt et al. (2019), originalmente proposto em Cabral, Oliveira e Novaes (2013), compartilha semelhanças com a estrutura aqui apresentada, conforme indica a Tabela 1. Contudo, para o conversor proposto a tensão suportada pelo capacitor de acoplamento é reduzida de um fator  $(2D - 1)$ , sendo significativamente menor que àquela suportada em Borchardt et al. (2019). Tal característica fica mais evidente através da Figura 41b. Tensões reduzidas tornam viável a utilização de componentes mais compactos, de custo reduzido e menor robustez. Ainda, capacitores comerciais de menor tensão são disponibilizados em uma maior faixa de capacitância. Sendo estes pontos favoráveis à estrutura estudada.

Ainda, assim como realizado para o conversor boost convencional, na Seção 2.1.3, é possível realizar um estudo teórico sobre o comportamento do conversor, em função da razão cíclica, frente às resistências série dos indutores. Novamente, partindo do princípio de que, em um período completo de comutação, a tensão média sobre ambos os indutores deve ser nula, para a operação em regime permanente e, ainda, sabendo que a corrente através dos indutores são dadas pelas Equações 61 e 68, para a primeira região de operação, e pelas Equações 103 e 106, para a segunda região de operação, obtém-se o ganho estático em função da razão cíclica, considerando a influência das resistências  $r_{L1}$  e  $r_{L2}$ , conforme as Equações 139 e 140. Por simplicidade, considera-se que  $r_L = r_{L1} = r_{L2}$ .

$$G_{(D<0,50)} = \frac{1}{(2D^2 - 2D + 1)} \frac{1}{1 + \frac{r_L}{R_o} \left[ \frac{(1-2D)^2 + 1}{(2D^2 - 2D + 1)^2} \right]}, \quad (139)$$

$$G_{(D>0,50)} = \frac{1}{2(1-D)^2} \frac{1}{1 + \frac{r_L}{R_o} \left[ \frac{4(1-D)^2 + 1}{4(1-D)^4} \right]}. \quad (140)$$

Do mesmo modo, as expressões que quantificam o rendimento teórico, considerando a resistência dos indutores como única fonte de perda, são dadas por,

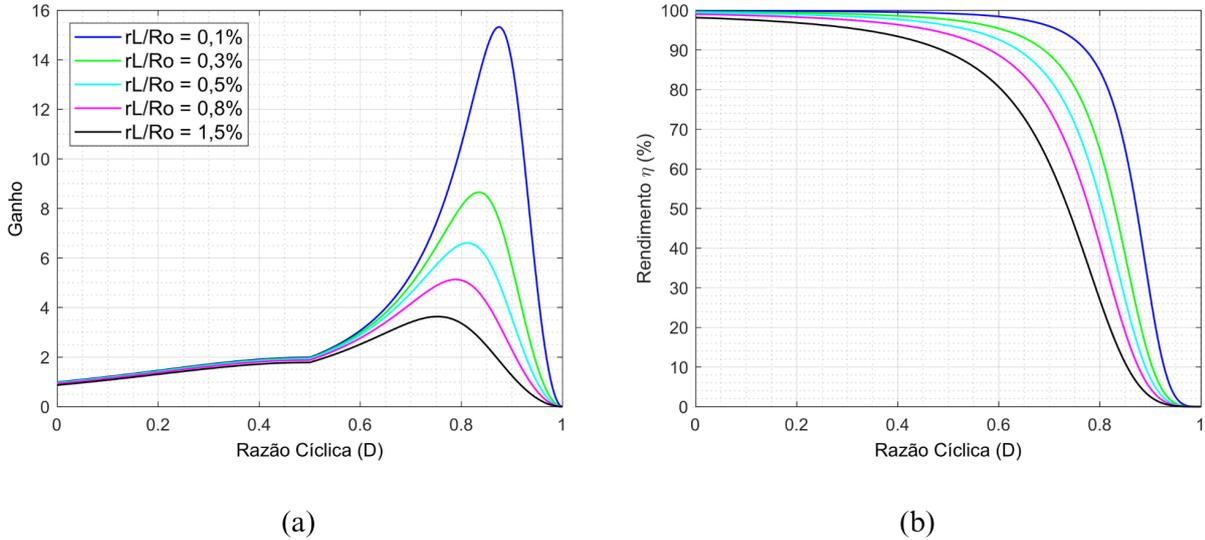
$$\eta_{(D<0,50)} = \frac{1}{1 + \frac{r_L}{R_o} \left[ \frac{(1-2D)^2 + 1}{(2D^2 - 2D + 1)^2} \right]} \quad (141)$$

e

$$\eta_{(D>0,50)} = \frac{1}{1 + \frac{r_L}{R_o} \left[ \frac{4(1-D)^2 + 1}{4(1-D)^4} \right]}. \quad (142)$$

As Equações 139 e 140, para o ganho estático, e as Equações 141 e 142, para o rendimento, são plotadas para alguns valores de  $r_L/R_o$ , em função da razão cíclica, na Figura 42.

Figura 42 – Curvas de desempenho considerando  $r_L$ : (a) ganho estático. (b) rendimento.



Fonte: O autor, 2024.

Nota-se, através da Figura 42a, que o conversor é capaz de obter um ganho estático significativo mesmo sob a influência da resistência dos indutores. Sendo estes mais significativos que aqueles fornecidos pelo conversor convencional, para um mesmo valor de razão cíclica, vide Figura 8. Contudo, a Figura 42b mostra que o rendimento do conversor sofre forte influência das perdas ocasionadas nas resistências dos indutores, à medida que a razão cíclica se torna elevada, especialmente para valores significativos de  $r_L/R_o$  (curva em preto), de fato, devido à presença de dois elementos magnéticos, tratando-se de uma estrutura multiestágio.

Deste modo, operar a estrutura com valores mais modestos de razão cíclica, buscando reduzir a influência das resistências  $r_{L1}$  e  $r_{L2}$ , tanto no ganho quanto no rendimento, leva a ganhos estáticos mais significativos que àqueles fornecidos pelo conversor convencional, devido à sua relação quadrática para o ganho, vide Figuras 42a e 8a.

Contudo, cabe destacar que a análise realizada é simplificada e visa apenas uma breve observação do desempenho da estrutura, uma vez que considera apenas a resistência dos enrolamentos do indutor como fonte de não idealidade. Sendo o principal diferencial do conversor proposto os baixos esforços de tensão sobre os semicondutores, o que possibilita aliviar as perdas de condução e comutação, especialmente em aplicações de elevada tensão.

### 3.7 Considerações Finais do Capítulo

Neste capítulo uma nova topologia de conversor, baseado no conversor *boost*, de elevado ganho foi proposta e estudada. Para tal finalidade, foram consideradas as discussões realizadas no Capítulo 2, as quais possibilitam a concepção de uma topologia com base nas especificações desejadas. Nesse cenário o conversor proposto herda, dada sua configuração, características dos conversores *boost quadrático* e *boost três-níveis*.

O estudo realizado teve como base o desenvolvimento de toda a análise teórica, a qual envolve o conversor nos modos contínuo e descontínuo de corrente. Uma análise detalhada das etapas de operação, formas de onda e análise qualitativa e quantitativa torna claro que a região mais adequada para a operação do conversor, com base nas aplicações sugeridas, é obtida para razões cíclicas maiores que 50%, região na qual o conversor apresenta ganhos estáticos mais significativos, e ainda, sob operação no MCC, modo em que o conversor apresenta menores ondulações de corrente, além de que os parâmetros dos componentes não exercem influência sobre o ganho estático ideal.

Por fim, o equacionamento completo do conversor, realizado com base em suas etapas de operação, formas de onda e esforços de tensão/corrente torna possível o projeto completo do conversor para um ponto determinado de operação, bem como o correto dimensionamento de seus componentes ativos e passivos.

A partir dos estudos realizados, nota-se que a topologia apresentada neste capítulo possui como principais características uma relação quadrática para o ganho estático, um esforço reduzido de tensão sobre os componentes do circuito e a possibilidade de utilização de elementos reativos compactos, viabilizando um elevado rendimento combinado a uma elevada densidade de potência. Nesse sentido, a estrutura proposta facilita a utilização de MOSFETs de menor tensão nominal e resistência de condução reduzida, visando aumentar a eficiência total da topologia por meio da diminuição das perdas de condução e comutação. Além disso, o menor esforço de tensão imposto aos diodos semicondutores torna viável o uso de componentes do tipo *schottky* com baixa tensão direta e, ainda,

contribuindo para a redução dos efeitos da corrente recuperação reversa (LAKSHMI; HE-MAMALINI, 2018).

No capítulo que segue, os resultados de simulação e experimentais são apresentados e discutidos, visando corroborar o estudo teórico realizado.

## 4 Resultados e Discussões

Neste capítulo, os resultados de simulação e experimentais, obtidos para o conversor proposto, são apresentados e discutidos. Inicialmente, uma simulação em ambiente computacional possibilita uma melhor observação de seu funcionamento, etapas de operação, principais formas de onda, bem como uma verificação preliminar do equacionamento teórico realizado no Capítulo 3. Posteriormente, os resultados obtidos a partir da construção de um protótipo de bancada são apresentados e discutidos, visando a validação dos estudos realizados. Por fim, por meio de ensaios de bancada, a curva de rendimento do conversor é levantada. Os resultados e estudos que seguem consideram o conversor operando no MCC.

### 4.1 Resultados de Simulação

A seguir são apresentados os resultados de simulação, para ambas as regiões de operação. A simulação computacional é realizada via *software Altair PSIM* (Altair PSIM, 2023) e desconsidera as não idealidades dos componentes. Tais resultados possibilitam uma observação preliminar do comportamento do circuito, bem como de suas etapas de operação e, além disso, uma análise prévia torna possível uma verificação inicial do estudo teórico realizado no Capítulo 3.

Os valores nominais de projeto são apresentados na Tabela 2.

Tabela 2 – Parâmetros de projeto.

Parâmetro	Simbologia	Especificação	
		$D < 0,50$	$D > 0,50$
Tensão de entrada	$V_i$	180 V	35 V
Tensão de saída	$V_o$	280 V	200 V
Potência	$P_o$	600 W	250 W
Frequência de comutação	$f_s$	50 kHz	50 kHz
Ondulação de tensão nos capacitores	$\Delta_{V_c}$	1%	1%
Ondulação de corrente nos indutores	$\Delta_{I_L}$	10%	10%

Fonte: O autor, 2024.

Os valores nominais para a primeira região de operação - região de baixos ganhos - são baseadas nas aplicações apresentadas em Forouzesh et al. (2017) e correspondem a valores típicos encontrados em aplicações industriais e de robótica.

Já os valores nominais para a segunda região de operação correspondem a valores típicos encontrados em aplicações de MICs e são baseados nos trabalhos de Andres et al. (2023), Carvalho et al. (2022) e Daryaei, Esteki e Khajehoddin (2023). A tensão de

entrada e potência de operação estão dentro da faixa de valores fornecidos por módulos fotovoltaicos comerciais. Enquanto a tensão de saída corresponde a uma aplicação conectada à rede monofásica de 127 V.

Para ambas as aplicações, a frequência de comutação foi escolhida com base em trabalhos acadêmicos semelhantes e leva em conta o dimensionamento dos componentes armazenadores de energia e, ainda, considera que as comutações são dissipativas. Por fim, as ondulações de tensão e corrente são escolhidas com base nos trabalhos supracitados.

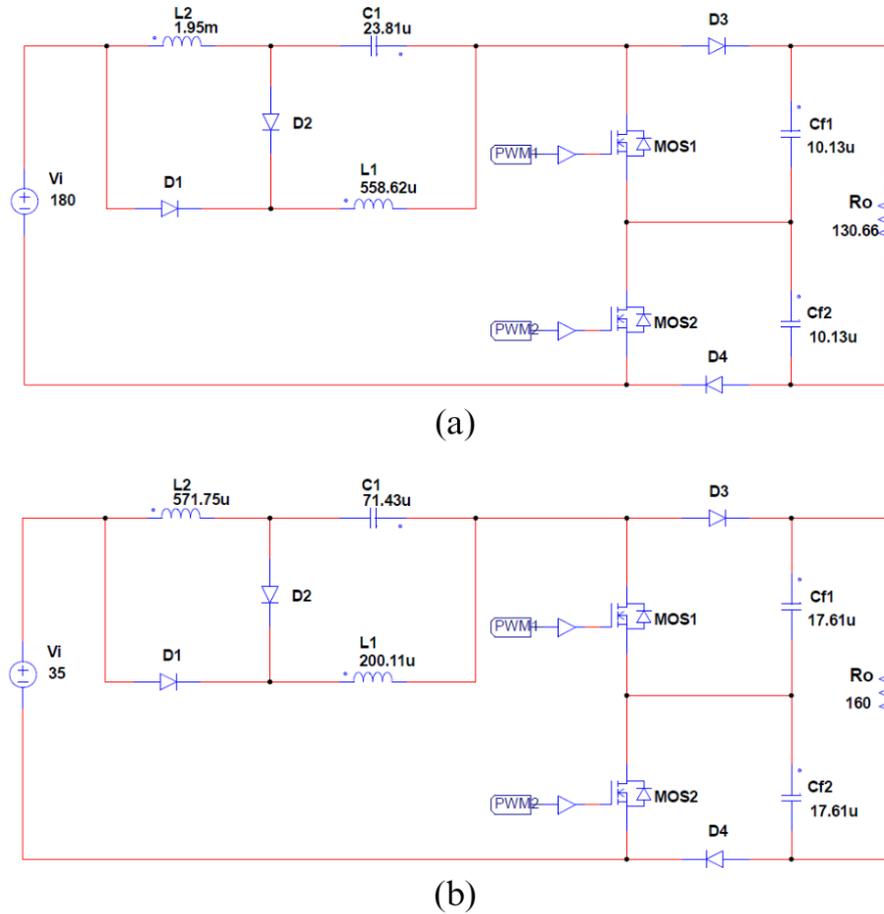
Com base nos parâmetros de projeto apresentados na Tabela 2 e tomando as equações apresentadas no Capítulo 3 é possível calcular os esforços de tensão e corrente nos componentes do circuito, bem como os valores nominais dos capacitores e indutores. As especificações do conversor projetado são sumarizadas na Tabela 3. Os procedimentos para o cálculo dos parâmetros de projeto são apresentados no Apêndice A.

Tabela 3 – Especificações do conversor projetado.

Parâmetro	Valores calculados	
	$D < 0,50$	$D > 0,50$
<b>Ciclo de trabalho</b>	$D = 0,233$	$D = 0,704$
<b>Corrente de carga</b>	$I_o = 2,143 \text{ A}$	$I_o = 1,250 \text{ A}$
<b>Resistência de carga</b>	$R_o = 130,667 \Omega$	$R_o = 160,000 \Omega$
<b>Indutor <math>L_1</math></b>	$I_{L1(med)} = 3,333 \text{ A}$	$I_{L1(med)} = 7,143 \text{ A}$
	$\Delta_{IL1} = 0,333 \text{ A}$	$\Delta_{IL1} = 0,714 \text{ A}$
	$L_1 = 558,623 \mu\text{H}$	$L_1 = 200,111 \mu\text{H}$
<b>Indutor <math>L_2</math></b>	$I_{L2(med)} = 1,782 \text{ A}$	$I_{L2(med)} = 4,226 \text{ A}$
	$\Delta_{IL2} = 0,178 \text{ A}$	$\Delta_{IL2} = 0,423 \text{ A}$
	$L_2 = 1,955 \text{ mH}$	$L_2 = 571,748 \mu\text{H}$
<b>Capacitor de acoplamento</b>	$V_{C1} = 34,833 \text{ V}$	$V_{C1} = 24,162 \text{ V}$
	$\Delta_{VC1} = 0,348 \text{ V}$	$\Delta_{VC1} = 0,242 \text{ V}$
	$I_{C1(rms)} = 1,611 \text{ A}$	$I_{C1(rms)} = 3,511 \text{ A}$
	$C_1 = 23,809 \mu\text{F}$	$C_1 = 71,429 \mu\text{F}$
<b>Capacitores de filtro</b>	$V_{Cf} = 140 \text{ V}$	$V_{Cf} = 100 \text{ V}$
	$\Delta_{VCf} = 1,400 \text{ V}$	$\Delta_{VCf} = 1,000 \text{ V}$
	$I_{Cf(rms)} = 1,787 \text{ A}$	$I_{Cf(rms)} = 1,929 \text{ A}$
	$C_f = 10,133 \mu\text{F}$	$C_f = 17,605 \mu\text{F}$
<b>Chaves semicondutoras</b>	$V_S = 140 \text{ V}$	$V_S = 100 \text{ V}$
	$I_S = 1,191 \text{ A}$	$I_S = 5,893 \text{ A}$
	$I_{S(rms)} = 2,468 \text{ A}$	$I_{S(rms)} = 7,620 \text{ A}$
<b>Diodo <math>D_1</math></b>	$V_{D1} = 65,167 \text{ V}$	$V_{D1} = 40,841 \text{ V}$
	$I_{D1} = 1,552 \text{ A}$	$I_{D1} = 2,917 \text{ A}$
	$I_{D1(rms)} = 2,274 \text{ A}$	$I_{D1(rms)} = 4,565 \text{ A}$
<b>Diodo <math>D_2</math></b>	$V_{D2} = 74,833 \text{ V}$	$V_{D2} = 59,162 \text{ V}$
	$I_{D2} = 1,782 \text{ A}$	$I_{D2} = 4,226 \text{ A}$
	$I_{D2(rms)} = 2,437 \text{ A}$	$I_{D2(rms)} = 5,494 \text{ A}$
<b>Diodos <math>D_3</math> e <math>D_4</math></b>	$V_D = 140 \text{ V}$	$V_D = 100 \text{ V}$
	$I_D = 2,143 \text{ A}$	$I_D = 1,249 \text{ A}$
	$I_{D(rms)} = 2,790 \text{ A}$	$I_{D(rms)} = 2,298 \text{ A}$

Fonte: O autor, 2023.

Os circuitos simulados são apresentados na Figura 43.

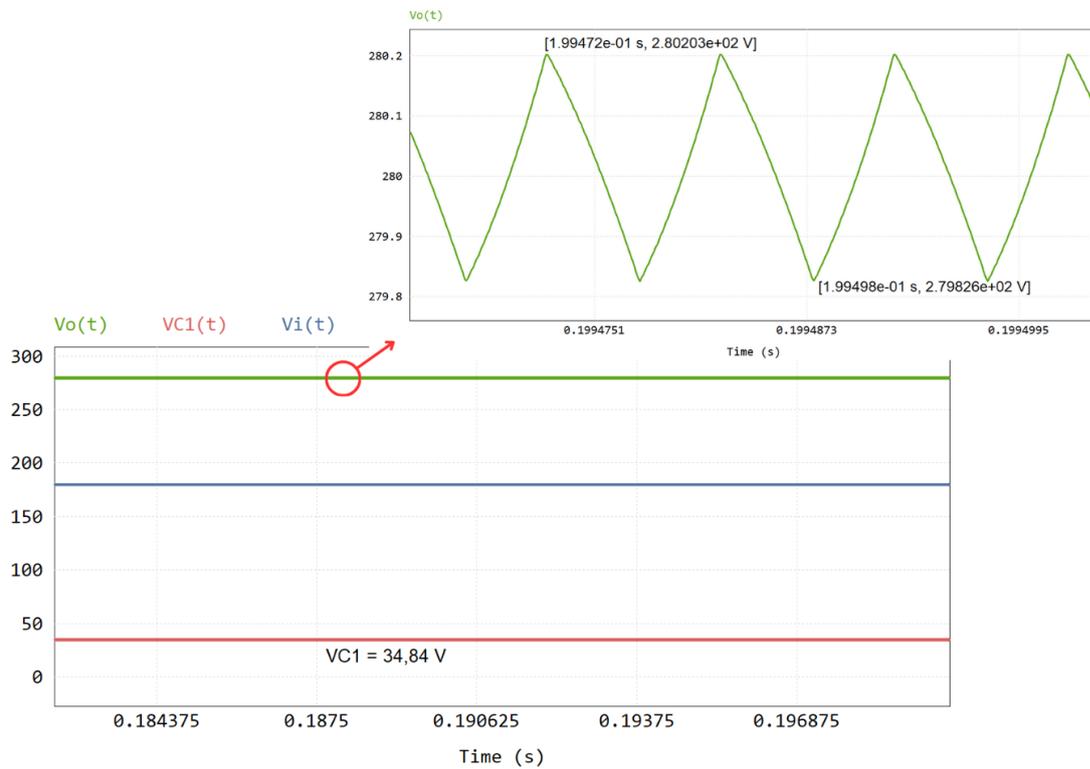
Figura 43 – Circuitos simulados: (a)  $D < 0,50$  e (b)  $D > 0,50$ .

Fonte: O autor, 2024.

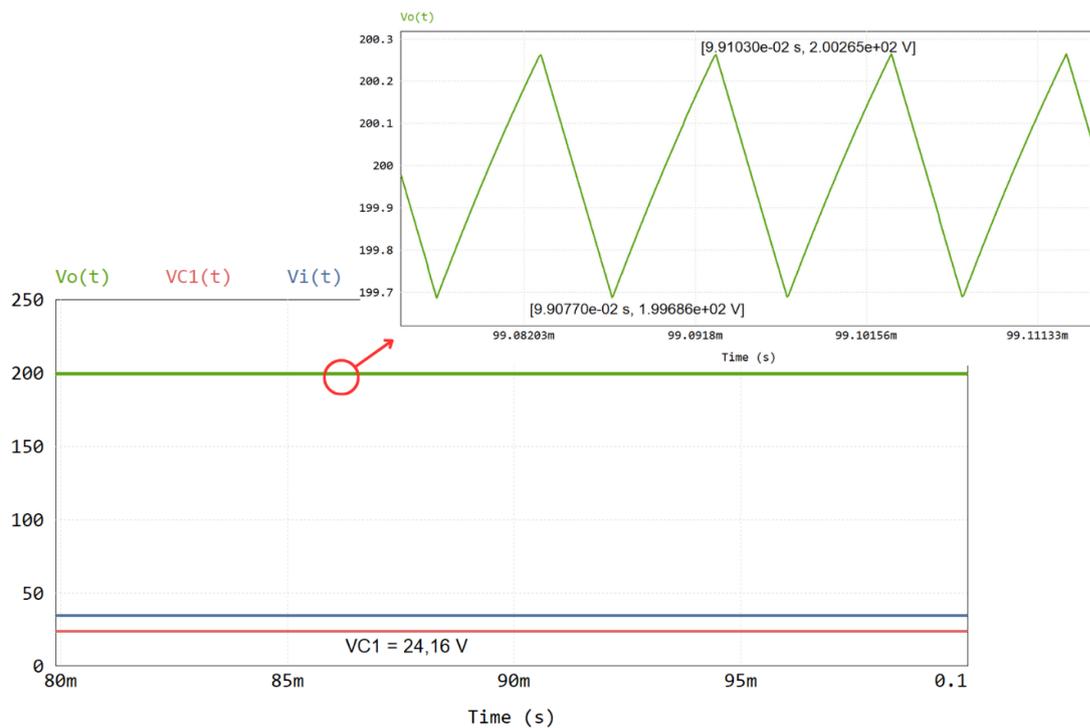
A Figura 44 apresenta as tensões de entrada, intermediária e de saída, bem como sua respectiva ondulação, para a primeira região de operação.

Evidencia-se a tensão sobre o capacitor  $C_1$  que apresenta um valor de aproximadamente 34 V, sendo significativamente menor que a tensão de entrada. Fato este não ocorre nos demais conversores sequenciais abordados no Capítulo 2, os quais apresentam uma tensão intermediária igual à tensão de saída do primeiro estágio elevador. O reduzido estresse de tensão sobre o capacitor  $C_1$  se deve à utilização da célula quadrática G e torna viável, deste modo, a utilização de capacitores com baixa tensão nominal. Além disso, o conversor apresenta um ganho de aproximadamente 1,56 para uma razão cíclica de aproximadamente 23%, enfatizando a relação para o ganho estático do conversor. As ondulações na tensão de saída ficaram em torno de 0,37 V, valendo ressaltar que, quanto menor for a ondulação de tensão projetada para os capacitores de filtro, menores serão as ondulações presentes na tensão de saída.

Já para a região de elevado ganho, as tensões são apresentadas na Figura 45. Com especial atenção, novamente, para a reduzida tensão sobre o capacitor de acoplamento.

Figura 44 – Tensões para  $D < 0,50$ , com detalhe para as ondulações em  $v_o$ .

Fonte: O autor, 2024.

Figura 45 – Tensões para  $D > 0,50$ , com detalhe para as ondulações em  $v_o$ .

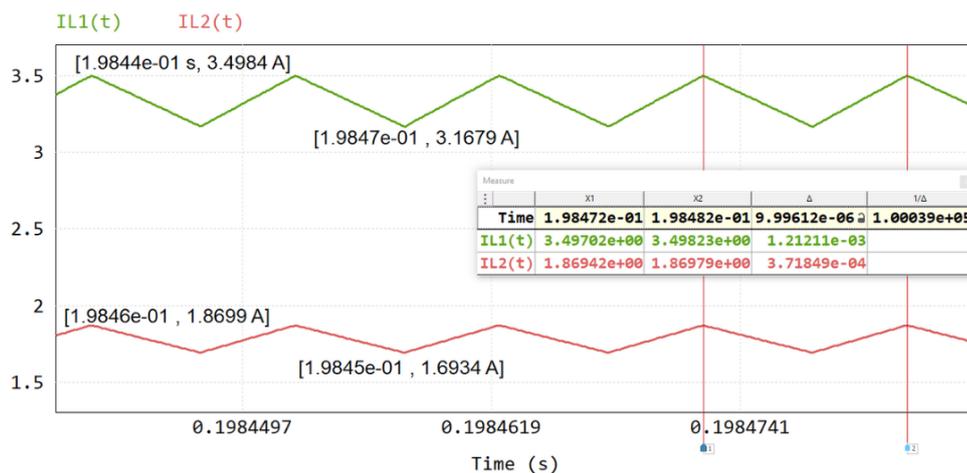
Fonte: O autor, 2024.

Para esta região de operação, o conversor obteve um ganho estático de aproximadamente 5,72 vezes a tensão de entrada, para um ciclo de trabalho de 70%, obtendo em sua saída uma tensão média de 200 V e validando, desta forma, sua dependência quadrática para com o ciclo de trabalho.

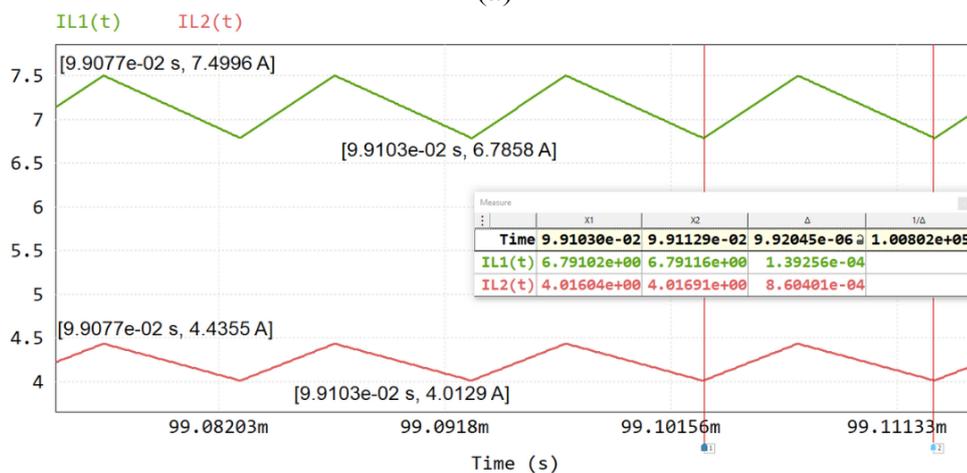
Vale ressaltar que a topologia proposta se torna interessante para aplicações de elevado ganho estático, operando na segunda região de operação, na qual o conversor é capaz de fornecer um ganho estático maior que 2. Para aplicações em que o ganho requerido é baixo e as tensões envolvidas são elevadas, topologias mais simplificadas são mais favorecidas, como por exemplo o conversor de *três-níveis* convencional.

A Figura 46 apresenta a corrente através dos indutores, com suas respectivas ondulações dentro dos 10% estipulados no projeto. Evidencia-se a frequência de operação dos indutores ( $1/\Delta$ ) que, para ambos os casos, corresponde ao dobro da frequência de chaveamento. Fato este, resultante da célula de comutação de *três-níveis* comutada através de pulsos defasados.

Figura 46 – Corrente através dos indutores: (a)  $D < 0,50$  e (b)  $D > 0,50$ .



(a)

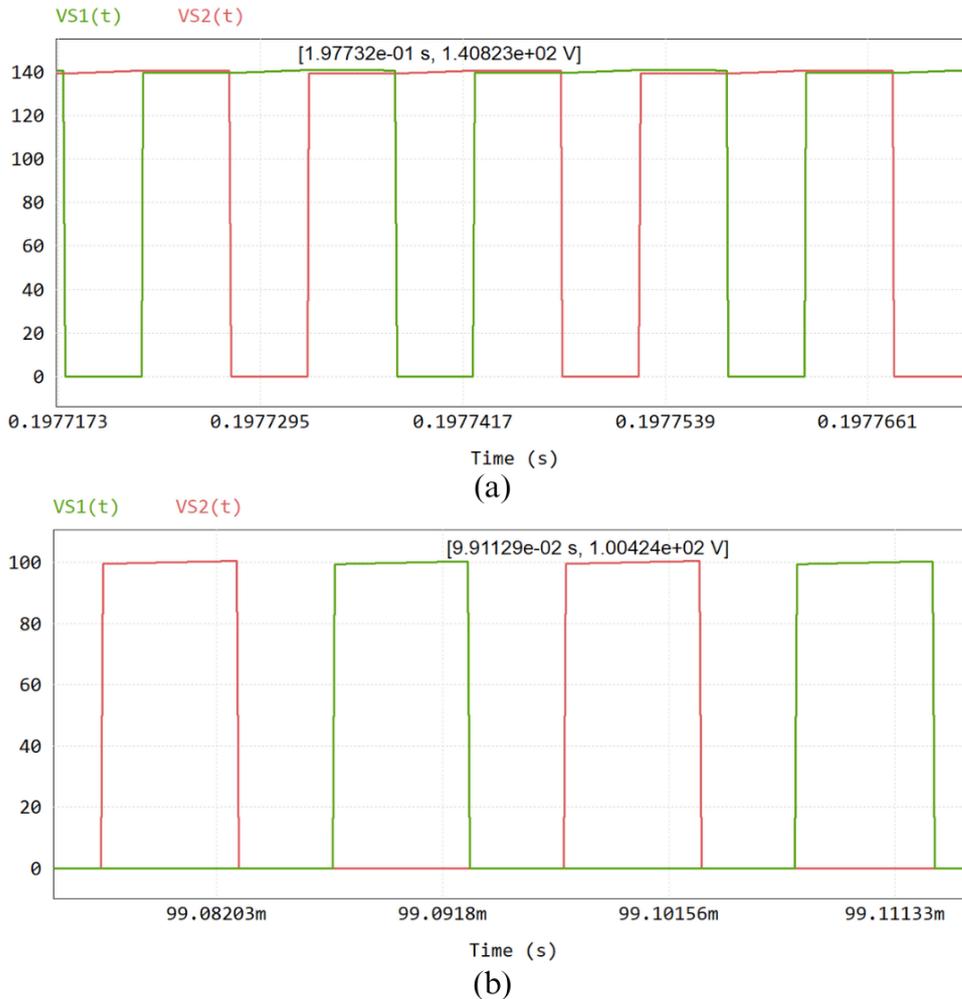


(b)

Fonte: O autor, 2024.

Já a Figura 47 apresenta a tensão de bloqueio a qual as chaves são submetidas, correspondendo à metade da tensão de saída do conversor.

Figura 47 – Tensão sobre as chaves: (a)  $D < 0,50$  e (b)  $D > 0,50$ .



Fonte: O autor, 2024.

Através dos resultados de simulação, fica evidente que os esforços de tensão sobre os semicondutores do último estágio não ultrapassam metade da tensão total de saída, permitindo a utilização de componentes de baixa tensão nominal, possibilitando uma redução nas perdas de condução e comutação do conversor. Destaca-se ainda que, por apresentar duas regiões distintas de operação - para razões cíclicas inferiores a 50%, o conversor opera sob a condição de ganhos mais modestos, enquanto que para razões cíclicas acima de 50%, opera em uma região de alto ganho - o conversor se mostra versátil, apresentando uma ampla faixa de conversão.

## 4.2 Resultados Experimentais

Visando validar o funcionamento do conversor e o estudo teórico realizado no Capítulo 3, um protótipo experimental de bancada foi construído, tomando como base a região de operação de elevado ganho estático, na qual o conversor operará com um ciclo de trabalho maior que 50%. Os ensaios de bancada envolvem, basicamente, a observação do ganho estático e principais formas de onda nos componentes. Ainda, um estudo prévio sobre as distribuições de perdas e rendimento estimado é realizado.

Os parâmetros de projeto, já discutidos na Seção 4.1, para a construção do protótipo são apresentados na Tabela 4. Além dos valores nominais de projeto, a Tabela 4 também apresenta os componentes utilizados para a construção do protótipo de bancada e suas principais características, obtidas a partir das folhas de dados fornecidas pelo fabricante e tomadas para o ponto de operação de cada componente. Os componentes práticos são selecionados com base, essencialmente, em sua disponibilidade, máxima tensão de operação e corrente nominal.

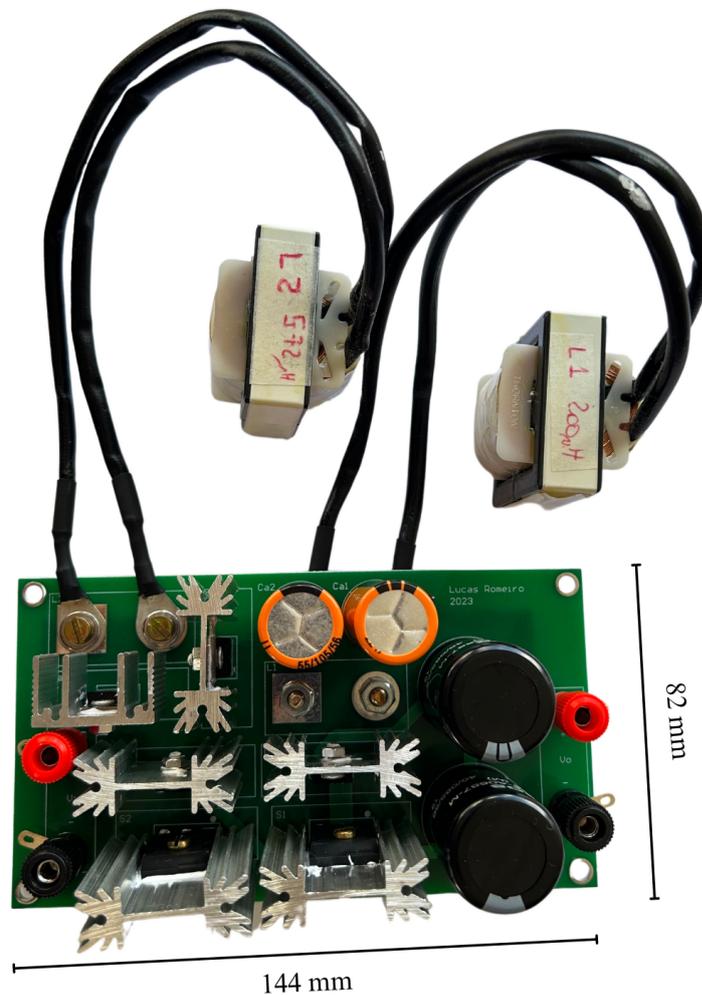
Tabela 4 – Parâmetros experimentais de projeto.

Parâmetro/Componente	Simbologia	Especificação
Tensão de entrada	$V_i$	35 V
Tensão de saída	$V_o$	200 V
Ganho estático	$G$	5,715
Frequência de comutação	$f_s$	50 kHz
Razão cíclica	$D$	0,704
Potência de saída	$P_o$	250 W
Ondulação percentual de corrente	$\Delta_{IL(\%)}$	10%
Ondulação percentual de tensão	$\Delta_{VC(\%)}$	1%
Indutor $L_1$	EE 42/21/15 @ (200,1 $\mu$ H) @ 85 m $\Omega$	
Indutor $L_2$	EE 42/21/15 @ (572,2 $\mu$ H) @ 108 m $\Omega$	
Capacitor de acoplamento	B41693 $\rightarrow$ (1000 $\mu$ F) @ (63 V) @ $RSE = 27$ m $\Omega$	
Capacitores de filtro	B43624 $\rightarrow$ (680 $\mu$ F) @ (250 V) @ $RSE = 55$ m $\Omega$	
Chaves $S_1$ e $S_2$	IRFP260N $\rightarrow$ (200 V) @ (50 A) @ $RDS_{on} = 40$ m $\Omega$	
Diodos $D_1$ e $D_2$	MBR10100 $\rightarrow$ (100 V) @ (10 A) @ $V_{(to)} \approx 0,39$ V / $r_F \approx 18$ m $\Omega$	
Diodos $D_3$ e $D_4$	MUR820G $\rightarrow$ (200 V) @ (8 A) @ $V_{(to)} \approx 0,625$ V / $r_F \approx 25$ m $\Omega$	

Fonte: O autor, 2024.

Em razão da corrente nominal e resistência série equivalente (RSE), optou-se por obter a capacitância de acoplamento ( $C_1$ ) a partir da associação em paralelo de dois capacitores. O protótipo experimental construído em laboratório pode ser visualizado na Figura 48.

Figura 48 – Protótipo experimental de bancada.



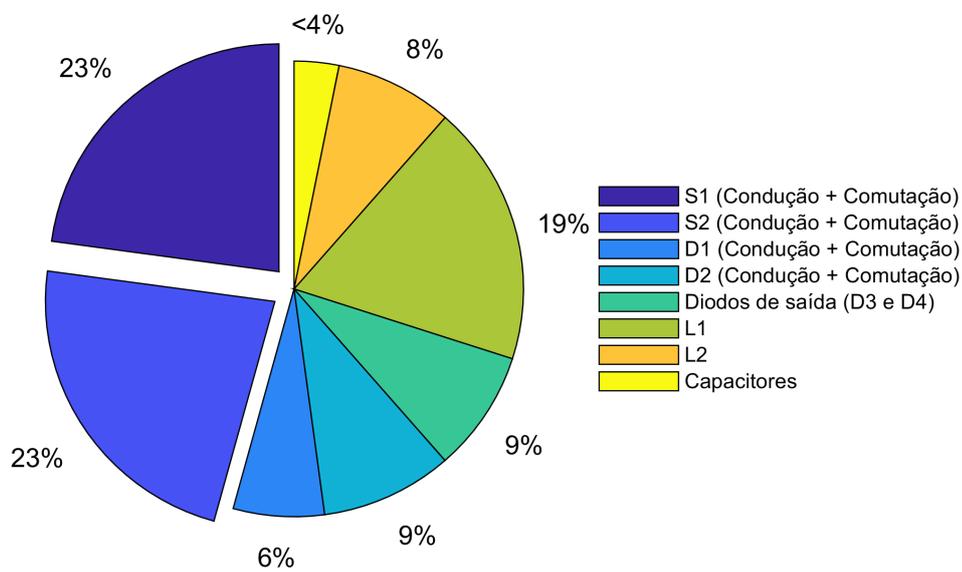
Fonte: O autor, 2024.

A partir da seleção dos componentes a serem usados, é possível conduzir uma análise antecipada sobre como as perdas serão distribuídas, além de estimar o desempenho esperado do protótipo. Os cálculos e métodos utilizados para mensurar a potência dissipada nos componentes do conversor são baseados em Barbi (2014) e apresentados, com certo detalhe, no Apêndice B.

A potência total dissipada pelo conversor se distribui entre os componentes do circuito conforme ilustra a Figura 49. As chaves semicondutoras são responsáveis pela maior parcela de potência dissipada e representam cerca de 46% do total de perdas, somando aproximadamente 11 W. Isso se deve ao elevado esforço de corrente ao qual as chaves são submetidas, característica essa imposta pela célula de ganho quadrático. Assim, é possível inferir que a magnitude da corrente que circula através da resistência de canal das chaves é um fator determinante para o desempenho do conversor e exerce uma influência significativa em sua curva de rendimento. Os indutores também contribuem com significativas perdas de potência, somando juntos aproximadamente 27% da potência total dissipada,

na ordem de 6,4 W. Devido aos maiores esforços de corrente, vide seção 3.6.2, os diodos  $D_1$  e  $D_2$  aparecem na sequência, com um total aproximado de 4 W, representando algo próximo de 15% do total. Por fim, os diodos de saída e os capacitores somam pouco mais de 13% do total de perdas. A potência total dissipada pelos componentes do conversor gira em torno de 24 W, levando à um rendimento teórico esperado de aproximadamente 91%, sendo este um valor considerável para conversores baseados na associação em série de células de ganho. Valores similares foram obtidos em Guepfrih (2021).

Figura 49 – Distribuição teórica de perdas.

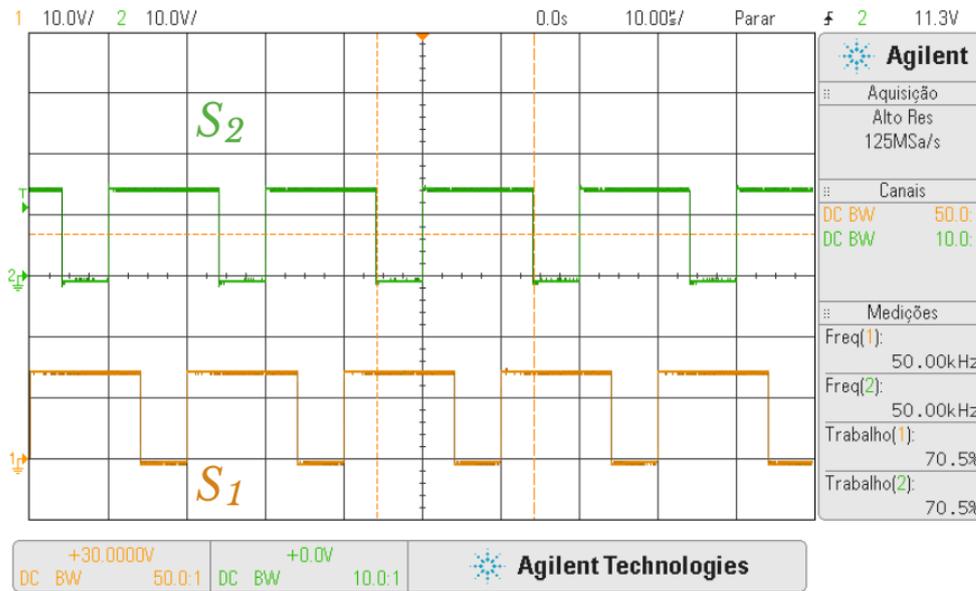


Fonte: O autor, 2024.

Para a geração dos sinais de comando para acionamento das chaves semicondutoras, optou-se pela utilização do DSP, do inglês *digital signal processor*, TMS320F28335 da fabricante *Texas Instruments* (Texas Instruments, 2023) - o código foi gerado utilizando o software PSIM. Para fornecer maior capacidade de corrente, um CI de *buffer* SN74LS07 é utilizado, o qual alimenta o LED interno dos opto-drivers HCPL-3120, da fabricante *Avago* (BROADCOM, 2023), os quais fornecerão a tensão necessária para o correto acionamento das chaves, além de fornecerem isolamento elétrico. O esquema elétrico dos circuitos de drivers, componentes utilizados e suas respectivas fontes auxiliares podem ser visualizados no Anexo 1.

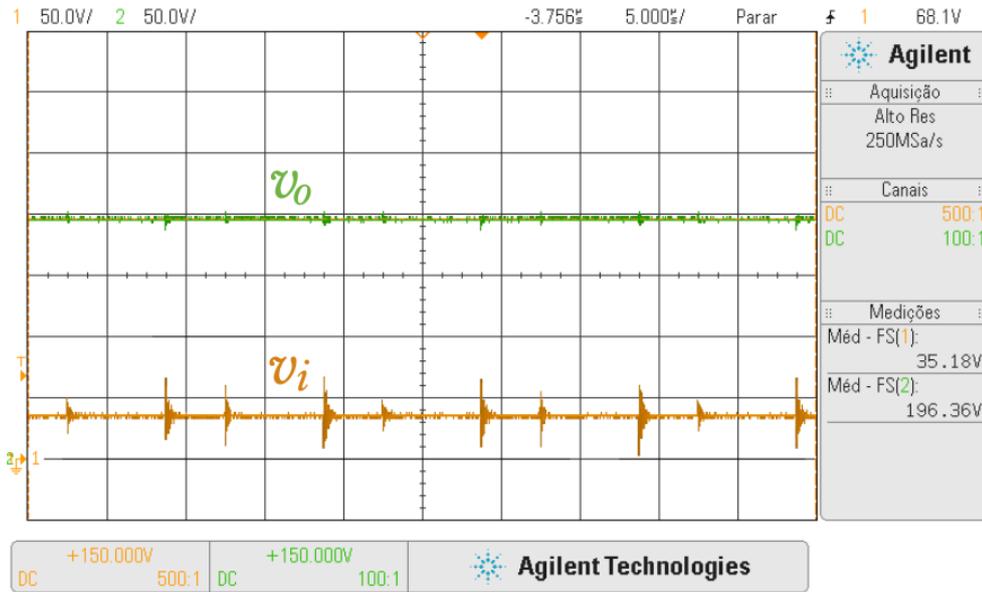
Os sinais de comando que originam as quatro etapas de operação previamente descritas, obtidos na saída dos drivers, para o acionamento das chaves  $S_1$  e  $S_2$  são apresentados na Figura 50.

Figura 50 – Sinais de comando das chaves semicondutoras.



Fonte: O autor, 2024.

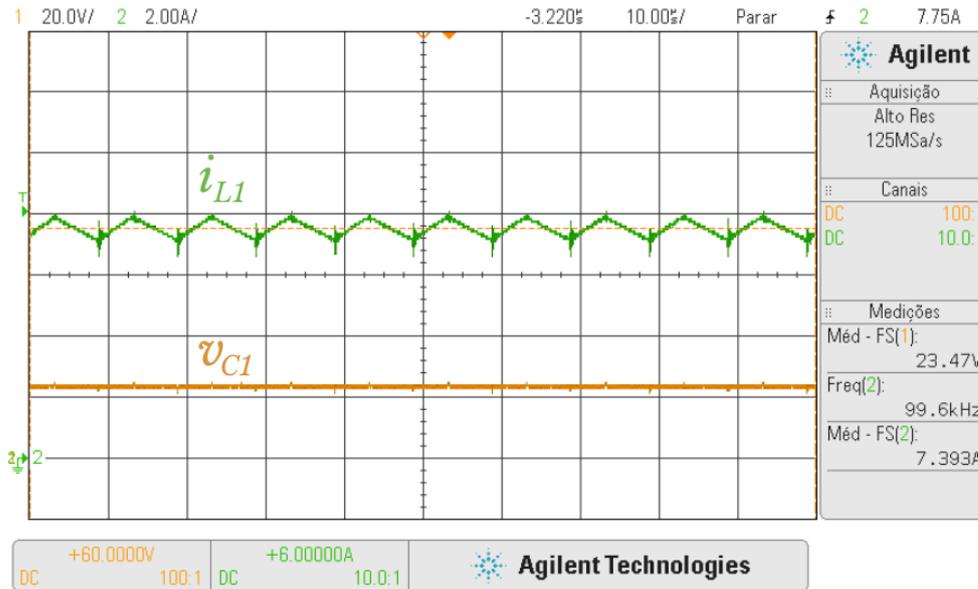
A Figura 51 mostra os sinais de tensão na entrada  $v_i$  e na saída  $v_o$  do conversor. Nota-se que, a partir de uma tensão em torno de 35 V o conversor forneceu em sua saída uma tensão de aproximadamente 197 V, resultando em um ganho experimental próximo de 5,7 sem a utilização de uma razão cíclica extrema, conforme indica a relação 36, e válida, deste modo, a dependência quadrática do ganho estático com o ciclo de trabalho. As oscilações vistas na tensão de entrada, devidas ao chaveamento, originam-se na fonte utilizada, modelo *VSP6020BK Precision*, com capacidade de 60 V e 20 A - a fonte é do tipo chaveada, e seu circuito de controle contribui para as oscilações vistas. Cabe destacar também que a tensão de saída apresenta baixas oscilações com uma componente alternada praticamente nula.

Figura 51 – Tensão na entrada  $v_i$  e na saída  $v_o$ .

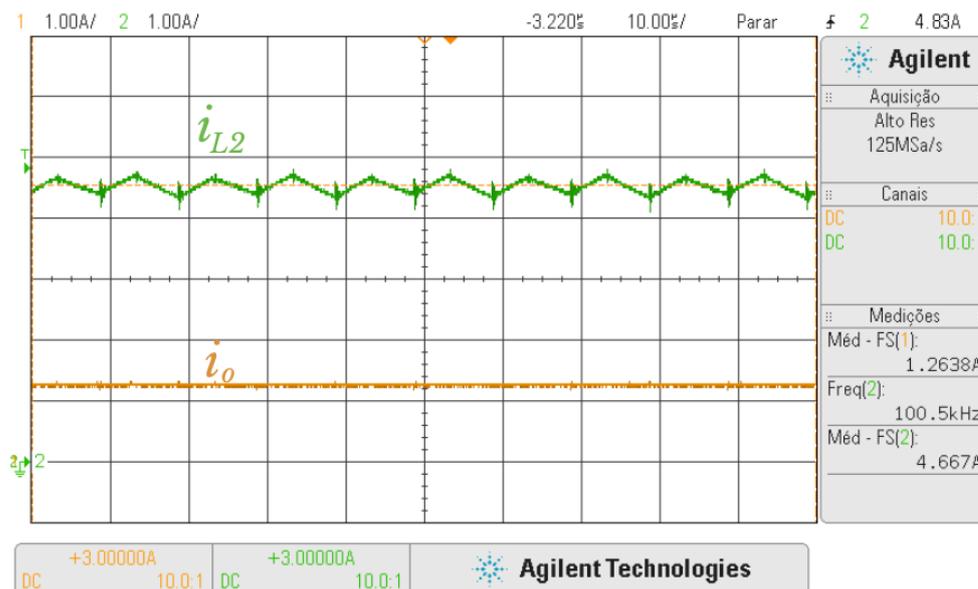
Fonte: O autor, 2024.

A tensão intermediária sobre o capacitor de acoplamento  $C_1$  é mostrada na Figura 52 e apresenta valor médio próximo de 24 V. Este valor é inferior à tensão de entrada do conversor, previsto pelas Equações 33 e 35, e contribui, assim, para a utilização de componentes de menor robustez - esta característica é pouco comum em conversores quadráticos convencionais uma vez que a tensão intermediária é resultante do primeiro estágio de ganho. Nessa mesma figura é mostrado o sinal de corrente através do indutor  $L_1$ , no qual chama-se a atenção para sua frequência, equivalente ao dobro da frequência de chaveamento, remetendo às quatro etapas de operação previamente estudadas, sendo este um atributo notável da célula de comutação utilizada.

Do mesmo modo, o sinal de corrente através do indutor  $L_2$  é mostrado na Figura 53 onde é possível observar, novamente, uma componente alternada com o dobro da frequência de chaveamento dos MOSFETs. Como mencionado anteriormente, tal característica mantém as perdas de chaveamento nos interruptores relativamente baixas, enquanto possibilita a utilização de elementos magnéticos compactos. Ainda, o valor médio da corrente nos indutores 1 e 2, para a operação em plena carga, é de aproximadamente 7,4 e 4,7 A, respectivamente, estando de acordo com os resultados de simulação e condizem com o indicado nas Equações 106 e 103. Também na Figura 53 é mostrada a corrente  $i_o$  na carga, para a operação em potência nominal. Cabe enfatizar novamente as baixas ondulações presentes na corrente de saída e semelhança entre os resultados apresentados e as simulações realizadas.

Figura 52 – Tensão intermediária  $v_{C1}$  e corrente no indutor  $i_{L1}$ .

Fonte: O autor, 2024.

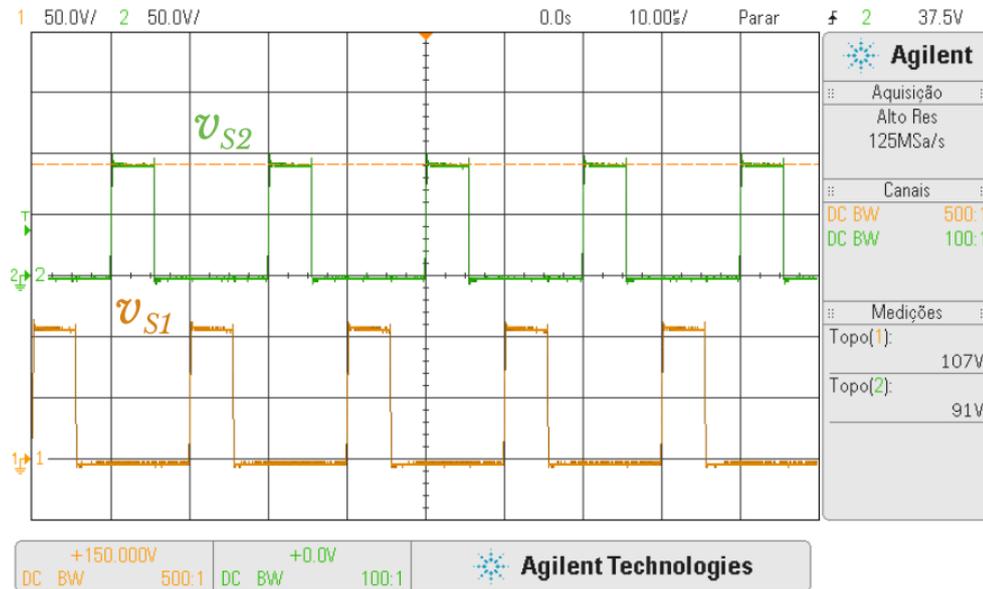
Figura 53 – Corrente no indutor  $i_{L2}$  e corrente na carga  $i_o$ .

Fonte: O autor, 2024.

Os sinais de tensão suportados pelas chaves  $S_1$  e  $S_2$  são mostrados na Figura 54 e vão ao encontro das simulações realizadas. A máxima tensão imposta às chaves corresponde a aproximadamente metade da tensão de saída - conforme já previsto pela equação 123 - ficando em torno de 100 V e valida o principal atributo da célula de comutação *multinível*. Observa-se, também, uma diferença em torno de 15 V entre a tensão suportada por cada chave. Tal disparidade deve-se às diferenças intrínsecas entre os componentes que

compõem a célula de comutação, especialmente os capacitores de filtro, e denotam a operação em malha aberta. Contudo, não afetam o correto funcionamento do circuito.

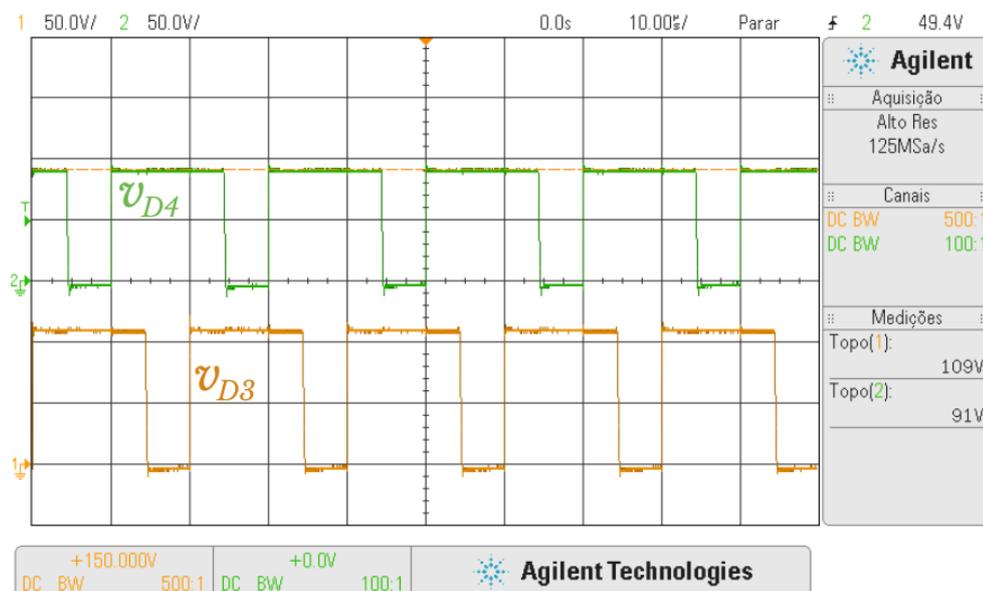
Figura 54 – Tensão nas chaves  $v_{S1}$  e  $v_{S2}$ .



Fonte: O autor, 2024.

Assim como as chaves, os diodos do último estágio ( $D_3$  e  $D_4$ ) suportam, quando em bloqueio, apenas metade da tensão total de saída, de acordo com os sinais de tensão mostrados na Figura 55 - destaca-se a similaridade entre os valores teóricos e experimentais. Novamente, observa-se a influência da desigualdade entre a tensão sobre os capacitores de filtro.

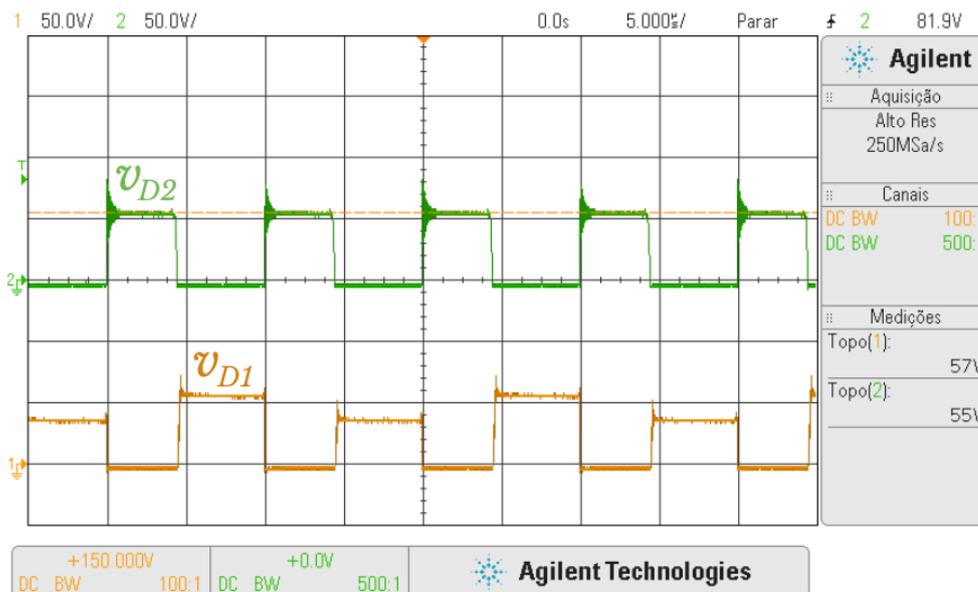
Figura 55 – Tensão nos diodos  $v_{D3}$  e  $v_{D4}$ .



Fonte: O autor, 2024.

Em última análise, na Figura 56 são apresentadas os níveis de tensão bloqueados pelos diodos do estágio de entrada. Através desta figura observa-se que a máxima tensão suportada pelos diodos  $D_1$  e  $D_2$  é de 55 e 57 V, respectivamente, estando condizente com o previsto pelas Equações 128 e 129 - enfatiza-se que, nos conversores sequenciais convencionais, em aplicações de alto ganho, a tensão suportada pelos diodos de entrada não é menor do que a tensão de saída do primeiro estágio *boost* ( $V_i/(1 - D)$ ) e, neste cenário, seriam significativamente maiores que as obtidas pela estrutura proposta. A tensão máxima sobre o diodo  $D_1$  é de cerca de 16 V maior que o esperado. Tal fato deve-se à divisão não igualitária da tensão de saída entre os capacitores. Contudo, os valores obtidos se enquadram dentro dos limites suportados pelos componentes. A partir destes resultados, verifica-se que a utilização da célula de *três-níveis* resulta, também, em uma baixa tensão observada sobre os diodos de entrada, em relação aos conversores quadráticos mais convencionais, conforme já descrito no Capítulo 3.

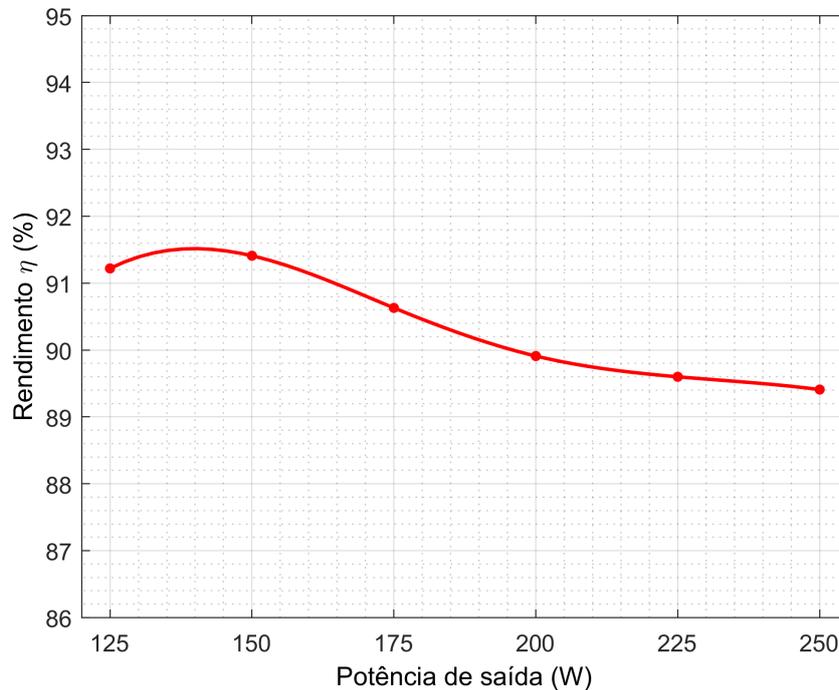
Figura 56 – Tensão nos diodos  $v_{D1}$  e  $v_{D2}$ .



Fonte: O autor, 2024.

A fim de mensurar o desempenho do conversor, a curva de eficiência apresentada na Figura 57 foi levantada variando-se a potência na carga em uma faixa de 125 a 250 W e mantendo a tensão de saída constante em 200 V. Inicialmente é notável que a estrutura apresenta bom desempenho para toda a faixa de potência ensaiada. Ainda, o conversor obteve um rendimento máximo próximo de 92% para uma potência de 150 W. Para a operação com potência nominal o rendimento experimental foi superior a 89%, sendo este um valor satisfatório dada sua característica quadrática.

Figura 57 – Curva de rendimento experimental.



Fonte: O autor, 2024.

### 4.3 Considerações Finais do Capítulo

O presente capítulo apresentou os resultados obtidos através de simulações computacionais, bem como os resultados experimentais obtidos a partir da concepção de um protótipo de 250 W.

Inicialmente, a partir dos resultados de simulação, foi possível uma observação preliminar do funcionamento da estrutura, além de uma verificação de seus principais atributos. Ainda, tal etapa se mostrou essencial para a verificação da metodologia de projeto realizada. Os resultados apresentados vão ao encontro do estudo teórico realizado no Capítulo 3 e os sinais de corrente/tensão obtidos se mostraram de acordo com o esperado.

A concepção do protótipo de bancada a partir das especificações propostas, *i.é* 200 V / 250 W, possibilitou a realização dos ensaios experimentais que validam o estudo realizado. Os resultados obtidos corroboraram o estudo teórico realizado, bem como o correto funcionamento da estrutura e suas principais características.

O capítulo se encerra com o levantamento da curva de rendimento experimental, através da qual fica evidente que a topologia apresenta rendimento satisfatório para toda a faixa de potência ensaiada. Assim, é possível afirmar que o conversor proposto é capaz de performar elevado ganho de tensão sem que seu rendimento, volume e esforço de tensão suportado pelos componentes se tornem fatores limitantes à aplicação.

Dentre os principais atributos da topologia, validados experimentalmente, elenca-se que:

1. A integração da célula de *três-níveis* ao conversor *multiestágio* mantém uma relação elevada para o ganho estático;
2. A máxima tensão suportada pelas chaves semicondutoras e diodos de saída é da ordem de metade da tensão na carga.
3. Baixos níveis de tensão de bloqueio também são observados não apenas nos semicondutores de saída, mas também sobre os diodos de entrada;
4. A tensão média sobre o capacitor de acoplamento é menor que a tensão de entrada, mantendo-se baixa mesmo em aplicações de elevado ganho; e
5. O período de operação dos indutores corresponde à metade do período total de chaveamento, levando a componentes compactos.

Como desvantagens observadas, destacam-se:

1. A corrente suportada pelas chaves equivale ao somatório da corrente de ambos os indutores; e
2. A chave superior não apresenta referencial comum à entrada exigindo, para este caso, a utilização de circuitos de acionamento isolados.

Tais pontos resultam em uma topologia compacta e eficiente capaz de atender aos requisitos de projeto exigidos em conformidade com os objetivos deste trabalho.

## 5 Conclusões Finais

---

O presente trabalho aborda o estudo e metodologia para derivação de uma nova topologia de conversor CC-CC de elevado ganho e reduzida tensão nos componentes do circuito, conforme objetivo geral da dissertação.

Baseado em topologias já bem consolidadas na literatura, o conversor proposto, originado a partir da integração da célula de comutação de três-níveis (TLSC) à célula de ganho quadrático  $G$ , apresenta como principais características elevado ganho estático, reduzido esforço de tensão nos semicondutores, reduzido esforço de tensão sobre o capacitor intermediário e elevada densidade de potência, quando comparado às demais topologias abordadas. Visando o objetivo geral, o trabalho subdividiu-se em 5 capítulos, os quais abordam a contextualização do tema, possíveis alternativas para obtenção de elevado ganho estático em conversores CC-CC isolados e não isolados, integração de topologias, proposta e estudo da estrutura e resultados de simulação e experimentais.

O capítulo 1, introdutório, versa a respeito do panorama atual sobre fontes alternativas de energia, com especial atenção para células fotovoltaicas, do ponto de vista da eletrônica de potência. Em seguida, o capítulo aborda uma visão geral das principais alternativas propostas na literatura as quais visam adequar os níveis de tensão fornecidos pelas fontes alternativas àqueles exigidos para correta conexão à rede elétrica - em resumo, as principais soluções e alternativas utilizadas para elevação do ganho estático fornecido pelos conversores CC-CC convencionais. A partir do que foi exposto, verificou-se a atual necessidade por conversores capazes de performar elevado ganho estático em baixas e médias potências associado a um elevado rendimento e densidade de potência.

No capítulo segundo, um estudo detalhado do conversor *boost* convencional, abordando suas etapas de operação, ganho estático ideal e não ideal, bem como a análise de seu rendimento teórico corroboram com o objetivo geral desta dissertação, expandindo a visão à respeito da necessidade e fomento para a busca e desenvolvimento de conversores capazes de fornecer elevado ganho estático com elevada eficiência. Os estudos conduzidos mostraram que o conversor *boost* convencional apresenta limitações quando operado sob a condição de elevado ganho, ainda evidencia-se o elevado esforço de tensão suportado pelos semicondutores em aplicações de elevada tensão de saída.

Ainda no Capítulo 2, um estudo à respeito das topologias derivadas do conversor *boost* convencional é realizado, das quais o estado da arte para a derivação da topologia proposta é fundamentado, tendo em vista que a derivação de novas topologias é um estudo linear e fundamenta-se no estudo das estruturas mais básicas presentes na literatura. Nesse contexto, evidencia-se que, a associação sequencial de estruturas emerge como uma simples solução para obtenção de ganhos estáticos mais significativos, a partir da elevação de tensão na saída de cada estágio que compõe a estrutura. Contudo, o rendimento de

tais estruturas se torna modesto, afetado, essencialmente, pela elevada tensão suportada pelas chaves semicondutoras. O capítulo se encerra com um estudo sobre os conversores multiníveis os quais, apesar de proporcionar uma redução no nível de tensão imposto aos semicondutores e redução no volume dos elementos magnéticos, não apresentam elevada relação para o ganho estático. Este capítulo mostrou que, apesar de haver estruturas alternativas, cada qual dentro das suas especificidades, ainda há espaço para a pesquisa e estudo de novas topologias que possam prover elevado ganho associado à elevada eficiência. A partir do que foi exposto, esta dissertação buscou expandir o horizonte acerca dos conversores quadráticos e suas derivações, através da proposta de uma nova estrutura derivada capaz de atender, de forma eficiente, às exigências de projeto para sua operação em sistemas de geração a partir de fontes alternativas de energia, por exemplo.

O Capítulo 3 é fundamentado através da proposta e estudo do conversor proposto. Este conversor foi concebido a partir da associação da célula de comutação de *três-níveis* à estrutura *boost*-quadrática. Os estudos realizados seguiram a tríade: etapas de operação, principais formas de onda e estudo matemático detalhado. As análises conduzidas a partir das etapas de operação, formas de onda teóricas e equacionamento matemático enquadram a estrutura proposta dentre os conversores de ganho quadrático - nos quais o ganho varia em função do quadrado da razão cíclica - contudo, sem que as chaves semicondutoras suportem elevados valores de tensão quando em bloqueio. Não obstante, as etapas de operação apresentadas mostram que, para ambos os modos de operação definidos pela continuidade da corrente nos indutores, há duas etapas de armazenamento e fornecimento de energia por estes elementos. Isso implica, portanto, que sua operação ocorra com o dobro da frequência de chaveamento. Tais pontos mostram que o conversor é capaz de manter uma elevada relação para o ganho estático ideal, a partir de uma estrutura compacta e eficiente.

Apresentados no Capítulo 4, os resultados de simulação computacional, obtidos a partir do dimensionamento dos componentes que formam o circuito de potência, possibilitaram uma observação preliminar de seu funcionamento e principais características, os quais se mostraram de acordo com o esperado. Não obstante, os estudos teóricos e simulações realizadas possibilitaram a construção de um protótipo experimental de 250 W a partir do qual os resultados experimentais foram coletados. Tais resultados se mostraram dentro do esperado. A estrutura obteve um ganho experimental da ordem de 6 vezes, fornecendo em sua saída uma tensão de aproximadamente 197 V a partir de uma tensão de entrada de 35 V, sem a necessidade de operação sob razões cíclicas extremas, validando, assim, sua relação quadrática para o ganho estático. O máximo esforço de tensão suportado pelas chaves semicondutoras não excedeu, aproximadamente, metade da tensão de saída, contribuindo para a redução nas perdas de condução uma vez que menores tensões de bloqueio imputam menores resistências de condução. Tensões máximas da ordem de metade da tensão de saída também foram observadas sobre os diodos de saída,

possibilitando a utilização de componentes de menor tensão nominal e reduzindo, deste modo, as perdas em condução e comutação. Baixos níveis de tensão de bloqueio também foram observados sobre os demais diodos semicondutores, presentes no estágio de entrada, viabilizando a concepção do conversor com componentes do tipo *schottky*, aliviando as questões relacionadas à recuperação reversa. Aliás, a célula TLSC comutada a partir de pulsos defasados impõe, ainda, a operação dos elementos magnéticos com uma frequência equivalente a duas vezes a frequência de chaveamento exigindo, assim, baixos valores de indutância. Por fim, para a operação em potência nominal, o conversor proposto alcançou rendimento superior à 89% sendo este um valor considerado satisfatório dada sua característica multiestágio. Os ensaios de rendimento evidenciaram, também, a elevada influência que a resistência de condução dos interruptores exercem no rendimento total do circuito - esta característica é intrínseca aos conversores em cascata e suas derivações pois, nestas estruturas, as chaves devem conduzir o somatório da corrente de ambos os indutores o que pode levar, em casos de potências elevadas, à degradação do rendimento em virtude do aumento das perdas por condução. Diante desta característica, conclui-se que a topologia apresentada se mostra adequada e vantajosa para aplicações que requerem elevadas tensões de saída a partir de fontes de entrada de baixa tensão, porque estas características são alcançadas sem a necessidade de ciclos de trabalho extremos e sem a utilização de componentes volumosos. Contudo, pode apresentar limitações à medida de que a potência de saída exigida se torna elevada.

Os resultados experimentais corroboram os estudos teóricos realizados e validam a estrutura proposta como forte candidata para aplicações de elevando ganho e elevada tensão de saída performando em baixas e médias potências. Ademais, as suas principais características, entre as quais se destacam a relação quadrática para o ganho estático, um esforço reduzido de tensão nas chaves, reduzida tensão sobre o capacitor intermediário e diminuição no volume dos elementos magnéticos foram validadas experimentalmente e possibilitaram a operação do conversor com alto ganho, eficiência e densidade de potência. Portanto, constata-se que os resultados apresentados validam todo o estudo realizado, bem como o correto funcionamento da topologia estudada, mostrando que esta é capaz de prover ganho estático significativo sem a necessidade de operar sob a condição de razões cíclicas extremas e, ainda, sem a exigência da utilização de chaves semicondutoras com elevada capacidade de tensão. Aliás, os resultados mostram que a célula de comutação adotada possibilita, também, a utilização de elementos reativos compactos e baixa tensão suportada não apenas nas chaves, mas também nos demais componentes semicondutores que compõem o circuito de potência, em relação às estruturas quadráticas convencionais.

Dentre as contribuições desta dissertação, destacam-se: 1) a revisão das formas de integração de sistema fotovoltaicos à rede elétrica e as principais técnicas de elevação de tensão para tal; 2) estudo do conversor elevador ideal e não ideal e suas principais derivações; 3) proposta e estudo detalhado - o qual contempla as etapas de operação,

principais formas de onda e equacionamento do ganho estático teórico em MCC e MCDP, bem como um equacionamento completo para o MCC, considerando ambas as regiões de operação - de uma topologia derivada capaz de atender aos requisitos exigidos em aplicações de elevado ganho, elevada eficiência e reduzido volume; 4) metodologia de projeto para o conversor apresentado; e 5) validação experimental dos estudos teóricos realizados. Em resumo, o presente trabalho buscou mostrar que, apesar de suas limitações, conversores multiestágio são capazes de performar com elevado rendimento através da redução nos esforços de tensão suportados pelos semicondutores e, ainda assim, manter sua relação quadrática para o ganho estático.

## 5.1 Sugestões de Trabalhos Futuros

Como sugestões para a continuidade dos estudos e trabalhos aqui desenvolvidos, cita-se:

1. a modelagem dinâmica e levantamento da função de transferência da topologia proposta;
2. a implementação de técnicas de controle em malha fechada para o balanceamento da tensão entre os capacitores de filtro e para estabilidade da tensão de saída frente a oscilações na carga e/ou na tensão de entrada; e
3. o estudo da integração da técnica *multinível* aos demais conversores sequenciais não isolados, os quais incluem derivações do conversor *boost* quadrático e, ainda, conversores *buck* e *buck-boost* quadráticos, visando a redução na tensão suportada, especialmente, pelas chaves semicondutoras.

## 5.2 Trabalhos Publicados

Os estudos realizados permitiram a publicação dos seguintes artigos:

- ROMEIRO, L.; JÚNIOR, A. E. D.; BARBOSA, L. R.; MELO, L. F. *Proposta de um novo conversor boost híbrido com tensão de comutação reduzida*. SODEBRÁS, v. 18, n. 210, p. 113-125, 2023.
- ROMEIRO, L.; BARBOSA, L. R.; MELO, L. F. *A novel high-gain boost converter for pv applications*. SODEBRÁS, v. 18, n. 213, p. 162-171, 2023.

Além da submissão dos artigos:

- ROMEIRO, L.; BARBOSA, L. R.; MELO, L. F. "*Novel high-gain three-level boost converter for alternative energy sources applications.*" à revista International Journal of Electronics.

e

- ROMEIRO, L.; BARBOSA, L. R.; SILVA, N.; MELO, L. F. "*Estudo e proposta de um conversor boost de elevado ganho e reduzida tensão nas chaves.*" à Revista Eletrônica de Potência - SOBRAEP.



# Referências

- Altair PSIM. 2023. 1820 E Big Beaver Rd, Troy, MI 48083, United States. +1 248-614-2400. Disponível em: <<https://www.psim.com/>>. Acesso em: 10 de Março de 2023. 91
- ANDRADE, A. M. S. S.; MARTINS, M. L. d. S. Quadratic-boost with stacked zeta converter for high voltage gain applications. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, v. 5, n. 4, p. 1787–1796, 2017. 29, 30, 39, 40
- ANDRADE, J. M. de. *Conversores cc-cc Não-Isolados Elevadores Baseados na Conexão Diferencial de Conversores com Tensão de Saída de mesma Polaridade. Curso de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis. Tese (Doutorado)*, 2022. 29, 41, 49
- ANDRADE, J. M. de et al. General method for synthesizing high gain step-up dc–dc converters based on differential connections. *IEEE Transactions on Power Electronics*, v. 35, n. 12, p. 13239–13254, 2020. 27, 28, 29, 30
- ANDRES, B. et al. A high step-up isolated dc-dc converter based on cascaded greinacher voltage multiplier. *BRAZILIAN JOURNAL OF POWER ELECTRONICS-Sobraep*, v. 28, n. 1, p. 52–62, 2023. 91
- AYAD, I. A. et al. Optimized nonlinear integral backstepping controller for dc–dc three-level boost converters. *IEEE Access*, v. 11, p. 49794–49805, 2023. 29, 44, 49
- BARBI, I. *Projetos de fontes chaveadas*. 3. ed. Florianópolis: Do autor., 2014. 304 p. 98
- BARBI, I.; MARTINS, D. C. *Conversores cc-cc básicos não isolados*. 4. ed. Florianópolis: Dos autores., 2012. 380 p. 33, 72
- BORCHARDT, M. et al. Modeling of a three-level quadratic boost converter. *2019 IEEE 15th Brazilian Power Electronics Conference and 5th IEEE Southern Power Electronics Conference (COBEP/SPEC)*, p. 1–6, 2019. 30, 49, 85, 86, 87
- BOTTARELLI, M. G. et al. Three-level quadratic non-insulated basic dc-dc converters. *Power Electronics and Applications, 2007 European Conference on*. Aalborg., 2007. 77
- BOTTION, A. J. B. *Conversores CC-CC básicos não isolados de três níveis. Curso de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis. Tese (Doutorado)*, 2005. 30, 49
- BROADCOM. 2023. 1621 Barber Ln, Milpitas, CA 95035, United States. +1 408-435-7400. Disponível em: <<https://www.broadcom.com/>>. Acesso em: 20 de outubro de 2023. 99
- CABRAL, J. B. R. F.; OLIVEIRA, S. V.; NOVAES, Y. R. de. Conversor cc-cc boost quadrático para aplicações em fontes alternativas. *Eletrôn. Potên., Campo Grande*, v. 18, n.3, p.1064-1072, 2013. 87

- CARVALHO, M. R. S. de et al. Soft-switching high step-up dc–dc converter based on switched-capacitor and autotransformer voltage multiplier cell for pv systems. *IEEE Transactions on Industrial Electronics*, v. 69, n. 12, p. 12886–12897, 2022. 27, 91
- DARYAEI, M.; ESTEKI, M.; KHAJEHODDIN, S. A. High efficiency and full mppt range partial power processing pv module-integrated converter. *IEEE Transactions on Power Electronics*, v. 38, n. 5, p. 6627–6641, 2023. 27, 91
- DIONIZIO, A. A. et al. Grid-tied single-phase integrated zeta inverter for photovoltaic applications. *Energies*, v. 16, n. 9, 2023. ISSN 1996-1073. Disponível em: <<https://www.mdpi.com/1996-1073/16/9/3622>>. 27
- ELSAYAD, N.; MORADISIZKOOHI, H.; MOHAMMED, O. A. A single-switch transformerless dc–dc converter with universal input voltage for fuel cell vehicles: Analysis and design. *IEEE Transactions on Vehicular Technology*, v. 68, n. 5, p. 4537–4549, 2019. 30
- ERICKSON, R. W.; MAKSIMOVIĆ, D. *Fundamentals of Power Electronics*. 3. ed. New York: Springer US, 2020. 1081 p. 34, 35, 38, 73
- FARDAHAR, S. M.; SABAH, M. New expandable switched-capacitor/switched-inductor high-voltage conversion ratio bidirectional dc–dc converter. *IEEE Transactions on Power Electronics*, v. 35, n. 3, p. 2480–2487, 2020. 29
- FIORI, M. *Conversor boost quadrático G de três níveis. Curso de Engenharia Elétrica, Universidade Estadual de Londrina, Londrina*. Dissertação (Mestrado), 2016. 30, 49
- FOROUZESH, M. et al. High-efficiency high step-up dc–dc converter with dual coupled inductors for grid-connected photovoltaic systems. *IEEE Transactions on Power Electronics*, v. 33, n. 7, p. 5967–5982, 2018. 29
- FOROUZESH, M. et al. Step-up dc–dc converters: A comprehensive review of voltage-boosting techniques, topologies, and applications. *IEEE Transactions on Power Electronics*, v. 32, n. 12, p. 9143–9178, 2017. 27, 29, 31, 44, 91
- GARCÍA-VITE, P. M. et al. Quadratic buck–boost converter with reduced input current ripple and wide conversion range. *IET Power Electronics*, v. 12, n. 15, p. 3977–3986, 2019. 40, 86
- GUEPFRIH, M. F. *Conversores cc-cc não isolados de elevado ganho estático concebidos com acoplamento magnético. Curso de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis*. Tese (Doutorado), 2021. 28, 29, 33, 34, 35, 37, 38, 43, 99
- GUEPFRIH, M. F.; WALTRICH, G.; LAZZARIN, T. B. Quadratic-boost-double-flyback converter. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, v. 12, n. 12, p. 3166–3177, 2019. 30, 38, 39, 41
- GUEPFRIH, M. F.; WALTRICH, G.; LAZZARIN, T. B. High step-up dc-dc converter using built-in transformer voltage multiplier cell and dual boost concepts. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, v. 9, n. 6, p. 6700–6712, 2021. 27, 31, 43

- GUEPFRIH, M. F.; WALTRICH, G.; LAZZARIN, T. B. Unidirectional step-up dc–dc converter based on interleaved phases, coupled inductors, built-in transformer, and voltage multiplier cells. *IEEE Transactions on Industrial Electronics*, v. 70, n. 3, p. 2385–2395, 2023. 31
- HART, D. W. *Eletrônica de potência: análise e projetos de circuitos*. New York: AMGH Editora Ltda., 2012. 478 p. 34
- HSIEH, Y.-P. et al. Novel high step-up dc–dc converter for distributed generation system. *IEEE Transactions on Industrial Electronics*, v. 60, n. 4, p. 1473–1482, 2013. 38
- HU, R. et al. An ultrahigh step-up quadratic boost converter based on coupled-inductor. *IEEE Transactions on Power Electronics*, v. 35, n. 12, p. 13200–13209, 2020. 43
- KADRI, R. et al. Performance analysis of transformless single switch quadratic boost converter for grid connected photovoltaic systems. *The XIX International Conference on Electrical Machines - ICEM 2010*, p. 1–7, 2010. 30, 41, 42, 86
- KNABBEN, G. C. *Microinversor fotovoltaico não isolado de dois estágios*. Curso de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis. 252 p. Dissertação (Mestrado), 2017. 27
- KOÇ, Y.; BIRBIR, Y.; BODUR, H. Non-isolated high step-up dc/dc converters – an overview. *Alexandria Engineering Journal*, v. 61, n. 2, p. 1091–1132, 2022. 38, 40, 42, 46
- LAKSHMI, M.; HEMAMALINI, S. Nonisolated high gain dc–dc converter for dc microgrids. *IEEE Transactions on Industrial Electronics*, v. 65, n. 2, p. 1205–1212, 2018. 86, 90
- LEE, M.; LAI, J.-S. Spread-spectrum frequency modulation with adaptive three-level current scheme to improve emi and efficiency of three-level boost dcm pfc. *IEEE Transactions on Power Electronics*, v. 36, n. 3, p. 2476–2480, 2021. 44, 45
- LEE, S.-W.; DO, H.-L. Quadratic boost dc–dc converter with high voltage gain and reduced voltage stresses. *IEEE Transactions on Power Electronics*, v. 34, n. 3, p. 2397–2404, 2019. 43, 44
- LI, W. et al. A review of non-isolated high step-up dc/dc converters in renewable energy applications. *2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition*, p. 364–369, 2009. 27
- LIU, W. C.; NG, P. H.; PILAWA-PODGURSKI, R. A three-level boost converter with full-range auto-capacitor-compensation pulse frequency modulation. *IEEE Journal of Solid-State Circuits*, v. 55, n. 3, p. 744–755, 2020. 29, 44, 46
- LOPEZ-SANTOS, O. et al. Comparison of quadratic boost topologies operating under sliding-mode control. *2013 Brazilian Power Electronics Conference*, p. 66–71, 2013. 42
- LOPEZ-SANTOS, O. et al. Steady-state analysis of inductor conduction modes in the quadratic boost converter. *IEEE Transactions on Power Electronics*, v. 32, n. 3, p. 2253–2264, 2017. 43

- MARTINEZ, W. et al. Effect of inductor parasitic resistances on the voltage gain of high step-up dc–dc converters for electric vehicle applications. *IET Power Electronics*, v. 11, n. 10, p. 1628–1639, 2018. 37
- MOURY, S.; LAM, J. A soft-switched power module with integrated battery interface for photovoltaic-battery power architecture. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, v. 8, n. 3, p. 3090–3110, 2020. 27
- NARESH, S. V. K.; PEDDAPATI, S.; ALGHAYTHI, M. L. Non-isolated high gain quadratic boost converter based on inductor’s asymmetric input voltage. *IEEE Access*, v. 9, p. 162108–162121, 2021. 43, 86
- NGUYEN, M.-K. et al. Isolated boost dc–dc converter with three switches. *IEEE Transactions on Power Electronics*, v. 33, n. 2, p. 1389–1398, 2018. 28
- PAULA, W. D. et al. Survey on non-isolated high-voltage step-up dc–dc topologies based on the boost converter. *IET Power Electronics*, v. 8, 07 2015. 29, 38, 39, 40
- RAGHAVENDRAN, S. et al. An improved three-level dc-dc boost converter for renewable energy systems with high gain. *2020 3rd International Conference on Energy, Power and Environment: Towards Clean Energy Technologies*, p. 1–6, 2021. 46
- RAJABI, A. et al. A non-isolated high step-up dc-dc converter using voltage lift technique: Analysis, design, and implementation. *IEEE Access*, v. 10, p. 6338–6347, 2022. 31
- RASHID, M. H. *Eletrônica de potência: circuitos, dispositivos e aplicações*. 4. ed. São Paulo: Pearson Education do Brasil, 2014. 854 p. 33
- RASOULI, M. et al. Lyapunov-based control strategy for a single-input dual-output three-level dc/dc converter. *IEEE Transactions on Industrial Electronics*, v. 70, n. 10, p. 10486–10495, 2023. 29, 44, 49
- RUAN, X. et al. Fundamental considerations of three-level dc–dc converters: Topologies, analyses, and control. *IEEE Transactions on Circuits and Systems I: Regular Papers*, v. 55, n. 11, p. 3733–3743, 2008. 29, 44, 46, 49
- SCHMITZ, L. *Conversores cc-cc não-isolados de alto ganho e de alto rendimento destinados a aplicações fotovoltaicas e baseados no conversor boost com célula de ganho. Curso de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis*. 261 p. Dissertação (Mestrado), 2015. 27
- TAVARES, D. d. A. *Concepção de conversores cc-cc não-isolados integrados com ampla taxa de conversão. Curso de Engenharia Elétrica, Universidade Federal de São João del-Rei, São João del-Rei*. 95 p. Dissertação (Mestrado), Março 2019. 28
- Texas Instruments. 2023. 12500 TI Blvd, Dallas, TX 75243, United States. +1 972-995-2011. Disponível em: <<https://www.ti.com/>>. Acesso em: 20 de outubro de 2023. 99
- TOFOLI, F.; TAVARES, D.; SALDANHA, J. Survey on topologies based on the three-state and multi-state switching cells. *IET Power Electronics*, v. 12, p. 967–982, 05 2019. 28, 29, 43, 44

- VEERACHARY, M.; KHUNTIA, M. R. Design and analysis of two-switch-based enhanced gain buck–boost converters. *IEEE Transactions on Industrial Electronics*, v. 69, n. 4, p. 3577–3587, 2022. 40, 86
- WAI, R.-J. et al. High-efficiency power conversion system for kilowatt-level stand-alone generation unit with low input voltage. *IEEE Transactions on Industrial Electronics*, v. 55, n. 10, p. 3702–3714, 2008. 38
- WALY, H. M. et al. Design and analysis of a proposed transformerless/non-isolated high-gain dc-dc converter for renewable energy applications. *International Journal of Electronics*, Taylor Francis, v. 107, n. 7, p. 1127–1145, 2020. Disponível em: <<https://doi.org/10.1080/00207217.2019.1710864>>. 38
- WANG, Q. et al. A soft-switching high gain dc–dc converter for renewable energy systems. *International Journal of Electronics*, Taylor Francis, v. 109, n. 4, p. 553–575, 2022. Disponível em: <<https://doi.org/10.1080/00207217.2021.1914189>>. 29, 40, 43, 44
- WANG, Y. et al. A single switch quadratic boost high step up dc–dc converter. *IEEE Transactions on Industrial Electronics*, v. 66, n. 6, p. 4387–4397, 2019. 28
- ZHANG, Y. et al. A switched-capacitor bidirectional dc–dc converter with wide voltage gain range for electric vehicles with hybrid energy sources. *IEEE Transactions on Power Electronics*, v. 33, n. 11, p. 9459–9469, 2018. 29
- ZHANG, Y.; SUN, J.-T.; WANG, Y.-F. Hybrid boost three-level dc–dc converter with high voltage gain for photovoltaic generation systems. *IEEE Transactions on Power Electronics*, v. 28, n. 8, p. 3659–3664, 2013. 46

# Apêndices

# A Cálculo dos parâmetros de projeto

Abaixo são apresentados os procedimentos para o cálculo dos parâmetros de projeto considerando  $D < 0,50$ .

$$2D^2 - 2D - \frac{V_i}{V_o} + 1 = 0 \rightarrow D = 0,233, \quad (143)$$

$$I_o = \frac{600}{280} = 2,143 \text{ A}, \quad (144)$$

$$R_o = \frac{280}{I_o} = 130,666 \Omega. \quad (145)$$

- Indutores

$$I_{L1} = \frac{2,143}{2 \times (0,233^2) - 2 \times 0,233 + 1} = 3,333 \text{ A}, \quad (146)$$

$$\Delta_{IL1} = 0,1 \times 3,333 = 0,333 \text{ A}, \quad (147)$$

$$L_1 = \frac{280 \times [4 \times 0,233^3 - 4 \times 0,233^2 + 0,233]}{2 \times 0,333 \times 50k} = 558,623 \mu\text{H}. \quad (148)$$

$$I_{L2} = \frac{2,143 \times [1 - 2 \times 0,233]}{2 \times (0,233^2) - 2 \times 0,233 + 1} = 1,782 \text{ A}, \quad (149)$$

$$\Delta_{IL2} = 0,1 \times 1,782 = 0,178 \text{ A}, \quad (150)$$

$$L_2 = \frac{280 \times [0,233 - 2 \times 0,233^2]}{2 \times 0,178 \times 50k} = 1,955 \text{ mH}. \quad (151)$$

- Capacitores

$$V_{C1} = 280 \times (1 - 0,233) - 180 = 34,833 \text{ V}, \quad (152)$$

$$\Delta_{VC1} = 0,01 \times 34,833 = 0,348 \text{ V}, \quad (153)$$

$$I_{C1rms} = \sqrt{2 \times 1,782^2 \times D + 1,551^2 \times (1 - 2D)} = 1,661 \text{ A}, \quad (154)$$

$$C_1 = \frac{2,143 \times 0,233 \times (1 - 2 \times 0,233)}{(2 \times (0,233^2) - 2 \times 0,233 + 1) \times 0,348 \times 50k} = 23,809 \mu\text{F}. \quad (155)$$

$$V_{Cf1} = V_{Cf2} = \frac{280}{2} = 140 \text{ V}, \quad (156)$$

$$\Delta V_{cf1} = \Delta V_{cf2} = 0,01 \times 140 = 1,4 \text{ V}, \quad (157)$$

$$I_{Cf1rms} = I_{Cf2rms} = \sqrt{(2,972^2 + 2,143^2) \times D + (-0,361)^2(1 - 2D)} = 1,787 \text{ A}, \quad (158)$$

$$C_{f1} = C_{f2} = \frac{2,143 \times 0,233 \times \left( \frac{2 \times (1 - 0,233)}{(2 \times (0,233^2) - 2 \times 0,233 + 1)} - 1 \right)}{1,4 \times 50k} = 10,133 \mu\text{F}. \quad (159)$$

- Semicondutores

$$V_{S1} = V_{S2} = \frac{280}{2} = 140 \text{ V}, \quad (160)$$

$$I_{S1} = I_{S2} = (3,333 + 1,782) \times 0,233 = 1,191 \text{ A}, \quad (161)$$

$$I_{S1rms} - I_{S2rms} = (3,333 + 1,782) \times \sqrt{0,233} = 2,468 \text{ A}. \quad (162)$$

$$V_{D1} = 280 \times 0,233 = 65,167 \text{ V}, \quad (163)$$

$$I_{D1} = 2 \times 3,333 \times 0,233 = 1,552 \text{ A}, \quad (164)$$

$$I_{D1rms} = 3,333 \times \sqrt{2 \times 0,233} = 2,468 \text{ A}. \quad (165)$$

$$V_{D2} = \frac{280 \times (1 - 2D)}{2} = 74,833 \text{ V}, \quad (166)$$

$$I_{D2} = 3,333 \times (1 - 2D) = 1,782 \text{ A}, \quad (167)$$

$$I_{D2rms} = 3,333 \times \sqrt{(1 - 2D)} = 2,437 \text{ A}. \quad (168)$$

$$V_{D3} = V_{D4} = \frac{280}{2} = 140 \text{ V}, \quad (169)$$

$$I_{D3} = I_{D4} = 3,333 \times 0,233 + 1,782 \times (1 - 0,233) = 2,143 \text{ A}, \quad (170)$$

$$I_{D3rms} = I_{D4rms} = \sqrt{5,155^2 \times D + 1,782^2 \times (1 - 2D)} = 2,790 \text{ A}. \quad (171)$$

Abaixo são apresentados os procedimentos para o cálculo dos parâmetros de projeto considerando  $D > 0,50$ .

$$D = 1 - \sqrt{\frac{35}{2 \times 200}} \rightarrow D = 0,704, \quad (172)$$

$$I_o = \frac{250}{200} = 1,25 \text{ A}, \quad (173)$$

$$R_o = \frac{200}{I_o} = 160 \Omega. \quad (174)$$

- Indutores

$$I_{L1} = \frac{1,25}{2 \times (1 - 0,704)^2} = 7,143 \text{ A}, \quad (175)$$

$$\Delta_{IL1} = 0,1 \times 7,143 = 0,714 \text{ A} \quad (176)$$

$$L_1 = \frac{200 \times (1 - 0,704)^2 \times (2 \times 0,704 - 1)}{0,714 \times 50k} = 200,11 \mu\text{H}. \quad (177)$$

$$I_{L2} = \frac{1,25}{1 - 0,704} = 4,226 \text{ A}, \quad (178)$$

$$\Delta_{IL2} = 0,1 \times 4,226 = 0,423 \text{ A}, \quad (179)$$

$$L_2 = \frac{200 \times (1 - 0,704) \times (2 \times 0,704 - 1)}{2 \times 0,423 \times 50k} = 571,748 \mu\text{H}. \quad (180)$$

- Capacitores

$$V_{C1} = 200 \times (1 - 0,704) - 35 = 24,162 \text{ V}, \quad (181)$$

$$\Delta_{VC1} = 0,01 \times 24,162 = 0,242 \text{ V}, \quad (182)$$

$$I_{C1rms} = \sqrt{4,226^2 \times (2 - 1) + 2 \times (2,947)^2 \times (1 - D)} = 3,511 \text{ A}, \quad (183)$$

$$C_1 = \frac{1,25 \times (2 \times 0,704 - 1)}{2 \times (1 - 0,704) \times 0,242 \times 50k} = 71,429 \mu\text{F}. \quad (184)$$

$$V_{cf1} = V_{cf2} = \frac{200}{2} = 100 \text{ V}, \quad (185)$$

$$\Delta V_{cf1} = \Delta V_{cf2} = 0,01 \times 100 = 1 \text{ V}, \quad (186)$$

$$I_{Cf1rms} = I_{Cf2rms} = \sqrt{1,25^2 + 2,976^2 \times (1 - D)} = 1,929 \text{ A}, \quad (187)$$

$$C_{f1} = C_{f2} = \frac{1,25 \times 0,704}{1 \times 50k} = 17,605 \mu\text{F}. \quad (188)$$

- Semicondutores

$$V_{S1} = V_{S2} = \frac{200}{2} = 100 \text{ V}, \quad (189)$$

$$I_{S1} = I_{S2} = 7,143 \times (2 \times 0,704 - 1) + 4,226 \times 0,704 = 5,893 \text{ A}, \quad (190)$$

$$I_{S1rms} = I_{S2rms} = \sqrt{11,369^2 \times (2D - 1) + 4,226^2 \times 1 - D} = 7,62 \text{ A}. \quad (191)$$

$$V_{D1} = \frac{V_o}{2} \times (2 \times 0,704 - 1) = 40,841 \text{ V}, \quad (192)$$

$$I_{D1} = 7,143 \times (2 \times 0,704 - 1) = 2,917 \text{ A}, \quad (193)$$

$$I_{D1rms} = 7,143 \times \sqrt{(2 \times 0,704 - 1)} = 4,565 \text{ A}. \quad (194)$$

$$V_{D2} = 200 \times (1 - 0,704) = 59,16 \text{ V}, \quad (195)$$

$$I_{D2} = 2 \times 7,143 \times (1 - 0,704) = 4,226 \text{ A}, \quad (196)$$

$$I_{D2rms} = 7,143 \times \sqrt{2 \times (1 - 0,704)} = 5,494 \text{ A}. \quad (197)$$

$$V_{D3} = V_{D4} = \frac{200}{2} = 100 \text{ V}, \quad (198)$$

$$I_{D3} = I_{D4} = 4,226 \times (1 - 0,704) = 1,249 \text{ A}, \quad (199)$$

$$I_{D3rms} = I_{D4rms} = 4,226 \times \sqrt{(1 - 0,704)} = 2,298 \text{ A}. \quad (200)$$

## B Estimativa das perdas em conversores CC-CC

As resistências intrínsecas, tempos de comutação não-instantâneos e características magnéticas geram perdas de potência, as quais impactam no rendimento do conversor. Tais perdas podem ser estimadas considerando:

1. perdas nos dispositivos semicondutores (perdas em condução e comutação);
2. perdas nos elementos magnéticos (perdas no cobre e no núcleo); e
3. perdas nos capacitores.

As perdas nas chaves semicondutoras ( $P_{MOS}$ ) se dividem em duas parcelas. A primeira descreve as perdas em condução ( $P_{S(on)}$ ), enquanto a segunda parcela descreve as perdas de comutação ( $P_{sw}$ ).

As perdas em condução são devidas à resistência em condução ( $R_{DS(on)}$ )- resistência do canal *dreno-source* para dispositivos do tipo MOSFET - e podem ser especificadas por,

$$P_{S(on)} = R_{DS(on)} I_{s(rms)}^2, \quad (201)$$

em que  $I_{s(rms)}$  representa a corrente eficaz através do componente.

As perdas por comutação são devidas aos tempos de entrada e saída em condução diferentes de zero e podem ser mensuradas por meio de,

$$P_{S(sw)} = \frac{1}{2} [V_{DS} I_S f_s (t_r + t_f)], \quad (202)$$

em que  $V_{DS}$  é a tensão de bloqueio,  $I_S$  a corrente média em condução,  $f_s$  a frequência de chaveamento e  $t_r$  e  $t_f$  denotam, respectivamente, os tempos de entrada e saída de condução.

Isto posto, as perdas totais nos MOSFETs são obtidas por,

$$P_{MOS} = P_{S(on)} + P_{S(sw)}. \quad (203)$$

As perdas em condução nos diodos dependem de sua queda de tensão e resistência interna conforme,

$$P_{D(on)} = V_{(to)} I_D + r_t I_{D(rms)}^2, \quad (204)$$

na qual  $V_{(to)}$  representa a queda de tensão interna,  $r_t$  representa a resistência interna e  $I_D$  e  $I_{D(rms)}$  representam, respectivamente, as correntes média e eficaz através do diodo.

As perdas de comutação nos diodos são mais expressivas durante seu bloqueio e podem ser obtidas, com uma boa aproximação, considerando a carga de recuperação reversa ( $Q_{rr}$ ), sendo expressa por,

$$P_{D(sw)} = Q_{rr}V_{RM}f_s, \quad (205)$$

com  $V_{RM}$  sendo a tensão reversa máxima e  $f_s$  a frequência de comutação. Vale notar ainda que, a recuperação reversa dos diodos impactam nas perdas de comutação dos MOSFETs. Contudo, tais perdas - dada as características de reduzido tempo de recuperação apresentadas pelos atuais dispositivos - tendem a ser diminutas e podem ser negligenciadas.

De modo similar, as perdas totais nos diodos são obtidas por,

$$P_D = P_{D(on)} + P_{D(sw)}. \quad (206)$$

As perdas de potência nos elementos magnéticos são divididas em perdas no cobre - perdas devidas à resistência dos enrolamentos - e perdas no núcleo magnético - devidas à histerese e correntes parasitas.

As perdas nos enrolamentos devido ao efeito joule são calculadas por,

$$P_W = r_L I_{rms}^2, \quad (207)$$

em que  $r_l$  representa a resistência dos enrolamentos e  $I_{rms}$  representa a corrente eficaz através do componente.

Já as perdas em um núcleo de ferrite podem ser calculadas, com uma boa aproximação, através da seguinte equação empírica,

$$P_C = \Delta B_m^{2,4} (K_H f + K_E f^2) V_e, \quad (208)$$

onde  $f$  é a frequência de operação,  $V_e$  é o volume do núcleo em  $cm^3$ ,  $K_H$  e  $K_E$  são os coeficientes de perdas por histerese e correntes parasitas, respectivamente, e  $\Delta B_m$  é a excursão da densidade de fluxo obtida por,

$$\Delta B_m = B_{m\acute{a}x} \frac{\Delta I_L}{I_{Lm\acute{a}x}}. \quad (209)$$

O que resulta nas perdas totais nos elementos magnéticos como sendo,

$$P_L = P_W + P_C. \quad (210)$$

As perdas nos capacitores dependem fundamentalmente de sua resistência série equivalente (RSE) e são mensuradas por,

$$P_{cap} = RSE I_{C(rms)}^2, \quad (211)$$

em que  $I_{C(rms)}$  denota a corrente eficaz através do capacitor.

Os principais parâmetros e coeficientes necessários para o cálculo das perdas nos componentes são obtidos a partir de suas respectivas folhas de dados fornecidas pelo fabricante.

Com base no apresentado, considerando as Equações B.3, B.6, B.10 e B.11, é possível estimar as perdas totais nos componentes por meio de,

$$P_{loss} = P_{MOS} + P_D + P_L + P_{cap}, \quad (212)$$

ainda, o rendimento ( $\eta$ ) do conversor pode ser estimado por meio de,

$$\eta = \frac{P_o}{P_o + P_{loss}}, \quad (213)$$

na qual  $P_o$  representa a potência nominal do conversor.



# Anexo 1

