



UNIVERSIDADE
ESTADUAL DE LONDRINA

MARCELO FIORI

CONVERSOR *BOOST* QUADRÁTICO *G* DE TRÊS
NÍVEIS

Londrina
ANO 2016

MARCELO FIORI

CONVERTOR *BOOST* QUADRÁTICO *G* DE TRÊS
NÍVEIS

Dissertação apresentada ao Programa de Pós-graduação em Engenharia Elétrica da Universidade Estadual de Londrina como parte dos requisitos para obtenção do Título de Mestre em Engenharia Elétrica

Orientador: Prof. Dr. Lúcio dos Reis Barbosa

Londrina
2016

Ficha de identificação da obra elaborada pelo autor, através do Programa de
Geração Automática do Sistema de Bibliotecas da UEL

Fiori, Marcelo.

Conversor *Boost* Quadrático G de Três Níveis / Marcelo Fiori. - Londrina, 2016.

135 f. : il.

Orientador: Lúcio dos Reis Barbosa.

Dissertação (Mestrado em Engenharia Elétrica) - Universidade Estadual de Londrina,
Centro de Tecnologia e Urbanismo, Programa de Pós-Graduação em Engenharia Elétrica,
2016.

Inclui bibliografia.

1. Conversor *Boost* Quadrático - Teses. 2. Eletrônica de Potência - Teses. 3. *Boost*
Quadrático de Três Níveis - Teses. I. dos Reis Barbosa, Lúcio. II. Universidade Estadual de
Londrina. Centro de Tecnologia e Urbanismo. Programa de Pós-graduação em Engenharia
Elétrica. III. Título.

MARCELO FIORI

CONVERTOR *BOOST* QUADRÁTICO *G* DE TRÊS NÍVEIS

Dissertação apresentada ao Programa de Pós-graduação em Engenharia Elétrica da Universidade Estadual de Londrina como parte dos requisitos para obtenção do Título de Mestre em Engenharia Elétrica.

BANCA EXAMINADORA

Prof. Dr. Lúcio dos Reis Barbosa
Universidade Estadual de Londrina - UEL

Prof. Dr. Aziz Elias Demian Junior
Universidade Estadual de Londrina - UEL

Prof. Dr. Sérgio Augusto Oliveira da Silva
Universidade Tecnológica Federal do Paraná -
UTFPR - Campus Cornélio Procópio

Londrina, 22 de Julho de 2016.

*Aos meus pais José Fiori e Ana Maria Paucic
Fiori.*

AGRADECIMENTOS

Primeiramente à Deus, pelo dom da vida e pela graça da fé, é ela que nos faz continuar caminhando mesmo nos momentos mais difíceis de nossa jornada e que também não nos deixa esquecer de seu filho, que se entregando na cruz de braços abertos, abraçou e salvou o mundo.

Ao meu orientador, Prof. Dr. Lúcio dos Reis Barbosa, pela oportunidade concedida e pela maneira exemplar que conduziu este trabalho, seus ensinamentos e seu profissionalismo foram de grande valia no crescimento profissional e pessoal desse orientado.

Aos professores do Departamento de Engenharia Elétrica da Universidade Estadual de Londrina, os quais tive o privilégio de conhecer durante o programa de mestrado, e também à todos os demais professores que tive durante toda a minha vida, conhecendo as dificuldades de uma profissão que ainda carece de reconhecimento no país, gostaria aqui de agradecer à todos eles e ratificar suas imprescindíveis contribuições para esta conquista.

Aos colegas de turma, os quais não poderei citar a todos mas também não poderia deixar de agradecer as grandes contribuições de João Luiz Dallamuta Lopes, Mikael Nunes F. de Oliveira, Sebastian de J. M. Machado e Evandro Junior Rodrigues.

À todos aqueles, amigos e colegas, que de uma forma ou de outra me ajudaram nesta jornada e torceram por mim.

A CAPES (Coordenação de Aperfeiçoamento de Pessoal de Nível Superior) e à Fundação Araucária, pelo apoio financeiro.

Por último e não menos importante à minha família, aos meus pais pelo amor incondicional, caráter e apoio em todas as fases da minha vida, à minha irmã, cunhado e sobrinhos, meu muito obrigado pelo carinho e pela paciência despendida, tenham todos a certeza que serei eternamente grato por tudo que fizeram e fazem por mim!

Amados jovens, não vos contenteis com nada menos do que os mais altos ideais! Não vos deixeis desanimar por aqueles que, desiludidos da vida, se tornaram surdos aos anseios mais profundos e autênticos do seu coração.

V.S. João Paulo II.

FIORI, Marcelo. Conversor *Boost* Quadrático G de Três Níveis. 2016. 135 fls. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Estadual de Londrina, Londrina, 2016.

RESUMO

Este trabalho apresenta uma nova topologia de conversor elevador de tensão denominado de Conversor Boost Quadrático G de Três Níveis. A estrutura proposta apresenta duas chaves com modulação por largura de pulsos concêntricos, as quais acionadas em tempos distintos atribuem ao conversor a característica de que ambas as chaves em momento algum bloqueiam a tensão de saída do conversor. Apresentando o parâmetro α existe também a possibilidade de se alterar o nível de tensão entre os interruptores, acrescentando um grau de liberdade ao conversor. A análise teórica do conversor é apresentada, seu ganho estático demonstrado, bem como suas formas de onda, ondulação de corrente nos indutores e demais características. Após esta etapa, o circuito foi simulado e posteriormente montado com as principais formas de ondas sendo demonstradas para validar o trabalho apresentado.

Palavras-chave: Conversor elevador. Três Níveis. G-QTN. Elevador de Três Níveis. Conversor G de Três Níveis.

FIORI, Marcelo. Quadratic G Three-Level Boost Converter. 2016. 135 sh. Dissertation (Master in Electrical Engineering) – Londrina State University, Londrina, 2016.

ABSTRACT

This work presents a new topology of quadratic boost converters denominated by quadratic G three-level boost converter. The model proposed presents two active switches driven by three-level PWM with vertically centralized modulation strategy, which allows that none of the switches are being submitted to the highest converter voltage, which is output voltage. Presenting too the parameter α , there is the possibility to change the voltage across the switches resulting in one degree of freedom when controlling the converter. The qualitative and quantitative analyses, ideal static gain, main waveforms, inductor current and other characteristics are demonstrated. Finally, the circuit was simulated and built for verification of the results and validate the theory shown.

Keywords: Boost converters. Three-levels converters. Quadratic G three-level. G three-level. G-QTL.

Lista de ilustrações

Figura 1 – Diagrama típico de painéis fotovoltaicos conectados à rede.	30
Figura 2 – Diagrama de utilização dos dispositivos de eletrônica de potência.	31
Figura 3 – Conversor <i>boost</i> tradicional.	37
Figura 4 – Primeira etapa de operação do conversor <i>boost</i>	38
Figura 5 – Segunda etapa de operação do conversor <i>boost</i>	38
Figura 6 – Pulso de controle do conversor.	39
Figura 7 – Circuito comparador gerador do PWM.	40
Figura 8 – Sinais de referência, da portadora e da saída do comparador.	40
Figura 9 – Representação das malhas do circuito.	41
Figura 10 – Ganho estático ideal do conversor <i>boost</i> tradicional.	42
Figura 11 – Principais formas de onda do conversor <i>boost</i> tradicional.	43
Figura 12 – Conversor <i>boost</i> em cascata.	46
Figura 13 – Primeira etapa de operação do conversor <i>boost</i> em cascata.	46
Figura 14 – Segunda etapa de operação do conversor <i>boost</i> em cascata.	46
Figura 15 – Malhas do período t_{on} do conversor <i>boost</i> em cascata.	47
Figura 16 – Malhas do período t_{off} do conversor <i>boost</i> em cascata.	48
Figura 17 – Ganho estático ideal do conversor <i>boost</i> em cascata.	49
Figura 18 – Comparação entre os ganhos estáticos do conversor tradicional e cascata.	50
Figura 19 – Principais formas de onda do conversor <i>boost</i> em cascata.	51
Figura 20 – Conversor <i>boost</i> quadrático.	52
Figura 21 – Primeira etapa de operação do conversor <i>boost</i> quadrático.	53
Figura 22 – Segunda etapa de operação do conversor <i>boost</i> quadrático.	53
Figura 23 – Malhas do período t_{on} do conversor <i>boost</i> quadrático.	54
Figura 24 – Malhas do período t_{off} do conversor <i>boost</i> quadrático.	54
Figura 25 – Principais formas de onda do conversor <i>boost</i> quadrático.	56
Figura 26 – Conversor <i>boost</i> quadrático G.	57
Figura 27 – Primeira etapa de operação do conversor <i>boost</i> quadrático G.	58
Figura 28 – Segunda etapa de operação do conversor <i>boost</i> quadrático G.	58
Figura 29 – Malhas do período t_{on} do conversor <i>boost</i> quadrático G.	59
Figura 30 – Malhas do período t_{off} do conversor <i>boost</i> quadrático G.	59
Figura 31 – Tensão V_{C1} nas topologias Quadráticas e G.	61
Figura 32 – Principais formas de onda do conversor <i>boost</i> quadrático G.	62
Figura 33 – Conversor <i>boost</i> quadrático de três níveis.	64
Figura 34 – Pulsos de comando para os interruptores S_1 e S_2	65
Figura 35 – Primeira etapa de operação do conversor <i>boost</i> QTN.	67
Figura 36 – Segunda etapa de operação do conversor <i>boost</i> QTN.	67

Figura 37 – Terceira etapa de operação do conversor <i>boost</i> QTN.	68
Figura 38 – Quarta etapa de operação do conversor <i>boost</i> QTN.	68
Figura 39 – Representação das malhas do circuito.	69
Figura 40 – Ganho estático total por D_2 com variação de α	71
Figura 41 – Ganho estático total por α com variação de D_2	72
Figura 42 – Principais formas de onda do conversor <i>boost</i> quadrático de três níveis.	73
Figura 43 – Circuito para análise da corrente em L_2	76
Figura 44 – Comportamento da corrente I_{lig}	77
Figura 45 – Corrente no capacitor C_1 em MCC.	78
Figura 46 – Conversor <i>boost</i> quadrático G de três níveis.	81
Figura 47 – Pulsos de comando para os interruptores S_1 e S_2	82
Figura 48 – Primeira etapa de operação do conversor <i>boost</i> quadrático G de três níveis.	83
Figura 49 – Segunda etapa de operação do conversor <i>boost</i> quadrático G de três níveis.	83
Figura 50 – Terceira etapa de operação do conversor <i>boost</i> quadrático G de três níveis.	84
Figura 51 – Quarta etapa de operação do conversor <i>boost</i> quadrático G de três níveis.	84
Figura 52 – Principais formas de onda do conversor G-QTN em condução contínua.	86
Figura 53 – Principais formas de onda do conversor G-QTN operando em MCDP.	87
Figura 54 – Representação das malhas do circuito.	88
Figura 55 – Ganho estático total (V_o/V_i) por D_2 , variando-se α	91
Figura 56 – Ganho estático total (V_o/V_i) por α , variando-se D_2	91
Figura 57 – Ganho estático do conversor com α igual a 1.	92
Figura 58 – Comparação entre os ganhos estáticos dos conversores tradicionais, quadráticos, QTN e G-QTN com α igual a 1.	92
Figura 59 – Circuito de potência.	103
Figura 60 – DSC modelo TMS320F28335.	105
Figura 61 – Conexão típica do <i>driver</i> IR2110.	105
Figura 62 – Circuito de controle.	106
Figura 63 – Circuito utilizado na simulação do conversor G de três níveis.	109
Figura 64 – Sinais de comando dos interruptores S_1 e S_2	111
Figura 65 – Sinais na saída dos optoacopladores.	111
Figura 66 – Formas de onda de corrente nos indutores L_1 e L_2	112
Figura 67 – Correntes nos indutores L_1 e L_2	112
Figura 68 – Tensão sobre os interruptores S_1 e S_2	113
Figura 69 – Sinais de tensão nos interruptores S_1 e S_2	113
Figura 70 – Tensão de bloqueio dos diodos.	114
Figura 71 – Tensões reversas nos diodos D_1 e D_2	114
Figura 72 – Tensões reversas nos diodos D_3 e D_4	115

Figura 73 – Tensões de entrada e de saída do conversor.	115
Figura 74 – Tensões de entrada e de saída do conversor.	116
Figura 75 – Corrente de entrada	116
Figura 76 – Correntes nos interruptores S_1 e S_2	117
Figura 77 – Rendimento do circuito.	117
Figura 78 – Tensão de bloqueio das chaves.	119

Lista de tabelas

Tabela 1 – Principais características das topologias de conversores analisadas. . . .	98
Tabela 2 – Especificações do conversor G-QTN operando em MCC.	99
Tabela 3 – Componentes do circuito de potência do conversor G-QTN.	103
Tabela 4 – Componentes do circuito de comando do conversor G-QTN.	106
Tabela 5 – Especificações para simulação do circuito G-QTN operando em MCC. .	110

Simbologia e Abreviatura

Lista de abreviaturas e acrônimos

Símbolo	Descrição
ANEEL	Agência Nacional de Energia Elétrica
BJT	Bipolar Junction Transistor
CA	Corrente Alternada
CC	Corrente Contínua
CCM	Continuous Conduction Mode
DSC	Digital Signal Controller
GTO	Gate Turn-off
G-QTN	G Quadrático de Três Níveis
IGBT	Insulated-gate Bipolar Transistor
MCC	Modo de Condução Contínua
MCDP	Modo de Condução Descontínua Parcial
MLP	Modulação por Largura de Pulso
MOSFET	Metal-Oxide Semiconductor Fiel Effect Transistor
PDCM	Partial Discontinuous Conduction Mode
PWM	Pulse Width Modulation
QTL	Quadratic Three Levels
QTN	Quadrático de Três Níveis
RMS	Root Mean Square
SCR	Silicon-controlled Rectifier
TRIAC	Triode for Alternating Current
UPS	Uninterruptible Power Supply
ZVS	Zero Voltage Switching

Simbologia e abreviaturas utilizadas nas equações e no texto

Símbolo	Descrição	Unidade
C	Valor da Capacitância de C	F
C_f	Valor da Capacitância de C_f	F
D	Razão cíclica	-
D_1	Razão cíclica do interruptor S_1	-
D_2	Razão cíclica do interruptor S_2	-
D_3	Relação entre Δt_3 e um período de operação T	-
D_5	Relação entre Δt_5 e um período de operação T	-
f	Frequência de operação	Hz

G	Ganho estático	-
$i_{C1}(t)$	Corrente instantânea no capacitor C_1	A
I_{C1}	Corrente média no Capacitor C_1	A
$i_D(t)$	Corrente instantânea no Diodo D	A
$i_{D1}(t)$	Corrente instantânea no Diodo D_1	A
$i_{D2}(t)$	Corrente instantânea no Diodo D_2	A
$i_{D3}(t)$	Corrente instantânea no Diodo D_3	A
$i_{D4}(t)$	Corrente instantânea no Diodo D_4	A
I_D	Corrente média no Diodo D	A
I_{D1}	Corrente média no Diodo D_1	A
I_{D2}	Corrente média no Diodo D_2	A
I_{D3}	Corrente média no Diodo D_3	A
I_{D4}	Corrente média no Diodo D_4	A
$I_{D(RMS)}$	Corrente eficaz no Diodo D	A
$I_{D1(RMS)}$	Corrente eficaz no Diodo D_1	A
$I_{D2(RMS)}$	Corrente eficaz no Diodo D_2	A
$I_{D3(RMS)}$	Corrente eficaz no Diodo D_3	A
$I_{D4(RMS)}$	Corrente eficaz no Diodo D_4	A
I_i	Corrente média na entrada da conversor	A
$i_L(t)$	Corrente instantânea no indutor L	A
$i_{L1}(t)$	Corrente instantânea no indutor L_1	A
$i_{L2}(t)$	Corrente instantânea no indutor L_2	A
I_L	Corrente média no indutor L	A
I_{L1}	Corrente média no indutor L_1	A
I_{L2}	Corrente média no indutor L_2	A
I_{L1m}	Corrente mínima no indutor L_1	A
I_{L1M}	Corrente máxima no indutor L_1	A
I_{L2m}	Corrente mínima no indutor L_2	A
I_{L2M}	Corrente máxima no indutor L_2	A
I_o	Corrente média na saída do conversor	A
$i_S(t)$	Corrente instantânea no interruptor S	A
$i_{S1}(t)$	Corrente instantânea no interruptor S_1	A
$i_{S2}(t)$	Corrente instantânea no interruptor S_2	A
I_S	Corrente média no interruptor S	A
I_{S1}	Corrente média no interruptor S_1	A
I_{S2}	Corrente média no interruptor S_2	A
$I_{S(RMS)}$	Corrente eficaz no interruptor S	A
$I_{S1(RMS)}$	Corrente eficaz no interruptor S_1	A
$I_{S2(RMS)}$	Corrente eficaz no interruptor S_2	A

L	Valor da indutância de L	H
L_1	Valor da indutância de L_1	H
L_2	Valor da indutância de L_2	H
L_{crit}	Valor crítico da indutância de L	H
P_o	Potência média de saída	W
P_i	Potência média de entrada	W
R_o	Resistência da carga	Ω
T	Período de operação	s
t_{on}	Período de condução da chave	-
t_{off}	Período de bloqueio da chave	-
V_i	Tensão média na entrada do conversor	V
$v_{D1}(t)$	Tensão instantânea no diodo D_1	V
$v_{D2}(t)$	Tensão instantânea no diodo D_2	V
$v_{D3}(t)$	Tensão instantânea no diodo D_3	V
$v_{D4}(t)$	Tensão instantânea no diodo D_4	V
V_{D1}	Tensão média no diodo D_1	V
V_{D2}	Tensão média no diodo D_2	V
V_{D3}	Tensão média no diodo D_3	V
V_{D4}	Tensão média no diodo D_4	V
V_{C1}	Tensão média no capacitor C_1	V
$v_{L1}(t)$	Tensão instantânea no indutor L_1	V
$v_{L2}(t)$	Tensão instantânea no indutor L_2	V
V_{L1}	Tensão média no indutor L_1	V
V_{L2}	Tensão média no indutor L_2	V
$V_L(t)$	Tensão instantânea no indutor L	V
$V_{L1}(t)$	Tensão instantânea no indutor L_1	V
$V_{L2}(t)$	Tensão instantânea no indutor L_2	V
V_o	Tensão média na saída do conversor	V
$v_S(t)$	Tensão instantânea no interruptor S	V
$v_{S1}(t)$	Tensão instantânea no interruptor S_1	V
$v_{S2}(t)$	Tensão instantânea no interruptor S_2	V
V_{S1}	Tensão média no interruptor S_1	V
V_{S2}	Tensão média no interruptor S_2	V
ΔI_L	Ondulação da corrente em L	A
ΔI_{L1}	Ondulação da corrente em L_1	A
ΔI_{L2}	Ondulação da corrente em L_2	A
Δt	Intervalo de tempo	s
Δt_1	Intervalo de tempo da condução de S_1	s
Δt_2	Intervalo de tempo da condução de S_2	s

Δt_3	Intervalo de tempo da 1ª etapa de operação do conversor	s
Δt_4	Intervalo de tempo da 4ª etapa de operação do conversor	s
Δt_5	Intervalo de tempo que S_1 e S_2 permanecem bloqueados	s
ΔV_C	Varição da tensão no capacitor C	V
ΔV_{C1}	Varição da tensão no capacitor C_1	V
ΔV_{Cf}	Varição da tensão no capacitor C_f	V
ΔV_o	Varição da tensão de saída	V
\propto	Relação entre D_1 e D_2	-

Simbologia dos elementos utilizados nas figuras e no texto

Símbolo	Descrição
C	Capacitor
C_f	Capacitor de saída
D	Diodo
L	Indutor
R_o	Resistência de saída (carga)
S	Interruptor comandado
V_i	Fonte de tensão de entrada
V_o	Fonte de tensão de saída

Símbolos de unidades de grandezas físicas

Símbolo	Descrição
A	ampère
F	farad
H	henry
Hz	hertz
s	segundo
V	volt
W	watt
Ω	ohm

Sumário

1	INTRODUÇÃO	29
1.1	Motivação	31
1.2	Justificativa	32
1.3	Objetivos	33
1.4	Organização do Trabalho	33
1.5	Trabalhos publicados	35
1.6	Conclusão	35
2	CONVERSORES <i>BOOST</i>	37
2.1	Conversor <i>boost</i> tradicional	37
2.1.1	Etapas de operação do conversor <i>boost</i> tradicional	37
2.1.2	Modulação por largura de pulso PWM	38
2.1.3	Ganho estático ideal do conversor <i>boost</i> tradicional	40
2.1.4	Formas de onda básicas e análise quantitativa do conversor <i>boost</i> tradicional	42
2.2	Conversor <i>boost</i> em cascata	45
2.2.1	Etapas de operação do conversor <i>boost</i> em cascata	45
2.2.2	Ganho estático ideal do conversor <i>boost</i> em cascata	47
2.2.3	Formas de onda básicas do conversor <i>boost</i> em cascata	50
2.3	Conversor <i>boost</i> quadrático	51
2.3.1	Etapas de operação do conversor <i>boost</i> quadrático	52
2.3.2	Ganho estático ideal do conversor <i>boost</i> quadrático	52
2.3.3	Formas de onda básicas e análise quantitativa do conversor <i>boost</i> quadrático	55
2.4	Conversor <i>boost</i> quadrático G	57
2.4.1	Etapas de operação do conversor <i>boost</i> quadrático G	57
2.4.2	Ganho estático ideal do conversor <i>boost</i> quadrático G	58
2.4.3	Formas de onda básicas do conversor <i>boost</i> quadrático G	61
2.5	Conversor <i>boost</i> quadrático de três níveis	64
2.5.1	Modulação por largura de pulso PWM para três níveis	64
2.5.2	Etapas de operação do conversor <i>boost</i> quadrático de três níveis	66
2.5.3	Ganho estático ideal do conversor <i>boost</i> quadrático de três níveis	69
2.5.4	Formas de onda básicas e análise quantitativa do conversor <i>boost</i> quadrático de três níveis	72
2.6	Conclusão	79

3	CONVERSORES <i>BOOST</i> QUADRÁTICO G DE TRÊS NÍVEIS	81
3.1	Topologia	81
3.1.1	Etapas de operação do conversor <i>boost</i> quadrático G de três níveis . . .	82
3.1.2	Formas de onda básicas do conversor <i>boost</i> quadrático G de três níveis .	85
3.1.3	Ganho estático ideal do conversor <i>boost</i> quadrático G de três níveis . . .	85
3.1.4	Ondulação de corrente nos indutores	90
3.1.4.1	Indutor L_1	93
3.1.4.2	Indutor L_2	94
3.1.4.3	Indutâncias críticas	95
3.1.5	Esforços de tensão e corrente de S_1 e S_2	95
3.1.6	Capacitores	96
3.1.7	Diodos	96
3.2	Conclusão	97
4	METODOLOGIA DE PROJETO	99
4.1	Valores de corrente e tensão	99
4.1.1	Indutores	100
4.1.2	Interruptores S_1 e S_2	101
4.1.3	Capacitores	101
4.1.4	Diodos	102
4.2	Circuito de comando dos interruptores	104
4.3	Conclusão	105
5	RESULTADOS EXPERIMENTAIS E DE SIMULAÇÃO	109
5.1	Simulação	109
5.1.1	<i>Layout</i> do circuito simulado	109
5.2	Prototipagem do circuito	110
5.3	Principais formas de onda	110
5.4	Conclusão	118
6	CONCLUSÕES FINAIS	121
	Referências	123
	APÊNDICE A – CIRCUITO DE POTÊNCIA	127
A.1	Diagrama elétrico do circuito de potência	127
A.2	Arquivo para confecção da placa de circuito impresso	128
	APÊNDICE B – CIRCUITO DE COMANDO	129

B.1	Diagrama elétrico	129
B.2	Projeto da placa de comando	130
B.3	Projeção da placa em 3D	130
	APÊNDICE C – SIMULAÇÃO	131
C.1	Circuito utilizado na simulação	131
C.2	Código do programa em Linguagem C	132
	APÊNDICE D – PROTÓTIPOS	135
D.1	Placa com <i>buffer</i> e <i>optodrive</i>	135
D.2	Placa de potência	135

1 Introdução

A eletrônica de potência basicamente pode ser definida como a aplicação da eletrônica em estado sólido para o controle e conversão da energia elétrica. Durante o final dos anos 80 e início dos anos 90 ela apresentou um crescimento vertiginoso ao redor do mundo. Atuando na forma e no condicionamento da energia desde sua geração até o usuário final, ela ainda encontra um cenário favorável de crescimento pelas próximas décadas, e somando-se à isso a tendência de desenvolvimento de novos dispositivos de potência e microprocessadores cada vez mais rápidos e eficientes, suas aplicações passam a um patamar quase inimaginável (RASHID, 1999).

Com seu início em meados dos anos de 1900 nos retificadores à arco de mercúrio (IOI-NOVICI, 2013), a eletrônica de potência teve em 1948 sua primeira revolução, quando Bardeen, Brattain e Schockley da Bell Telephone Laboratories desenvolveram o transistor de silício, material este que se tornaria a base da indústria eletrônica, estando presente também no próximo grande passo do setor, quando novamente a Bell Telephone Laboratories desenvolve o transistor disparável PNP, definido como tiristor ou retificador controlado de silício SCR (do inglês *Silicon-controlled rectifier*). Em 1958 a General Electric Company desenvolve o tiristor comercial, conhecida como a segunda revolução da eletrônica possibilitou o desenvolvimento de diversos dispositivos semicondutores de potência e de novas técnicas de conversão de energia com a utilização dos conversores estáticos.

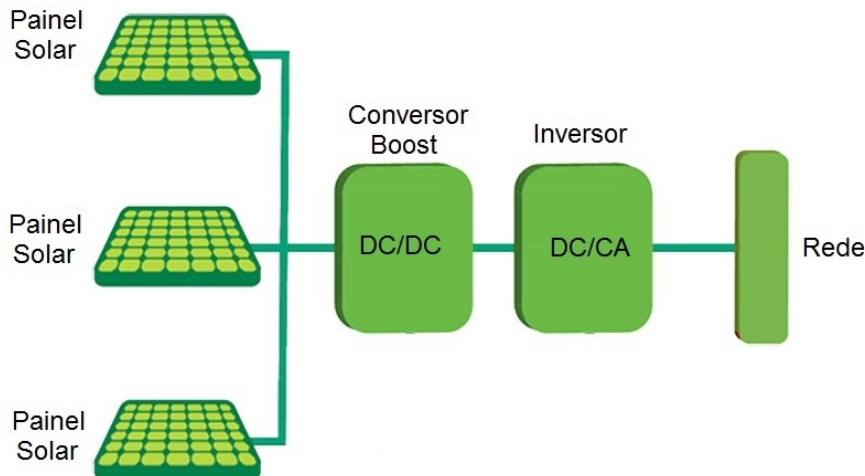
Define-se por conversor estático um circuito composto por elementos ativos, como BJT (do inglês *bipolar junction transistor*), MOSFET (do inglês *metal-oxide semiconductor field effect transistor*), IGBT (do inglês *insulated-gate bipolar transistor*), além de tiristores e diodos que são associados à elementos passivos (indutor, capacitor e resistor) segundo um parâmetro pré-estabelecido. Dentre os principais grupos de conversores estáticos destaca-se na eletrônica de potência os conversores CC-CC. Basicamente a combinação indutor e/ou capacitor e um dispositivo de estado sólido operando em modo de chaveamento são capazes de alterar o valor médio da tensão de saída variando-se a proporção do tempo em que a chave permanece conduzindo (AHMED, 2011). Tais conversores possuem grande empregabilidade industrial e comercial cumprindo a função de elevar ou rebaixar os níveis de tensão CC (BARBI; MARTINS, 2000).

O conversor abaixador de tensão, também denominado de *buck* ou ainda *step-down* produz uma tensão de saída menor ou igual à tensão de entrada. Os conversores elevadores, também conhecidos como conversores *step-up* ou conversores *boost*, são utilizados onde a tensão de saída precisa ser igual ou maior que a tensão de entrada (AHMED, 2011). Com aplicações típicas em sistemas de geração alternativa de energia através de

painéis fotovoltaicos, células de combustíveis ou em fontes de alimentação ininterruptas, também chamadas de UPS (do inglês *uninterruptible power supply*), esses conversores se fazem necessários para elevar os valores médios de tensão antes de sua inversão, uma vez que para a conexão destas fontes à rede ou para alimentação de cargas isoladas, é necessária a utilização de inversores CC-CA que necessitam de valores médios de tensão superiores aos fornecidos pelos painéis fotovoltaicos, células de combustíveis e bancos de baterias.

Na Figura 1 temos uma aplicação típica dos conversores *boost* aplicados em um conjunto de geração fotovoltaica, os painéis solares convertem a energia solar em energia elétrica, a qual tem seu valor de tensão elevado no conversor elevador e então é transformada em Corrente Alternada pelo inversor e finalmente conectada à rede.

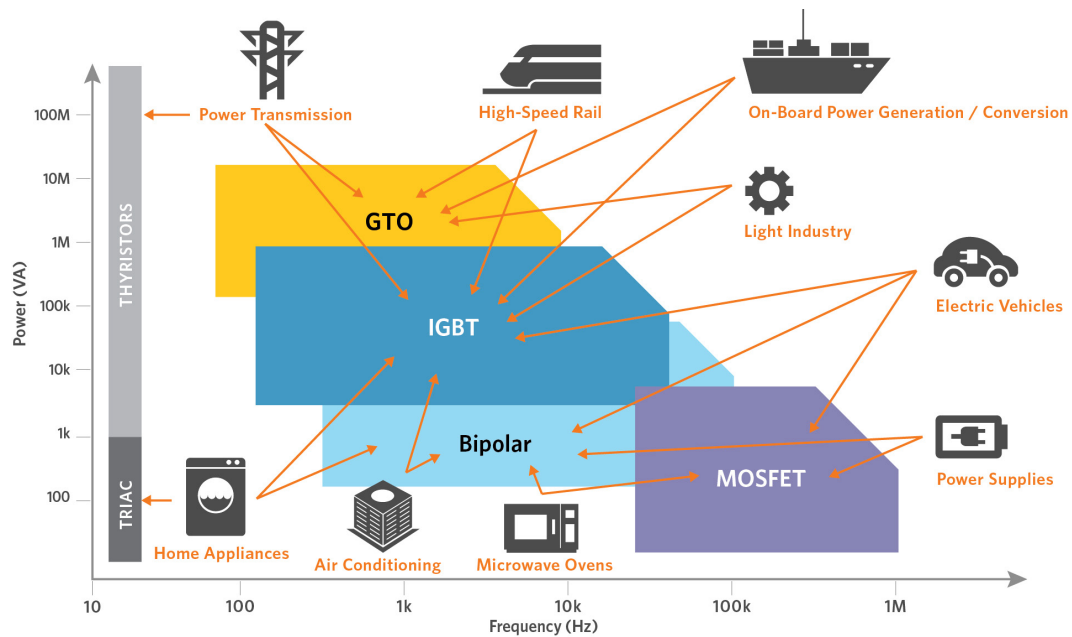
Figura 1 – Diagrama típico de painéis fotovoltaicos conectados à rede.



Fonte: O autor.

A técnica de chaveamento utilizada nos conversores CC-CC é denominada de Modulação por Largura de Pulso (MLP) ou Modulação PWM (do inglês *pulse-width modulation*). A utilização de altas ou baixas frequências de operação requerem dispositivos de chaveamento que respondam à esta aplicação e que também satisfaçam as condições de tensão e corrente do circuito. Em aplicações onde altos valores de tensão e corrente são encontrados os elementos utilizados para chaveamento são os tiristores, nas aplicações onde altas frequências passam a ser utilizadas os transistores de potência são mais encontrados. Destacam-se dentre estes o MOSFET e o IGBT, o primeiro é um transistor de efeito de campo, apresenta alto ganho, não possui problemas do fenômeno da ruptura secundária, necessita de uma baixa corrente de entrada e são controlados por tensão, resultando em altas velocidades de chaveamento, que é obtido com o dispositivo operando em sua região linear (RASHID, 1999). O IGBT, ou transistor bipolar de porta isolada, é utilizado para alta tensão, alta corrente e frequência de até 20 kHz. Possuem características de aciona-

Figura 2 – Diagrama de utilização dos dispositivos de eletrônica de potência.



Fonte: <http://www.appliedmaterials.com/nanochip/nanochip-fab-solutions/december-2013/power-struggle>.

mento dos MOSFETs e capacidade de alta corrente e baixa tensão de saturação de um transistor bipolar.

Na Figura 2 temos um panorama atual acerca da utilização dos dispositivos de potência ao redor do mundo. Setores industriais como trens de alta velocidade, carros elétricos e fontes de energias alternativas, provavelmente demandarão por novas tecnologias, aumentando a pressão para dispositivos cada vez menores e mais eficientes, que operem em altas frequências e alta potência.

1.1 Motivação

No Brasil, como no resto do mundo, a demanda por fontes de combustíveis denominadas não fósseis aumenta significativamente a cada ano, baseada no fato de serem rotuladas como renováveis e ainda causarem pouco ou nenhum impacto ambiental, elas já encontram na legislação Brasileira uma diretriz à ser seguida. A resolução n.º 482 de 2012 da Agência Nacional de Energia Elétrica - ANEEL, estabelece entre outros assuntos, as condições gerais para o acesso de microgeração e minigeração distribuída aos sistemas de distribuição de energia elétrica (RESOLUCAO NORMATIVA N.º 482, 2012). Em outras palavras, estabelece normas para que pequenas unidades geradoras, tais como residências e indústrias, produzam energia para consumo próprio e ainda forneçam ao sistema seu excedente sob o regime de compensação, o que torna ainda mais viável a implantação de tais sistemas. Somando-se a isto, o desenvolvimento da indústria automobilística, naval e aeroespacial, a demanda por dispositivos de alto rendimento cresce cada vez mais (IOINOVICI, 2013), de forma que estudos recentes divulgados em (INTERNATIONAL

ENERGY AGENCY, 2013) demonstram que a demanda mundial por energia crescerá cerca de 70 % em 20 anos e a expansão das fontes de energias renováveis terão grande influência na capacidade da humanidade conduzir o planeta de forma mais segura, confiável e sustentável (BELTRAME et al., 2014). Diante de tal cenário, alguns países desenvolvidos estão um passo à frente na questão estratégica, como é o caso dos Estados Unidos, que possui desde 2007 uma política de modernização do sistema elétrico com uso de redes inteligentes (BRANDAO et al., 2013) e que conforme anunciado recentemente pela Casa Branca, estabeleceu um plano de ação juntamente com México e Canadá, onde os três países estipulam (entre outras metas ambientais) o ano de 2025 como prazo final para que 50 % de suas matrizes energéticas sejam oriundas de fontes consideradas limpas (HOUSE, 2016).

Neste cenário, a necessidade de conversores elevadores de tensão para aplicação em fontes alternativa de energia possuem demanda crescente e também evoluem em busca de alto rendimento. Diversas famílias de conversores possuem características intrínsecas à sua arquitetura e cumprem requisitos específicos de cada aplicação, tais como: alto ganho de tensão, controlabilidade, alta eficiência, frequência de chaveamento e outros.

1.2 Justificativa

Para cada aplicação de conversores elevadores, algumas considerações iniciais devem ser feitas, estas condições geralmente são fatores limitantes que delineiam o projeto dando forma ao circuito. Quando se busca altos ganhos de tensão ou simplesmente uma tensão de saída elevada, o circuito passa a apresentar algumas características que podem inviabilizar a utilização de certos componentes ou até mesmo do projeto como um todo. Dependendo das limitações impostas é possível que se altere a arquitetura do circuito para que o mesmo passe a apresentar uma condição favorável para a utilização de componentes específicos e ainda mantenha as características de ganho e tensão especificados.

Dessa forma, todas as topologias de conversores apresentados na literatura trazem alguma característica de funcionamento e dimensionamento que os diferenciam dos demais, e suas aplicações ficam condicionadas ao cumprimento das características impostas no projeto. Em aplicações onde as tensões de entrada, de saída, ou ainda ambas são elevadas, os conversores *boost* tradicionais podem ficar limitados, dentre outros motivos, pela tensão de bloqueio das chaves, o que tornaria inviável a utilização de apenas um interruptor do tipo MOSFET. Desta forma, conversores multiníveis possibilitam através do uso de mais de um interruptor uma divisão de tensão entre as chaves, possibilitando a construção de conversores que possam utilizar MOSFETs como interruptores e consequentemente operar com frequências elevadas (acima de 20 kHz), obtendo um alto rendimento que pode não ser obtido com a utilização de IGBT's.

1.3 Objetivos

O objetivo principal do trabalho é o desenvolvimento de uma nova topologia de conversores elevadores CC-CC quadráticos de três níveis. O conversor apresentará uma melhor divisão de tensão entre as chaves quando comparado à outras topologias propostas, como em (BOTTARELLI et al., 2007), o que propiciará a utilização de chaves com menor capacidade de bloqueio ou um aumento da tensões envolvidas na conversão. O circuito deverá operar com tensão de entrada de 36 V, tensão de saída de 360 V, potência de 400 W e frequência de chaveamento de 50 kHz. Mesmo não sendo o controle em malha fechada o objetivo final deste trabalho, o chaveamento dos MOSFETs será efetuado através de circuitos *buffers* e isoladores ópticos com sinais PWM gerados por um controlador de sinal digital DSC (do inglês *digital signal controller*) Texas TMDSDOCK28335:TMS320F28335 Experimenter Kit. A utilização do DSC além de possibilitar uma maior familiarização com o controlador e vantagens futuras, também é de grande valia para a variação dos ciclos de trabalho das chaves de uma maneira mais eficiente. Sem a necessidade de alteração de circuitos integrados (CI's) e demais componentes do circuito, esta variação pode ser feita através do próprio *software* que simulará o circuito, uma vez que o mesmo é capaz de gerar o código necessário para a operação do DSC.

Será também realizada uma análise no comportamento de alguns conversores básicos utilizados para o desenvolvimento desta topologia, de forma que algumas características de funcionamento desses circuitos possam ser levantadas e comparadas com a topologia proposta. Como resultado final, o conversor deverá apresentar a característica de operação com tensão de bloqueio reduzida nas chaves quando comparado à seu antecessor, o conversor *boost* quadrático de três níveis.

O circuito será analisado qualitativamente e simulado. Programas computacionais como *Psim* e *Matlab* serão utilizados para as análises teóricas e comprovação prévia dos resultados teóricos. Posteriormente o circuito será prototipado e suas características de funcionamento analisadas.

1.4 Organização do Trabalho

Para uma melhor organização textual, a presente dissertação está dividida em 06 capítulos e basicamente apresenta - em ordem crescente - o levantamento bibliográfico necessário para o desenvolvimento do trabalho, a apresentação do circuito proposto passando pela simulação e implementação do mesmo, seguida pelos resultados finais e apêndices.

O Capítulo 1 dispensa maiores explicações por ser o atual e trazer informações básicas sobre o trabalho e apresentá-lo de forma geral.

No Capítulo 2 são apresentadas algumas topologias básicas de conversores *boost* que

apresentam ganho estático simples e quadráticos. Iniciando nas topologias elementares e pontuando algumas características fundamentais de operação, o presente capítulo se desenvolve também com explicações acerca da modulação utilizada nesses conversores. Denominada de modulação por largura de pulso PWM ela será analisada em duas ocasiões. Na primeira delas, em uma forma mais simples, o PWM é utilizado para gerar apenas um sinal de saída, de forma que apenas uma chave pode ser comandada ou caso mais de uma chave for acionada por este sinal, elas terão os mesmos tempos de operação e apresentarão comutação simultânea. Em um segundo momento, o PWM possui uma característica diferenciada, sua aplicação se dará em conversores quadráticos de três níveis onde as chaves operam com tempos distintos e não comutam no mesmo instante, de forma que o PWM gere dois sinais completamente distintos um do outro. Os conversores que utilizam este tipo de modulação são chamados de conversores *boost* de três níveis e apresentam diferentes níveis de tensão de bloqueio em suas chaves. O capítulo se encerra com a explicação desta família de conversores e a bibliografia apresentada até o momento possibilita a apresentação da topologia proposta no capítulo seguinte.

No Capítulo 3 é apresentado o conversor *boost* G de três níveis bem como suas análises qualitativa e quantitativa. Iniciando com algumas considerações gerais sobre a topologia e as etapas de operação do conversor com suas principais formas de onda com o conversor operando em Modo de Condução Contínua (MCC) ou CCM (do inglês *Continuous Conduction Mode* e em Modo de Condução Descontínua Parcial (MCDP) ou PDCM (do inglês *Partial Discontinuous Conduction Mode*. O ganho estático do conversor será demonstrado e seus elementos dimensionados, com destaque para as correntes nos indutores e as indutâncias críticas que definem a operação em condução contínua, apresenta-se também entre outros, os esforços nas chaves que deverão operar abaixo das tensão de saída do circuito.

A metodologia de projeto é apresentada no Capítulo 04, nesta etapa apresenta-se os elementos do circuito de controle e de potência, circuitos integrados auxiliares ao DSC também são identificados. Os valores nominais do circuito são definidos, alguns parâmetros são estipulados e com base nestas informações os principais valores de tensão e corrente são calculados e então os elementos do circuito passam a ser definidos.

Na sequência, o Capítulo 05 traz os resultados experimentais e de simulação. Os valores e o comportamento gráfico de algumas variáveis simuladas serão analisados juntamente com os sinais colhidos em bancada e deverão comprovar as características do circuito previamente estabelecidas. O capítulo se encerra com a análise final dos resultados e a resposta gráfica que demonstra o rendimento do circuito.

Finalizando, o Capítulo 06 apresenta as conclusões finais do trabalho, onde uma análise geral é efetuada pontuando alguns dos principais objetivos atingidos durante o processo e deixando como sugestão alguns passos à serem tomados em trabalhos futuros.

1.5 Trabalhos publicados

Como resultado dos trabalhos, houve a publicação dos artigos:

Conversor Boost Quadrático New G de Três Níveis, Marcelo Fiori, Lúcio dos Reis Barbosa. *XXXIII International Sodebras Congress*, na cidade de Salvador/BA em Maio de 2015, com posterior publicação na revista online SODEBRAS, volume 10, n.º 116 - Agosto de 2015.

Soft-Switched Interleaved Boost Converter with Quadratic Voltage Gain for Renewable Energy Applications, João L. Dallamuta, Marcelo Fiori, Mikael N. F. Oliveira, Aziz Demian Jr and Lúcio R. Barbosa. *IJET: International Journal of Engineering and Technology*, v. 16, p. 09-17, 2016.

E a submissão do artigo abaixo descrito.

Conversor Boost Quadrático G de Três Níveis, Marcelo Fiori e Lúcio dos Reis Barbosa. *Revista Eletrônica de Potência da SOBRAEP, Associação Brasileira de Eletrônica de Potência*.

1.6 Conclusão

O conteúdo apresentado demonstra a importância da eletrônica de potência na conversão de energia bem como dos conversores elevadores aplicados principalmente em sistemas de geração alternativos, os quais já encontram legislação específica para sua implantação e pesquisas que demonstram considerável aumento de sua demanda, de forma que o desenvolvimento desses conversores acompanharão tal crescimento e apresentem arquiteturas inovadoras com características específicas e de alto rendimento.

Com o final da ambientação geral do trabalho, onde um panorama acerca da eletrônica de potência é apresentado e suas aplicações em conversores elevadores justificada, o capítulo é finalizado com a produção gerada pelo trabalho. No capítulo seguinte, algumas das topologias de conversores elevadores serão analisadas bem como suas principais características destacadas.

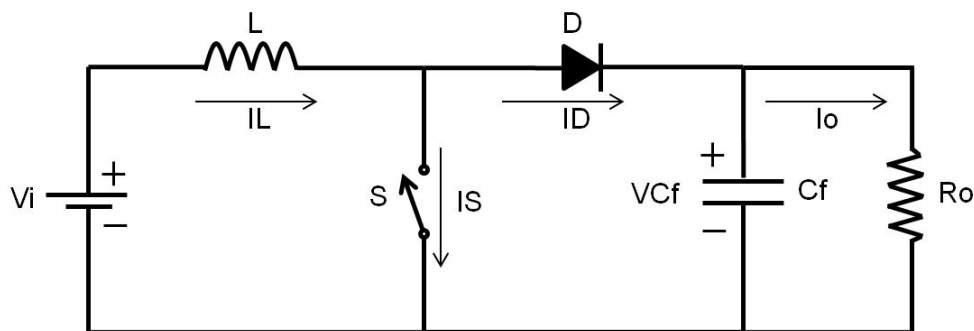
2 Conversores *boost*

Neste capítulo serão apresentadas algumas das principais topologias de conversores elevadores. Esses conversores, também chamados de reguladores chaveados, em geral convertem uma tensão CC, normalmente não regulada, em uma tensão CC regulada de saída. Na grande maioria dos casos utilizam BJT, MOSFET ou IGBT de potência como elementos de chaveamento, e sua regulação normalmente utiliza a modulação por largura de pulso PWM (RASHID, 1999).

2.1 Conversor *boost* tradicional

Um conversor *boost* tradicional pode ser visualizado na Figura 3. A operação do circuito pode ser dividida em duas etapas. Na primeira delas a chave S está em condução e na segunda a chave está em bloqueio. Basicamente o circuito é formado por uma fonte de tensão V_i , um Indutor L, uma chave comandada S, um diodo D, um capacitor de saída C_f que tem a função de filtrar o sinal e manter a tensão de saída contínua, e a resistência da carga R_o .

Figura 3 – Conversor *boost* tradicional.



Fonte: O autor.

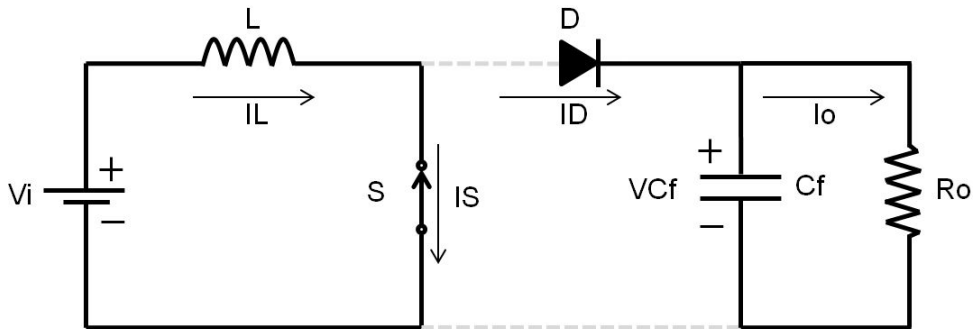
2.1.1 Etapas de operação do conversor *boost* tradicional

As etapas de operação do conversor *boost* bem como as características de seu funcionamento serão analisadas considerando que o circuito trabalha com componentes ideais e também opera em modo de condução contínua (MCC), o que significa que durante o funcionamento do conversor a corrente no indutor não se anula, ou seja, em nenhuma etapa de operação os indutores apresentarão corrente nula.

A primeira etapa de funcionamento do circuito é visualizada na Figura 4. Esta etapa se inicia com a condução da chave S em $t = 0$ e termina no instante em que a chave entra

em bloqueio em $t = 1$ (t_0 à t_1). Neste período a corrente de entrada cresce magnetizando o indutor L através da malha formada por L, S e V_i . O capacitor de filtro C_f mantém a tensão na carga com o bloqueio do diodo D.

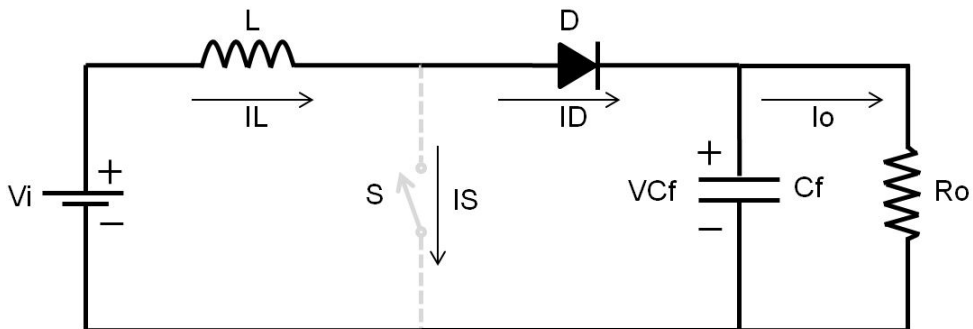
Figura 4 – Primeira etapa de operação do conversor *boost*.



Fonte: O autor.

Na segunda etapa de operação, Figura 5, a chave permanece bloqueada durante o intervalo definido por t_{off} (t_1 à t_2). Neste período a tensão da fonte se soma a do indutor L, que nesse instante passa a desmagnetizar e polariza diretamente o diodo D, fornecendo energia à carga e ao capacitor C_f .

Figura 5 – Segunda etapa de operação do conversor *boost*.



Fonte: O autor.

2.1.2 Modulação por largura de pulso PWM

O comando da chave do circuito é operado através da técnica denominada de modulação por largura de pulso PWM. Ela possibilita o controle da tensão de saída dos conversores mesmo que haja variação da tensão de entrada e da carga. Um pulso de comando e suas definições são demonstrados na Figura 6. O período total é representado pela letra T , o tempo em que a chave está conduzindo é denominada de t_{on} e o tempo de bloqueio é chamada de t_{off} . A tensão média de saída é controlada através da duração do tempo de abertura e fechamento da chave.

A relação entre o período de condução e o período total é definida como ciclo de trabalho e é representada pela letra D , conforme equação 2.1.

$$D = \frac{t_{on}}{T} \quad (2.1)$$

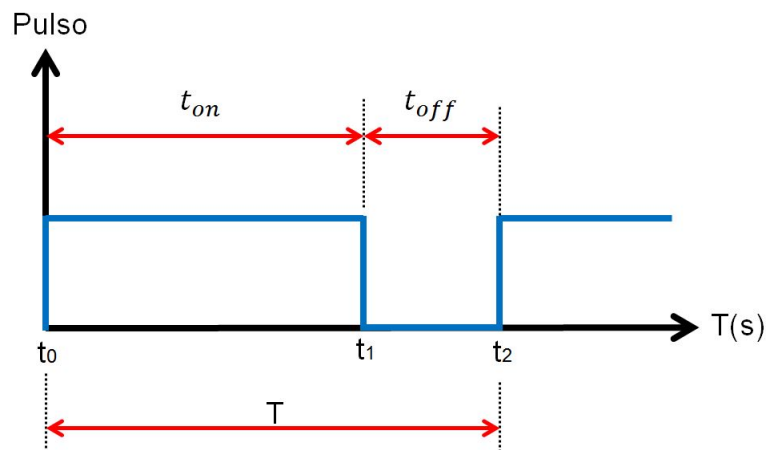
Desta forma, encontra-se os períodos t_{on} e t_{off} em função do ciclo de trabalho em 2.2 e 2.3, respectivamente. Isolando o ciclo de trabalho de 2.3 chega-se a 2.4.

$$t_{on} = D.T \quad (2.2)$$

$$t_{off} = T(1 - D) \quad (2.3)$$

$$\frac{T}{t_{off}} = \frac{1}{(1 - D)} \quad (2.4)$$

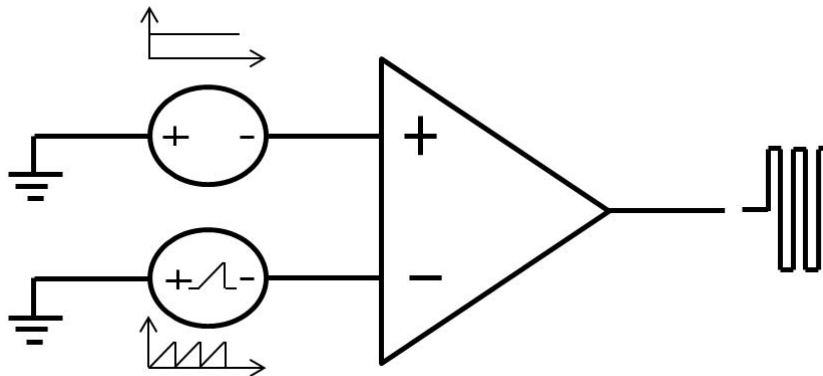
Figura 6 – Pulso de controle do conversor.



Fonte: O autor.

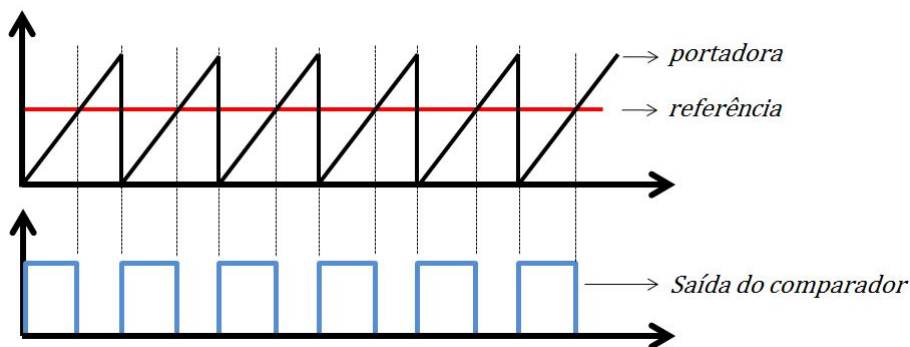
A largura do pulso de saída varia de acordo com a amplitude de um sinal usado como referência que é comparado com um sinal portador através de um modulador, desta forma, obtém-se a modulação por largura de pulso, conforme a Figura 7. O sinal de referência é basicamente o sinal de tensão ou corrente que se pretende alcançar. Nos conversores CC-CC essa referência é um sinal de tensão contínuo, tendo em vista que estes conversores buscam uma tensão de saída contínua. A portadora por sua vez, é um sinal de alta frequência que define a razão cíclica e a frequência de comutação, um sinal dente de serra é utilizado como sinal portador nos conversores CC-CC. As formas de onda para um conversor CC-CC são visualizadas na Figura 8. A modulação por largura de pulso também pode ser utilizada em conversores que utilizam comutação suave. Através de circuitos ressonantes as chaves operam em modo ressonante durante a comutação e no restante do período retornam ao PWM. Esta família de conversores é chamada de conversores PWM de comutação suave e são utilizadas em conversores que utilizam altas frequências de chaveamento, como em (BARBOSA, 2011).

Figura 7 – Circuito comparador gerador do PWM.



Fonte: O autor.

Figura 8 – Sinais de referência, da portadora e da saída do comparador.



Fonte: O autor.

2.1.3 Ganho estático ideal do conversor *boost* tradicional

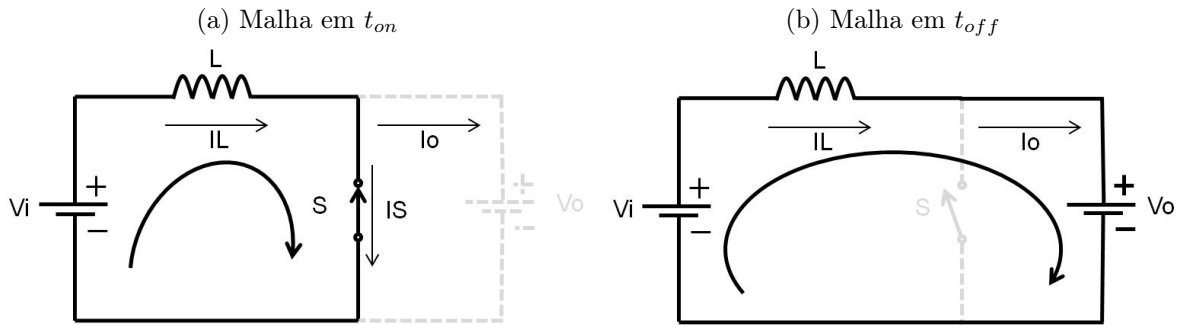
A razão da tensão de saída pela tensão de entrada do conversor *boost* é denominada de ganho estático (G). Este ganho pode ser calculado com base nas malhas formadas nas suas duas etapas de operação, tendo em vista que a soma das tensões nos indutores durante um período é nula (IOINOVICI, 2013). Para uma melhor visualização das malhas e simplificação na visualização do circuito, o capacitor de filtro C_f foi suprimido tendo em vista sua característica de filtragem do sinal de saída e a resistência da carga foi substituída por uma fonte de tensão de saída denominada de V_o .

As malhas formadas nos intervalos t_{on} e t_{off} estão representadas nas Figuras 9a e 9b, respectivamente.

Efetuando-se o balanço de fluxo magnético no indutor L no primeiro período de comutação temos:

$$-V_i + V_L = 0 \quad (2.5)$$

Figura 9 – Representação das malhas do circuito.



Fonte: O autor.

Dada a primeira etapa como t_{on} ;

$$V_L = V_i \cdot t_{on} \quad (2.6)$$

Substituindo 2.2 em 2.6 chega-se à;

$$V_L = V_i \cdot DT \quad (2.7)$$

Durante a segunda etapa de operação (9b) tem-se;

$$-V_i + V_L + V_o = 0 \quad (2.8)$$

Dado o período desta malha em t_{off} e substituindo com 2.3 chega-se a tensão no indutor no segundo período;

$$V_L = (V_i - V_o) \cdot (1 - D) \cdot T \quad (2.9)$$

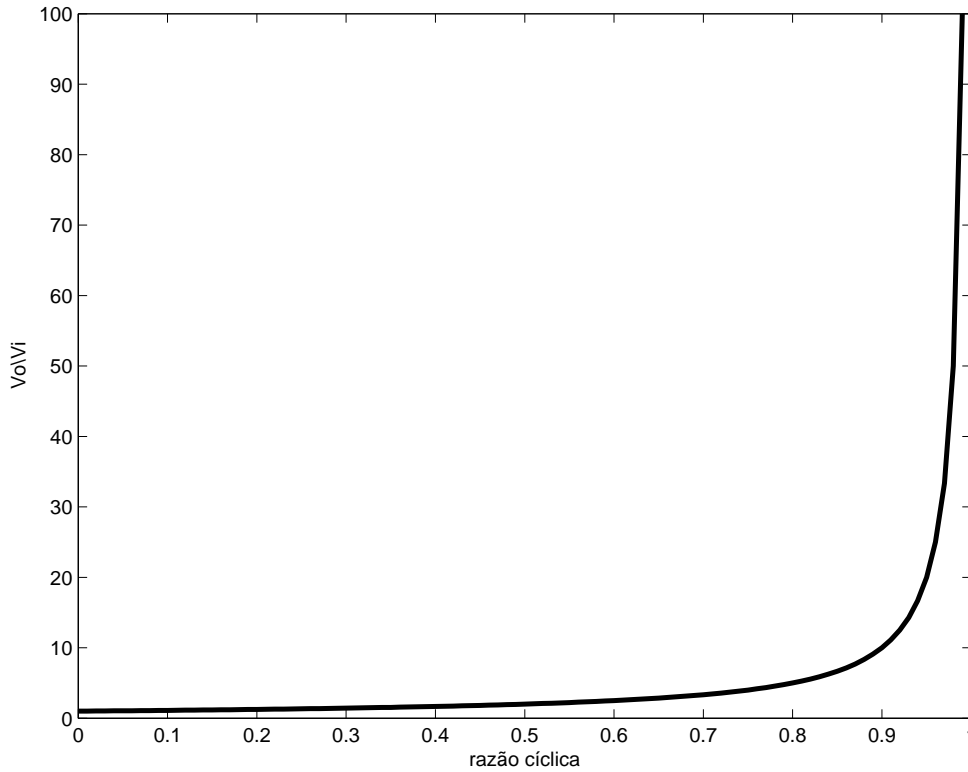
Considerando que a tensão média em um indutor é nula em um período completo, iguala-se 2.7 e 2.9 a zero;

$$V_i \cdot DT + (V_i - V_o) \cdot (1 - D) \cdot T = 0 \quad (2.10)$$

Trabalhando a equação obtém-se o ganho estático final do conversor.

$$\frac{V_o}{V_i} = \frac{1}{1 - D} \quad (2.11)$$

O gráfico do ganho estático do conversor *boost* tradicional é mostrado na Figura 10. Para aplicações onde altos ganhos são necessários, o ciclo de trabalho deve ser elevado, porém, com valores de D próximos da unidade o circuito opera em regime crítico e passa a apresentar baixo rendimento e dificuldade de controle, devido aos grandes valores da tensão de saída e a sua grande sensibilidade ao ciclo de trabalho (RASHID, 1999).

Figura 10 – Ganho estático ideal do conversor *boost* tradicional.

Fonte: O autor.

2.1.4 Formas de onda básicas e análise quantitativa do conversor *boost* tradicional

As principais formas de onda do conversor *boost* tradicional operando em MCC estão ilustradas na Figura 11. Observando-se o comportamento da corrente no indutor, verifica-se que a mesma varia entre dois valores (mínimo e máximo) e em nenhum momento é nula, demonstrando a operação em MCC. Para garantir esta condição, o indutor deverá ser dimensionado de forma que a corrente mínima nunca chegue à zero. Uma das formas de satisfazer esta condição é encontrando a indutância crítica dada em 2.12, as demais equações do circuito estão abaixo demonstradas (RASHID, 1999; IOINOVICI, 2013).

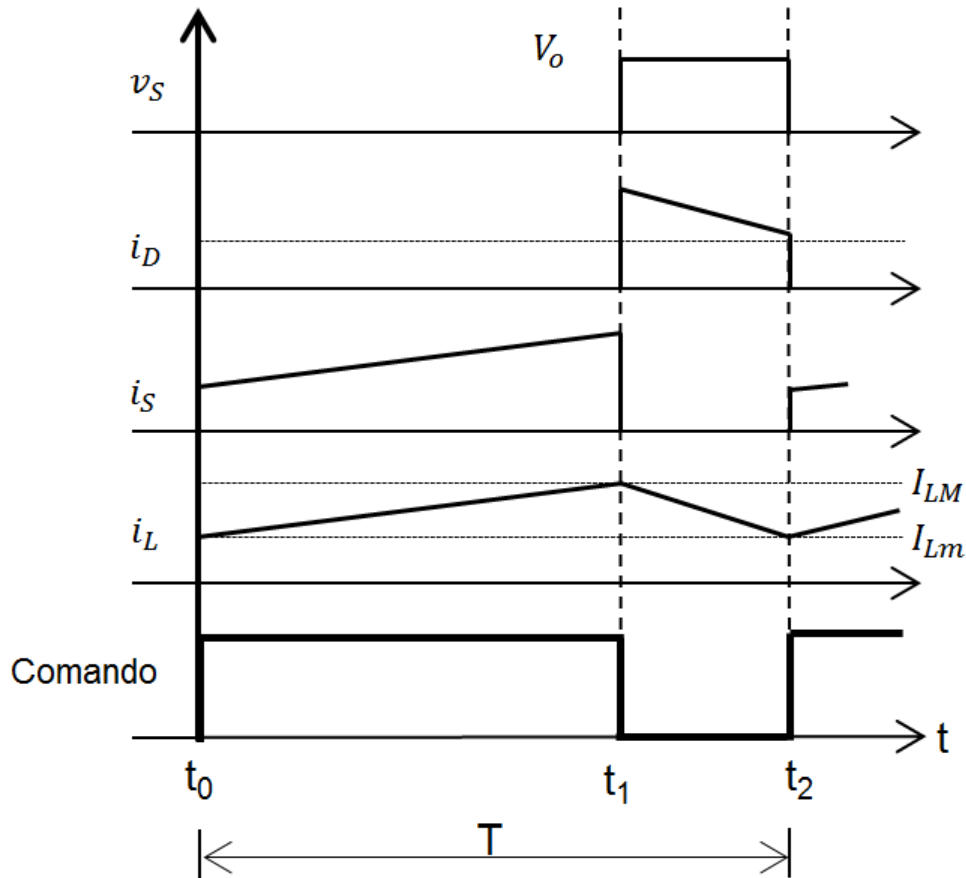
$$L_{crit} = \frac{V_i^2 \cdot D}{2 \cdot P_o \cdot f} \quad (2.12)$$

O indutor é carregado no intervalo Δt_1 (t_0 à t_1), momento no qual esta submetido à tensão V_i .

$$V_L(t) = L \frac{di_L(t)}{dt} \Rightarrow \frac{V_i}{L} = \frac{\Delta I_L}{\Delta t} \quad (2.13)$$

A ondulação da corrente no indutor é dada por;

$$\Delta I_L = \frac{V_i \cdot D}{L \cdot f} \quad (2.14)$$

Figura 11 – Principais formas de onda do conversor *boost* tradicional.

Fonte: O autor.

Isolando a indutância, tem-se;

$$L = \frac{V_i \cdot D}{\Delta I_L \cdot f} \quad (2.15)$$

Mantendo a variação média da corrente no indutor entre 10% e 15% também pode-se utilizar;

$$L = \frac{V_i \cdot D \cdot T}{(10 - 15)\% I_L} \quad (2.16)$$

Sendo ΔV_c a ondulação da tensão no capacitor que está em paralelo com a carga e portanto é igual a ondulação da tensão de saída do conversor ΔV_o , e o mesmo é descarregado pela corrente de carga I_o , de forma que;

$$I_C(t) = C \frac{dv_C(t)}{dt} \Rightarrow \frac{-V_o}{R_o \cdot C_f} = \frac{\Delta V_o}{\Delta t} \Rightarrow \frac{V_o}{R_o \cdot C_f} = \frac{\Delta V_o}{DT} \quad (2.17)$$

Chegando-se ao valor da capacitância;

$$C_f = \frac{V_o \cdot DT}{R_o \cdot \Delta V_o} \Rightarrow C_f = \frac{I_o \cdot D}{\Delta V_o \cdot f} \quad (2.18)$$

Padronizando a variação da tensão de saída em 1%, também encontra-se o valor da capacitância conforme 2.19.

$$\frac{\Delta V_o}{V_o} < 0.01 \iff C > \frac{100DT}{R_o} \quad (2.19)$$

Os valores das correntes de entrada I_i e de saída I_o são encontrados com base na potência do circuito e assumindo uma eficiência de 100% do circuito, de forma que;

$$P_i = P_o \quad (2.20)$$

$$V_i \cdot I_i = V_o \cdot I_o \quad (2.21)$$

$$\frac{I_i}{I_o} = \frac{V_o}{V_i} \quad (2.22)$$

Substituindo pelo ganho encontrado em 2.11 tem-se;

$$I_i = \frac{I_o}{1 - D} \quad (2.23)$$

E;

$$I_o = (1 - D) \cdot I_i \quad (2.24)$$

A corrente média no indutor é igual a corrente média de entrada;

$$I_L = \frac{I_o}{1 - D} \quad (2.25)$$

A correntes máximas e mínimas são dadas respectivamente por 2.26 e 2.27;

$$I_{max} = I_L + \frac{\Delta I_L}{2} \Rightarrow I_{max} = \frac{I_o}{1 - D} + \frac{V_i \cdot D}{2 \cdot L \cdot f} \quad (2.26)$$

$$I_{min} = I_L - \frac{\Delta I_L}{2} \Rightarrow I_{min} = \frac{I_o}{1 - D} - \frac{V_i \cdot D}{2 \cdot L \cdot f} \quad (2.27)$$

A corrente média na chave é dada por 2.28, tendo em vista que ela será a corrente de entrada pelo tempo da condução.

$$I_S = D \cdot I_i \quad (2.28)$$

A corrente média no diodo pode ser encontrada por 2.29;

$$I_D = (1 - D) \cdot I_i \quad (2.29)$$

Em circuitos onde a ondulação da corrente seja menor que 20% do valor médio da corrente de entrada, encontram-se os valores da correntes eficazes na chave e no diodo por 2.30 e 2.31.

$$I_{S(rms)} = \sqrt{D} \cdot I_i \quad (2.30)$$

$$I_{D(rms)} = \sqrt{1 - D} \cdot I_i \quad (2.31)$$

Para altos ciclos de trabalho os conversores *boost* tradicionais passam a apresentar problemas, pois apresentam algumas desvantagens como elevadas perdas na comutação e conseqüentemente passam a apresentar um baixo rendimento (HSIEH et al., 2013) e (LI; HE, 2011).

Buscando circuitos que apresentassem maior eficiência, outras famílias de conversores foram desenvolvidas. Conversores quadráticos permitem que ganhos estáticos elevados sejam alcançados com menores ciclos de trabalho. As famílias básicas de conversores quadráticos são apresentados à seguir, suas características básicas de operação se baseiam no conversor *boost* tradicional, de forma que o comportamento de alguns elementos permanecem iguais.

2.2 Conversor *boost* em cascata

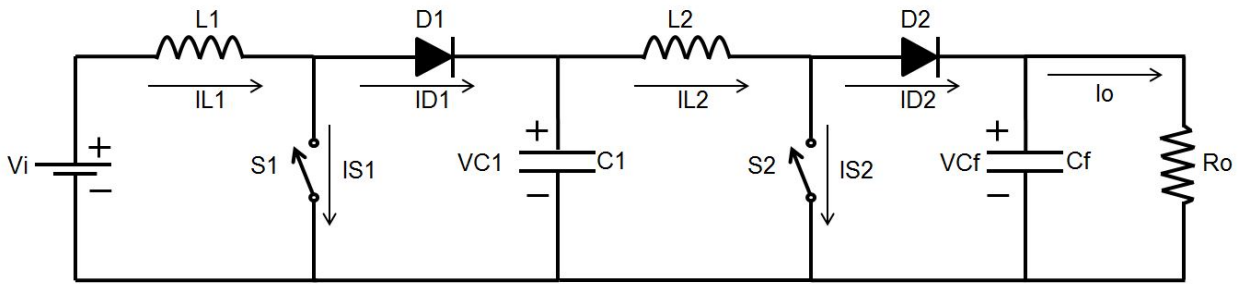
Em diversas aplicações, os conversores *boost* tradicionais ficam limitados por não cumprirem algumas especificações de projeto, dentre elas o ganho. Em muitas situações são exigidos conversores que consigam elevar a tensão de saída para valores superiores à capacidade dos conversores *boost* tradicionais (IOINOVICI, 2013). Desta forma, várias famílias de conversores foram sendo desenvolvidas buscando-se se aumentar o ganho estático do circuito. Uma das formas encontradas para sanar tais problemas foi o desenvolvimento dos conversores *boost* em cascata, como o apresentado em (HUBER; JOVANOVIC, 2000). Esta arquitetura basicamente apresenta dois conversores *boost* tradicionais em série e passa a ter ganho quadrático, ou seja, o conversor possui uma maior razão da tensão de saída pela tensão de entrada para um mesmo ciclo de trabalho quando comparado ao conversor *boost* tradicional (KADRI et al., 2010).

A Figura 12 apresenta um conversor *boost* em cascata. O conversor pode ser analisado como dois conversores em série, desta forma passa a apresentar duas chaves, dois indutores e agora conta com o capacitor C_1 que efetuará a ligação entre os dois conversores. As duas chaves (S_1 e S_2) atuam juntas ao mesmo sinal de comando, de forma que um sinal PWM simples pode ser utilizado para a operação das mesmas.

2.2.1 Etapas de operação do conversor *boost* em cascata

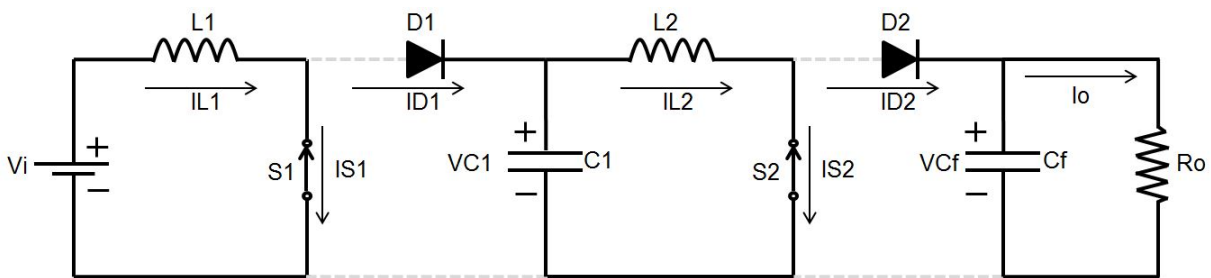
Como as duas chaves operam da mesma forma e sob o mesmo intervalo de tempo, o funcionamento deste conversor também pode ser dividido em duas etapas de operação.

Na primeira delas, conforme a Figura 13, ambas as chaves estão conduzindo (t_0 à t_1). Os dois diodos estão com anodos aterrados e portanto na condição de bloqueio. Neste

Figura 12 – Conversor *boost* em cascata.

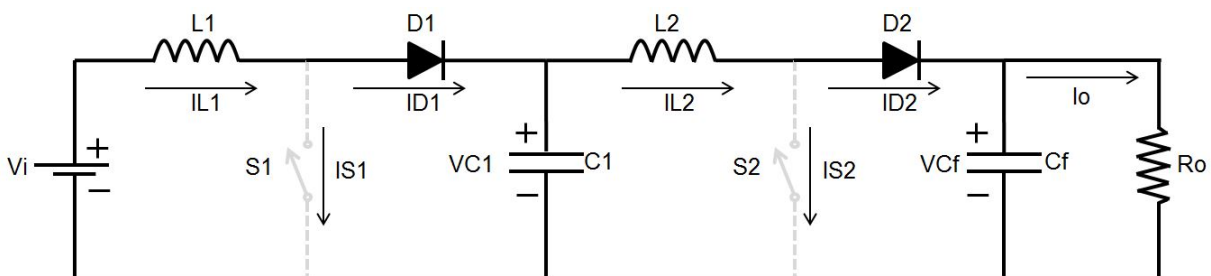
Fonte: O autor.

intervalo de tempo a fonte V_i magnetiza L_1 através da malha V_i , L_1 e S_1 . O indutor L_2 também é magnetizado durante este período por C_1 através da malha C_1 , L_2 e S_2 . A tensão na carga é mantida pelo capacitor de saída C_f .

Figura 13 – Primeira etapa de operação do conversor *boost* em cascata.

Fonte: O autor.

Durante a segunda etapa de operação as chaves estão em bloqueio. Esta etapa compreende os intervalos t_1 à t_2 e pode ser visualizada na Figura 14.

Figura 14 – Segunda etapa de operação do conversor *boost* em cascata.

Fonte: O autor.

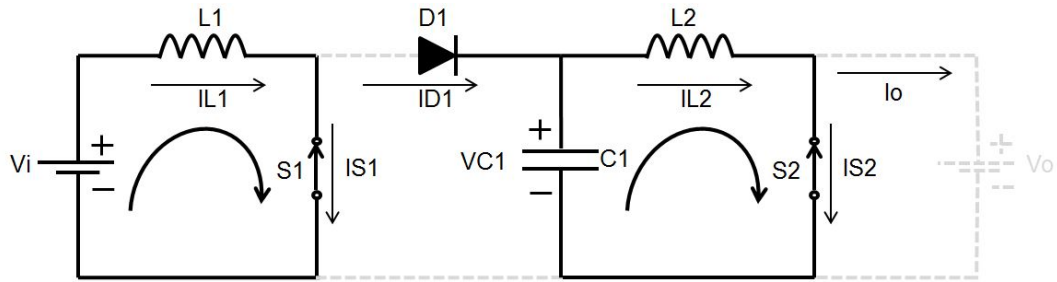
A energia armazenada no indutor L_1 durante a primeira etapa soma-se a fonte V_i e alimenta o capacitor C_1 . Da mesma forma L_2 se desmagnetiza alimentando o capacitor de saída C_f e a carga R_o .

2.2.2 Ganho estático ideal do conversor *boost* em cascata

Comportando-se como dois conversores em série, o ganho estático total do conversor passa a ser o produto dos ganhos de tensão individual de cada conversor associado. Da mesma forma que no conversor *boost* tradicional o ganho será encontrado analisando-se as malhas formadas nas duas etapas de operação, bem como o capacitor de saída C_f e o diodo D_2 foram suprimidos para facilitar a análise.

As malhas formadas durante o período t_{on} , Figura 15 correspondem ao período em que os indutores L_1 e L_2 se magnetizam. Em L_1 as malhas são dadas por;

Figura 15 – Malhas do período t_{on} do conversor *boost* em cascata.



Fonte: O autor.

$$-V_i + V_{L1} = 0 \quad (2.32)$$

$$V_{L1} = V_i \cdot t_{on} \quad (2.33)$$

$$V_{L1} = V_i \cdot DT \quad (2.34)$$

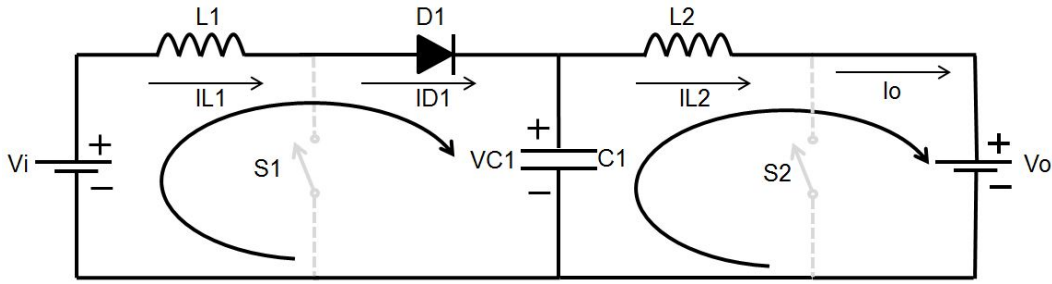
Em L_2 ;

$$-V_{C1} + V_{L2} = 0 \quad (2.35)$$

$$V_{L2} = V_{C1} \cdot t_{on} \quad (2.36)$$

$$V_{L2} = V_{C1} \cdot DT \quad (2.37)$$

Durante o período de tempo denominado como t_{off} no qual as chaves estão em bloqueio (Figura 16), os dois indutores estão descarregando, a malha em L_1 é dada por;

Figura 16 – Malhas do período t_{off} do conversor *boost* em cascata.

Fonte: O autor.

$$-V_i + V_{L1} + V_{C1} = 0 \quad (2.38)$$

$$V_{L1} = (V_i - V_{C1}) \cdot t_{off} \quad (2.39)$$

$$V_{L1} = (V_i - V_{C1}) \cdot (1 - D)T \quad (2.40)$$

Em L_2 ;

$$-V_{C1} + V_{L2} + V_o = 0 \quad (2.41)$$

$$V_{L2} = (V_{C1} - V_o) \cdot t_{off} \quad (2.42)$$

$$V_{L2} = (V_{C1} - V_o) \cdot (1 - D)T \quad (2.43)$$

Como a tensão média no indutor será nula, com base em 2.34 e 2.40 tem-se;

$$V_i \cdot DT + (V_i - V_{C1}) \cdot (1 - D)T = 0 \quad (2.44)$$

Trabalhando a equação isolando-se a tensão no capacitor C_1 chega-se à;

$$V_{C1} = \frac{V_i}{(1 - D)} \quad (2.45)$$

Em L_2 a tensão média também deverá ser nula, o equacionamento se dará com base em 2.37 e 2.43.

$$V_{C1} \cdot DT + (V_{C1} - V_o) \cdot (1 - D)T = 0 \quad (2.46)$$

Isolando-se V_{C1} ;

$$V_{C1} = V_o(1 - D) \quad (2.47)$$

Efetuada a igualdade entre 2.45 e 2.47 em 2.48, trabalha-se a equação e o ganho final do conversor é dado em 2.49.

$$\frac{V_i}{(1 - D)} = V_o(1 - D) \quad (2.48)$$

$$\frac{V_o}{V_i} = \frac{1}{(1 - D)^2} \quad (2.49)$$

Na Figura 17 é possível visualizar o ganho quadrático do conversor. A razão entre as tensões de saída e entrada são maiores para uma mesma razão cíclica do conversor *boost* tradicional. Esta característica é facilmente verificada na Figura 18, onde as duas curvas são apresentadas e observa-se que a curva referente ao ganho estático do conversor *boost* em cascata atinge valores superiores aos do tradicional para uma mesma razão cíclica.

Figura 17 – Ganho estático ideal do conversor *boost* em cascata.

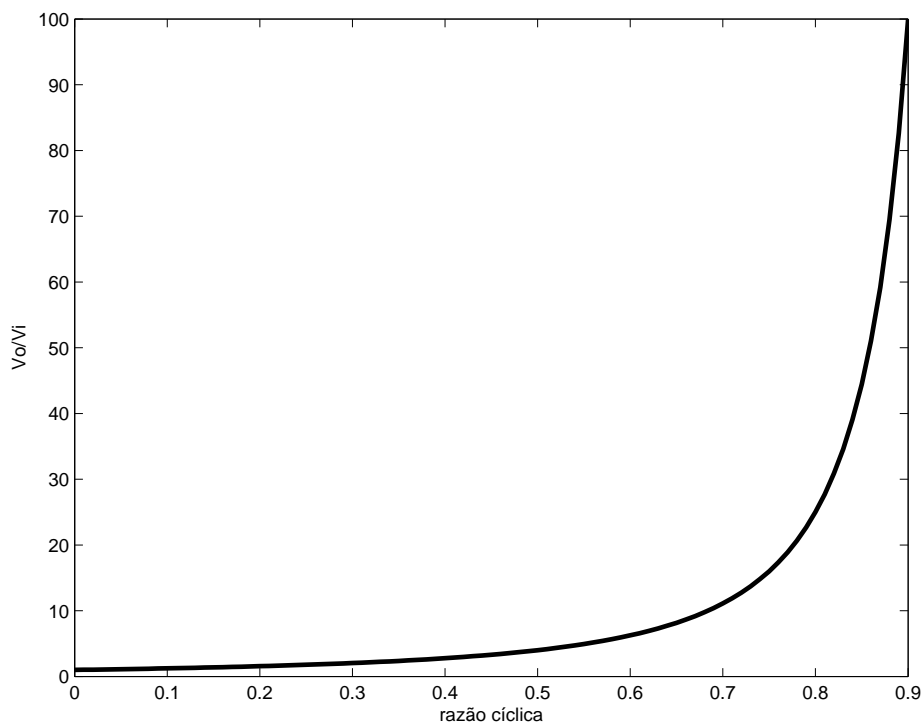
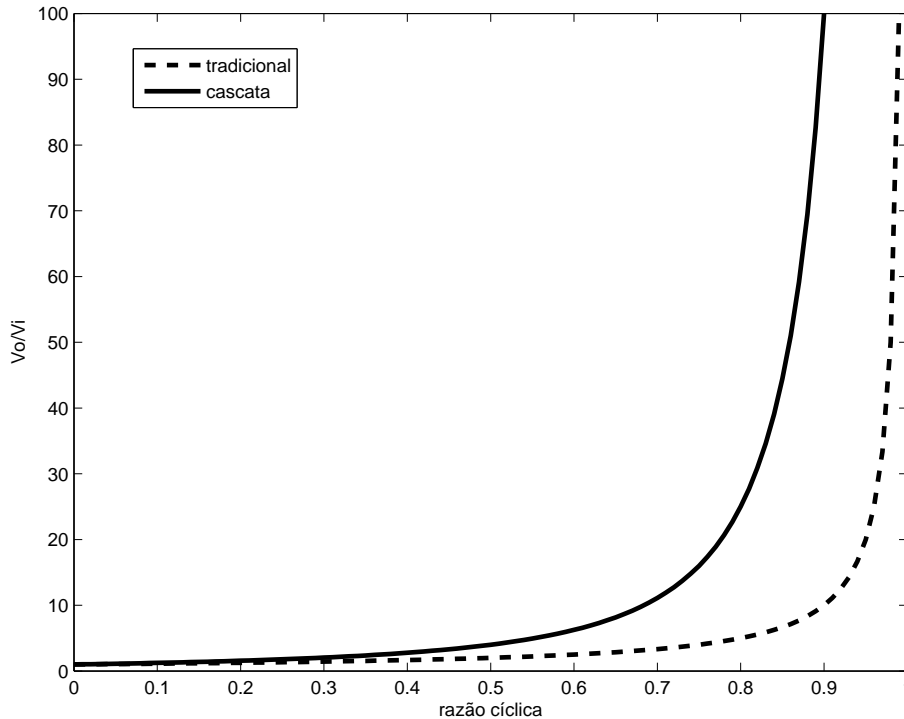


Figura 18 – Comparação entre os ganhos estáticos do conversor tradicional e cascata.

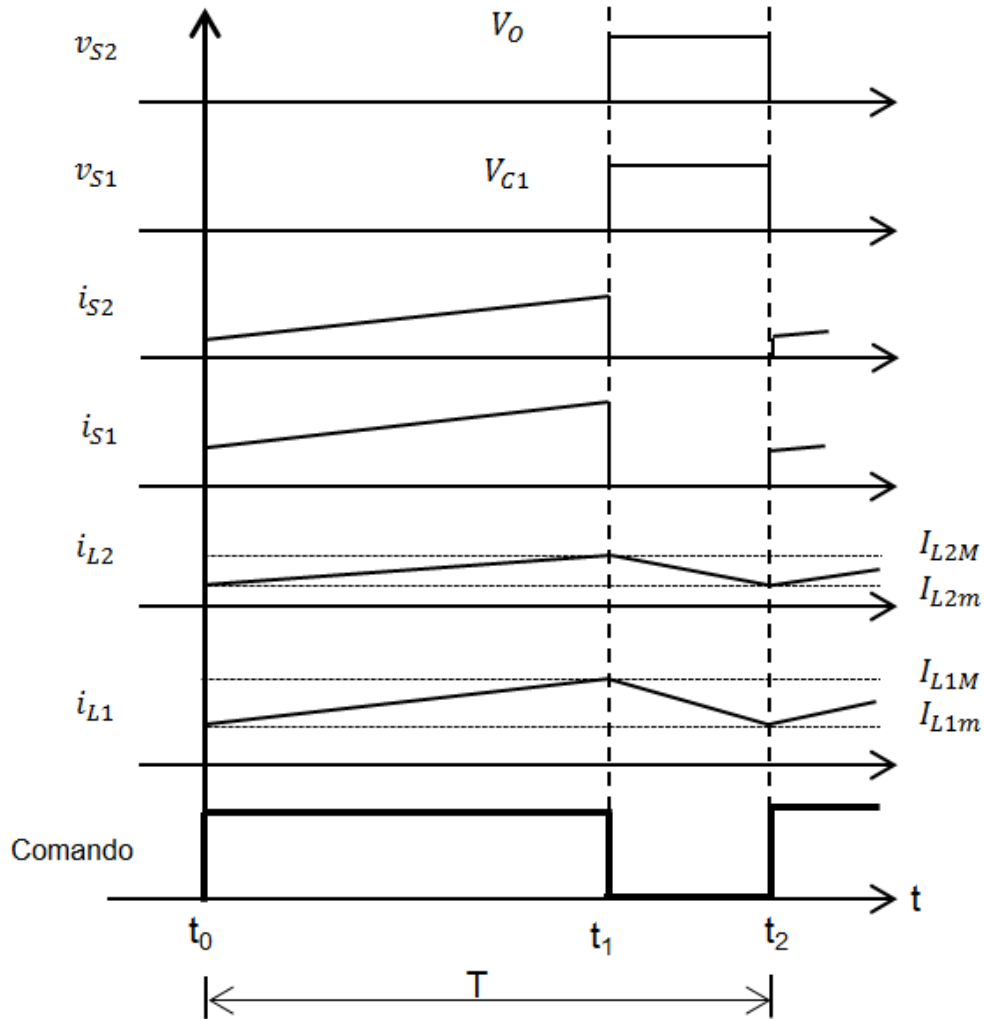


Fonte: O autor.

2.2.3 Formas de onda básicas do conversor *boost* em cascata

Na Figura 19 são apresentadas as principais formas de onda do conversor *boost* em cascata operando em MCC e condições ideais. As correntes em L_1 e L_2 fluem continuamente como característica da condição contínua, a tensão máxima sobre a chave S_2 é igual a tensão de saída do conversor e a tensão sobre a chave S_1 é igual a tensão no estágio intermediário do conversor, dada por V_{C1} .

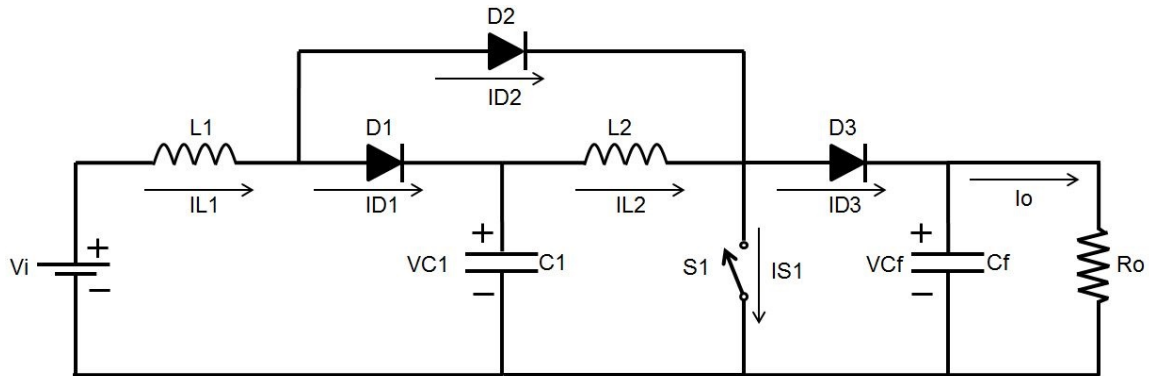
Os conversores *boost* em cascata por apresentarem ganho estático quadrático viabilizam sua utilização onde ganhos elevados são necessários. Por outro lado, este conversor utiliza um número elevado de componentes em relação ao conversor *boost* tradicional, além do mais, utiliza duas chaves, o que aumenta as perdas durante a comutação e ainda, uma das chaves bloqueia a tensão de saída do circuito, o que pode causar limitações em aplicações onde uma alta tensão de saída é necessária. Na tentativa de eliminar uma das chaves e reduzir o número de componentes outras topologias de conversores foram desenvolvidas. Destaca-se entre elas os conversores *boost* quadráticos, que apresentam número reduzido de elementos e mantém altos ganhos de tensão.

Figura 19 – Principais formas de onda do conversor *boost* em cascata.

Fonte: O autor.

2.3 Conversor *boost* quadrático

Com as aplicações dos conversores *boost* tradicionais limitadas por algumas características do circuito, novas famílias de conversores quadráticos foram sendo desenvolvidas, dentre elas os conversores apresentados em (MAKSIMOVIC; CUK, 1991). Em (BARRETO et al., 2002) tem-se o desenvolvimento de um conversor da família dos conversores denominados de conversores *boost* quadráticos. Esta topologia tem como principal vantagem a eliminação de uma das chaves do circuito e a manutenção do ganho quadrático. Conforme Figura 20, verifica-se que o circuito apresenta grande similaridade com os conversores *boost* em cascata, a alteração se deu na substituição de uma das chaves por um diodo e uma pequena alteração na forma de ligação deste componente ao circuito. Como no conversor *boost* em cascata, esta família de conversores também pode ser analisada como dois conversores em série, com a diferença que agora um dos conversores é passivo (D_1 , D_2 , L_1 e C_1) e o outro é ativo (S_1 , D_3 , L_2 e C_f). A utilização de apenas uma chave

Figura 20 – Conversor *boost* quadrático.

Fonte: O autor.

aumenta o rendimento do circuito quando comparado ao conversor *boost* em cascata e também facilita o *driver* de comando da chave, tornando o conjunto mais atrativo em vários aspectos.

2.3.1 Etapas de operação do conversor *boost* quadrático

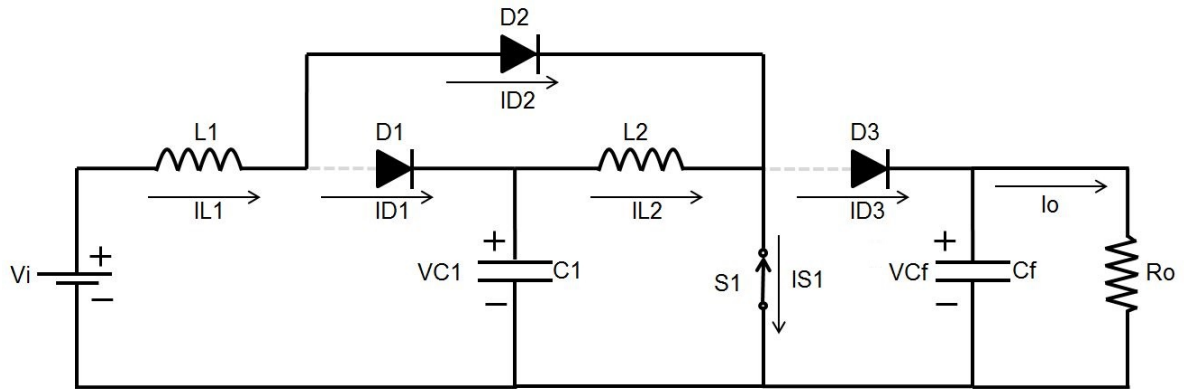
O conversor *boost* quadrático, assim como as outras topologias vistas até aqui, possui apenas duas etapas de operação. A primeira denominada de t_{on} (t_0 à t_1), a e segunda denominada t_{off} , que compreende o intervalo de tempo que a chave está bloqueada (t_1 à t_2).

Na Figura 21 observa-se o primeiro intervalo de tempo, no qual a chave está conduzindo. Com a condução da chave a malha formada por V_i , L_1 , D_2 e S_1 faz com que a corrente cresça magnetizando o indutor L_1 . O diodo D_1 é bloqueado pelo capacitor C_1 , que fornece energia para o indutor L_2 com a malha fechada em C_1 , L_2 e S_1 . A chave S_1 neste período suporta as correntes de L_1 e L_2 . O capacitor de filtro fornece tensão à carga e bloqueia o diodo D_3 . Esta etapa termina no instante da abertura da chave.

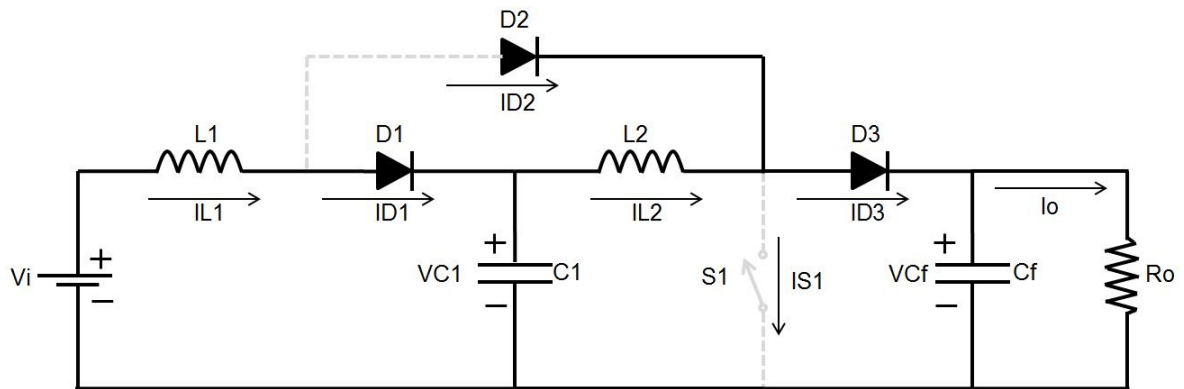
Na etapa seguinte, com a chave bloqueada (t_1 à t_2), o circuito é visualizado na Figura 22. Com a abertura da chave o diodo D_2 é bloqueado, o indutor L_1 transfere energia para C_1 polarizando diretamente o diodo D_1 , a corrente I_{L1} decresce pela malha V_i , L_1 , D_1 e C_1 . O indutor L_2 se desmagnetiza fornecendo energia ao capacitor de saída C_f e à carga.

2.3.2 Ganho estático ideal do conversor *boost* quadrático

O ganho estático do conversor *boost* quadrático pode ser encontrado de forma análoga ao conversor *boost* em cascata, tendo em vista que a análise também pode ser feita considerando dois conversores em série, porém, nesta situação existe somente uma chave ativa S.

Figura 21 – Primeira etapa de operação do conversor *boost* quadrático.

Fonte: O autor.

Figura 22 – Segunda etapa de operação do conversor *boost* quadrático.

Fonte: O autor.

Durante o período t_{on} , na qual a chave está conduzindo o circuito apresenta duas malhas distintas, conforme Figura 23. Cada uma das malhas possui seu próprio indutor, sendo que esta etapa corresponde ao período de carga dos mesmos cujas equações são dadas por;

Equacionando L_1 ;

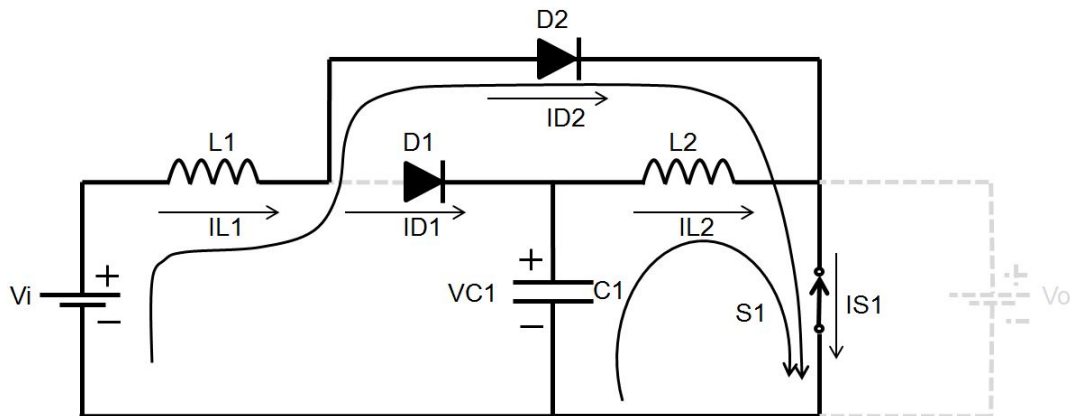
$$-V_i + V_{L1} = 0 \quad (2.50)$$

$$V_{L1} = V_i \cdot t_{on} \quad (2.51)$$

$$V_{L1} = V_i \cdot DT \quad (2.52)$$

Em L_2 ;

$$-V_{C1} + V_{L2} = 0 \quad (2.53)$$

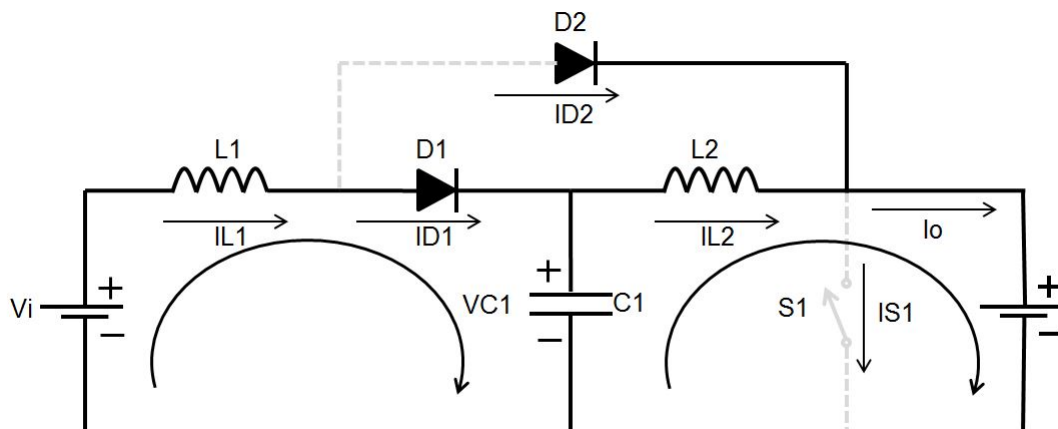
Figura 23 – Malhas do período t_{on} do conversor *boost* quadrático.

Fonte: O autor.

$$V_{L2} = V_{C1} \cdot t_{on} \quad (2.54)$$

$$V_{L2} = V_{C1} \cdot DT \quad (2.55)$$

Na segunda etapa de operação, mostrada na Figura 24 a chave está em bloqueio, o equacionamento em L_1 é dado por;

Figura 24 – Malhas do período t_{off} do conversor *boost* quadrático.

Fonte: O autor.

$$-V_i + V_{L1} + V_{C1} = 0 \quad (2.56)$$

$$V_{L1} = (V_i - V_{C1}) \cdot t_{off} \quad (2.57)$$

$$V_{L1} = (V_i - V_{C1}).(1 - D)T \quad (2.58)$$

Em L_2 ;

$$-V_{C1} + V_{L2} + V_o = 0 \quad (2.59)$$

$$V_{L2} = (V_{C1} - V_o).t_{off} \quad (2.60)$$

$$V_{L2} = (V_{C1} - V_o).(1 - D).T \quad (2.61)$$

Efetuando o balanço energético nos indutores de forma que suas tensões médias sejam sempre nulas, iguala-se 2.52 e 2.58 à zero, tal que;

$$V_i.DT + (V_i - V_{C1}).(1 - D)T = 0 \quad (2.62)$$

Trabalhando a equação e isolando a tensão no capacitor C_1 ;

$$V_{C1} = \frac{V_i}{1 - D} \quad (2.63)$$

Efetuando o balanço em L_2 , as equações utilizadas são 2.55 e 2.61;

$$V_{C1}.DT + (V_{C1} - V_o).(1 - D)T = 0 \quad (2.64)$$

Isolando a tensão no capacitor C_1 tem-se;

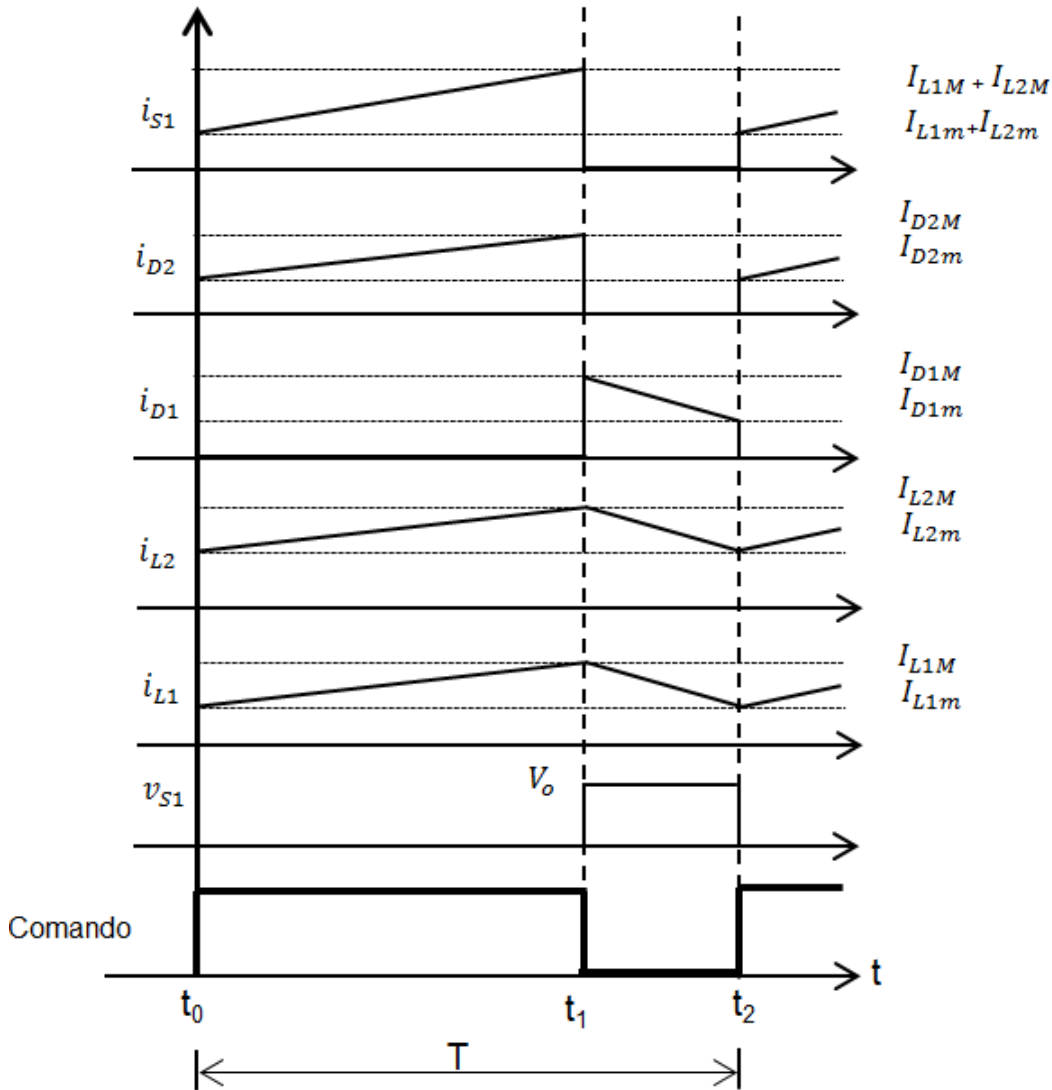
$$V_{C1} = V_o(1 - D) \quad (2.65)$$

Com a igualdade de tensão nos capacitores obtidas em 2.63 e 2.65 chega-se a equação final do ganho estático do conversor dada por 2.66. O gráfico representando o ganho estático é dispensando tendo em vista ser idêntico ao apresentado pelo conversor *boost* em cascata.

$$\frac{V_o}{V_i} = \frac{1}{(1 - D)^2} \quad (2.66)$$

2.3.3 Formas de onda básicas e análise quantitativa do conversor *boost* quadrático

A Figura 25 mostra as principais formas de onda do conversor *boost* quadrático. Apresentando apenas uma chave e mantendo o ganho quadrático o conversor possibilita a utilização de apenas um *driver* de comando e apresenta menores perdas por condução. Por outro lado, a utilização de apenas uma chave nesta topologia apresenta algumas desvantagens, tais como altos valores de corrente, uma vez que as correntes dos dois indutores passarão pela chave, e principalmente altos valores de tensão de bloqueio, tendo em vista

Figura 25 – Principais formas de onda do conversor *boost* quadrático.

Fonte: O autor.

que nesta configuração a chave bloqueia a tensão de saída, um fator limitante no projeto quando se trabalha com altos valores tensão neste ponto.

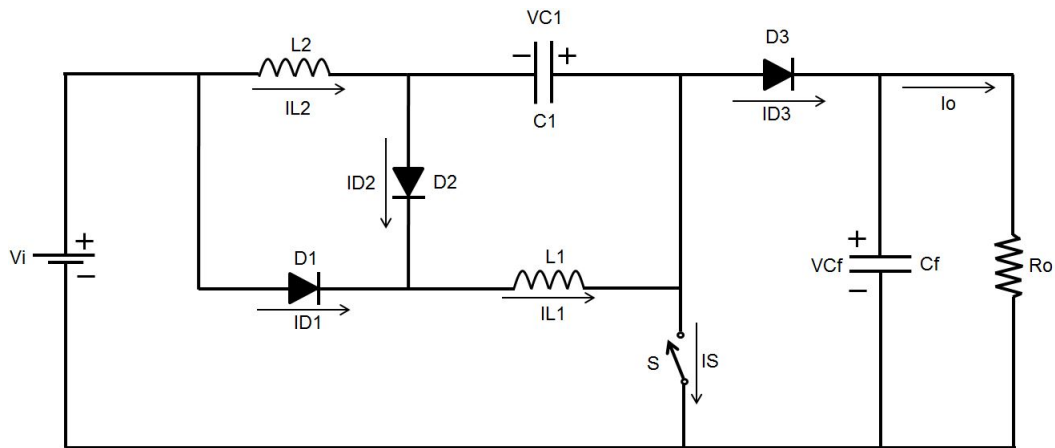
Outras topologias de conversores quadráticos com apenas uma chave foram desenvolvidas e passaram a apresentar características especiais, como em (BARRETO et al., 2005) que apresenta maior complexidade quando não se busca comutação suave, em (VILEFORT et al., 2012) o circuito apresenta três chaves mas opera com comutação suave em todos os semicondutores, em (PARMAR; JOTANGIYA, 2014) o conversor consegue altos ganhos sem a utilização de ciclos de trabalho elevados com utilização de dois indutores em paralelo que carregam e descarregam juntos, finalmente em (VILEFORT et al., 2013) o conversor quadrático opera em comutação suave, com a entrada da condução em ZVS e do bloqueio em ZCS. Em seguida será apresentado o conversor quadrático G, de grande similaridade com o conversor quadrático ele apresenta como característica principal a al-

teração na tensão no capacitor C_1 , o que ocasiona alterações em outros parâmetros do circuito, conforme análise futura.

2.4 Conversor *boost* quadrático G

Apresentado em (KADRI et al., 2010) os conversores *boost* quadráticos G possuem características similares com os conversores quadráticos apresentados anteriormente. Visualizado na Figura 26, o conversor mantém o ganho quadrático e também opera com apenas uma chave. As alterações encontradas nesta topologia estão na maneira como os componentes foram dispostos, de forma que o ganho final do conversor foi mantido mas algumas alterações intermediárias no circuito são encontradas.

Figura 26 – Conversor *boost* quadrático G.

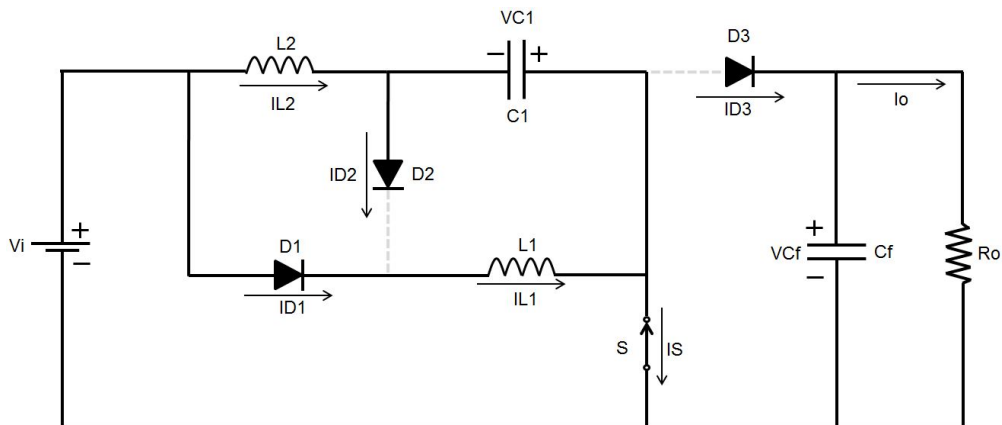


Fonte: O autor.

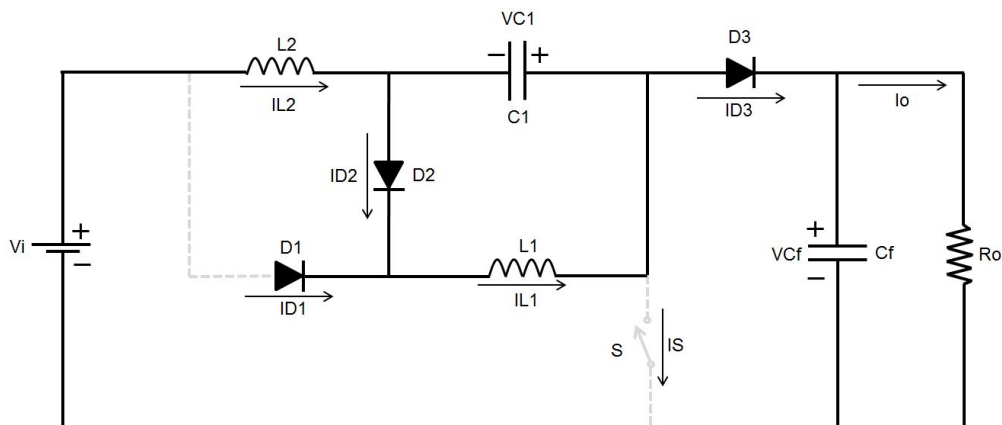
2.4.1 Etapas de operação do conversor *boost* quadrático G

As etapas de operação do conversor são as mesmas dos conversores apresentados até o momento. Durante o intervalo de tempo em que a chave conduz, denominada de t_{on} , (t_0 à t_1) o circuito se comporta conforme Figura 27. Durante este intervalo de tempo, a fonte fornece energia para os dois indutores (ambos se magnetizam), o mesmo ocorre com o capacitor C_1 . O diodo D_1 diretamente polarizado é percorrido pela corrente de L_1 através da malha V_i , D_1 , L_1 e S , o diodo D_2 permanece bloqueado da mesma forma que D_3 , este, impossibilita que o capacitor de saída (filtro) descarregue pela chave S . O indutor L_2 se magnetiza pela malha formada por V_i , L_2 , C_1 e S . A chave S no momento da condução suporta as correntes de L_1 e L_2 .

Na segunda etapa de operação (Figura 28) a chave está em bloqueio, t_{off} (t_1 à t_2), os indutores se desmagnetizam uma vez que com o bloqueio da chave há condução do diodo

Figura 27 – Primeira etapa de operação do conversor *boost* quadrático G.

Fonte: O autor.

Figura 28 – Segunda etapa de operação do conversor *boost* quadrático G.

Fonte: O autor.

D_3 . A energia da fonte e a energia armazenada no indutor L_2 alimentam o capacitor de saída e à carga, o indutor L_1 se desmagnetiza mantendo a tensão no capacitor C_1 .

2.4.2 Ganho estático ideal do conversor *boost* quadrático G

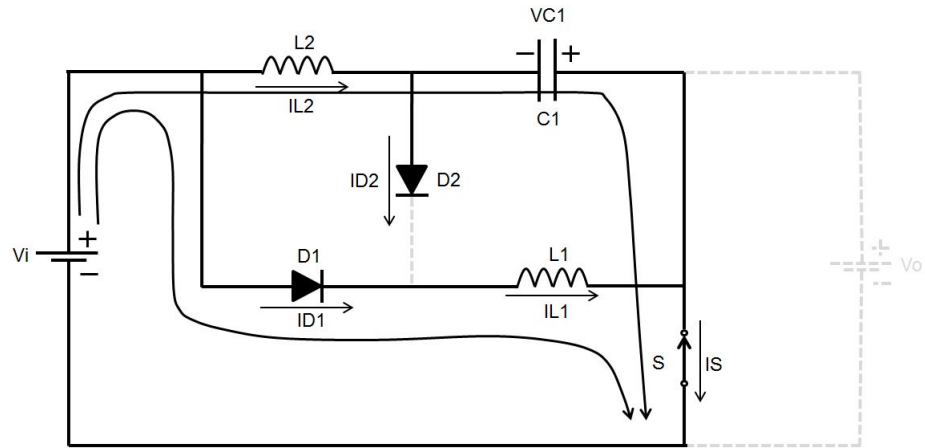
A análise do ganho estático do conversor será efetuada com base na tensão nos indutores, como anteriormente citado, a tensão média neles deverá ser nula em um período completo. Na Figura 29 observam-se que duas malhas se formam, cada uma contendo um indutor e com base nelas tem-se que;

L_1 ;

$$-V_i + V_{L1} = 0 \quad (2.67)$$

$$V_{L1} = V_i \cdot t_{on} \quad (2.68)$$

Figura 29 – Malhas do período t_{on} do conversor *boost* quadrático G.



Fonte: O autor.

$$V_{L1} = V_i \cdot DT \quad (2.69)$$

Em L_2 ;

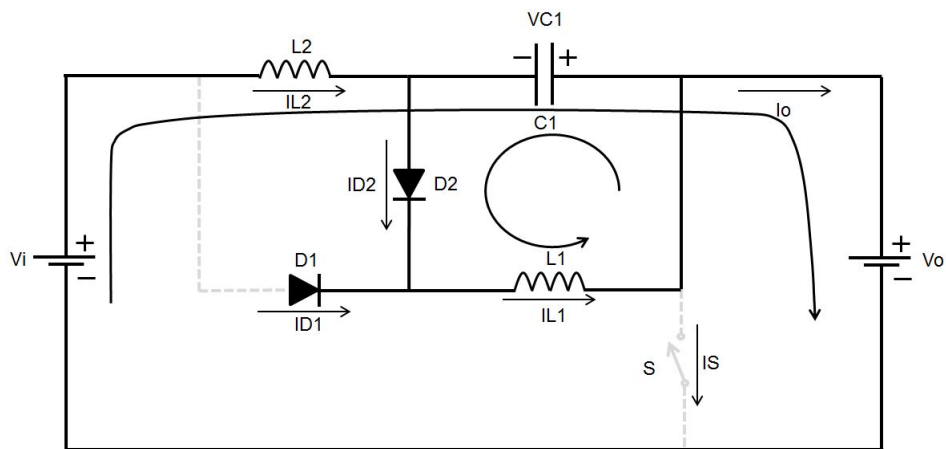
$$-V_i + V_{L2} - V_{C1} = 0 \quad (2.70)$$

$$V_{L2} = (V_i + V_{C1}) \cdot t_{on} \quad (2.71)$$

$$V_{L2} = (V_i + V_{C1}) \cdot DT \quad (2.72)$$

Na segunda etapa, vista na Figura 30, a análise das malhas em L_1 e L_2 é dada por;

Figura 30 – Malhas do período t_{off} do conversor *boost* quadrático G.



Fonte: O autor.

L_1 ;

$$V_{L1} + V_{C1} = 0 \quad (2.73)$$

$$V_{L1} = -V_{C1}.t_{off} \quad (2.74)$$

$$V_{L1} = -V_{C1} \cdot (1 - D)T \quad (2.75)$$

Em L_2 ;

$$-V_i + V_{L2} - V_{C1} + V_o = 0 \quad (2.76)$$

$$V_{L2} = (V_i + V_{C1} - V_o).t_{off} \quad (2.77)$$

$$V_{L2} = (V_i + V_{C1} - V_o) \cdot (1 - D)T \quad (2.78)$$

Igualando as tensões em L_2 dadas em 2.72 e 2.78 tem-se;

$$(V_i + V_{C1}) \cdot DT + (V_i + V_{C1} - V_o) \cdot (1 - D) \cdot T = 0 \quad (2.79)$$

Trabalhando a equação de forma a isolar V_{C1} chega-se à;

$$V_{C1} = -V_i + V_o(1 - D) \quad (2.80)$$

Igualando as tensões de L_1 em 2.69 e 2.75;

$$V_i \cdot DT - V_{C1}(1 - D)T = 0 \quad (2.81)$$

Isolando-se V_{C1} ;

$$V_{C1} = \frac{V_i D}{(1 - D)} \quad (2.82)$$

Efetuando a igualdade entre 2.80 e 2.82;

$$-V_i + V_o(1 - D) = \frac{V_i D}{(1 - D)} \quad (2.83)$$

Trabalhando a equação de forma a encontrar a razão entre a tensão de saída pela de entrada encontra-se o ganho final do conversor dada por 2.84, comprovando o rendimento quadrático do conversor;

$$\frac{V_o}{V_i} = \frac{1}{(1 - D)^2} \quad (2.84)$$

Uma das características do conversor *boost* quadrático G pode ser observada durante o processo para se encontrar o ganho, conforme a equação 2.82, observa-se que a tensão sobre o capacitor é reduzida em função do ciclo de trabalho D , tal característica não é observada no conversor *boost* quadrático (equação 2.45).

Tensão no capacitor C_1 do conversor *boost* quadrático (em 2.45);

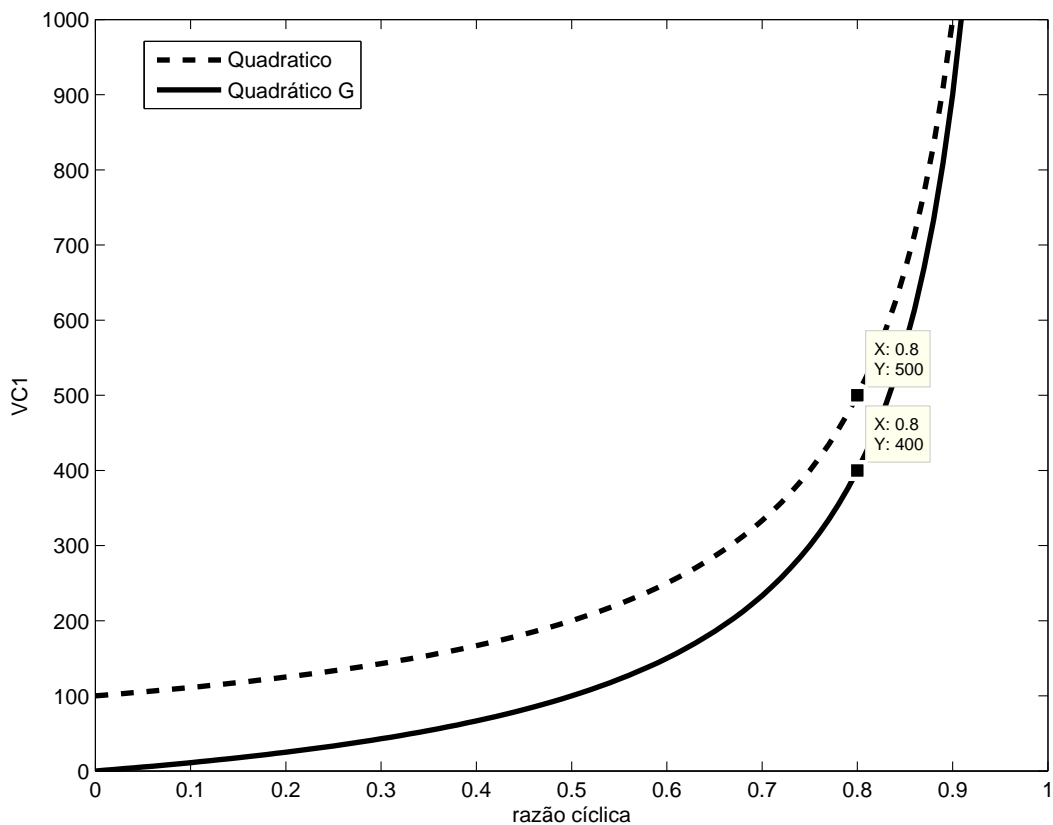
$$V_{C1(Quad)} = \frac{V_i}{(1 - D)}$$

Tensão no capacitor C_1 do conversor *boost* quadrático G (em 2.82).

$$V_{C1(G)} = \frac{V_i \times D}{(1 - D)}$$

Desta forma, dependendo do ciclo de trabalho utilizado, a tensão sobre o capacitor intermediário C_1 do conversor *boost* quadrático G pode ser reduzida quando comparada à topologia quadrática tradicional. Na Figura 31 são apresentadas as curvas da tensão V_{C1} das duas topologias para um valor de V_i de 100 V. Em uma razão de trabalho típica de 0.8 a tensão no capacitor C_1 do conversor *boost* quadrático G corresponde a 400 V, enquanto que no quadrático esse valor é de 500 V.

Figura 31 – Tensão V_{C1} nas topologias Quadráticas e G.



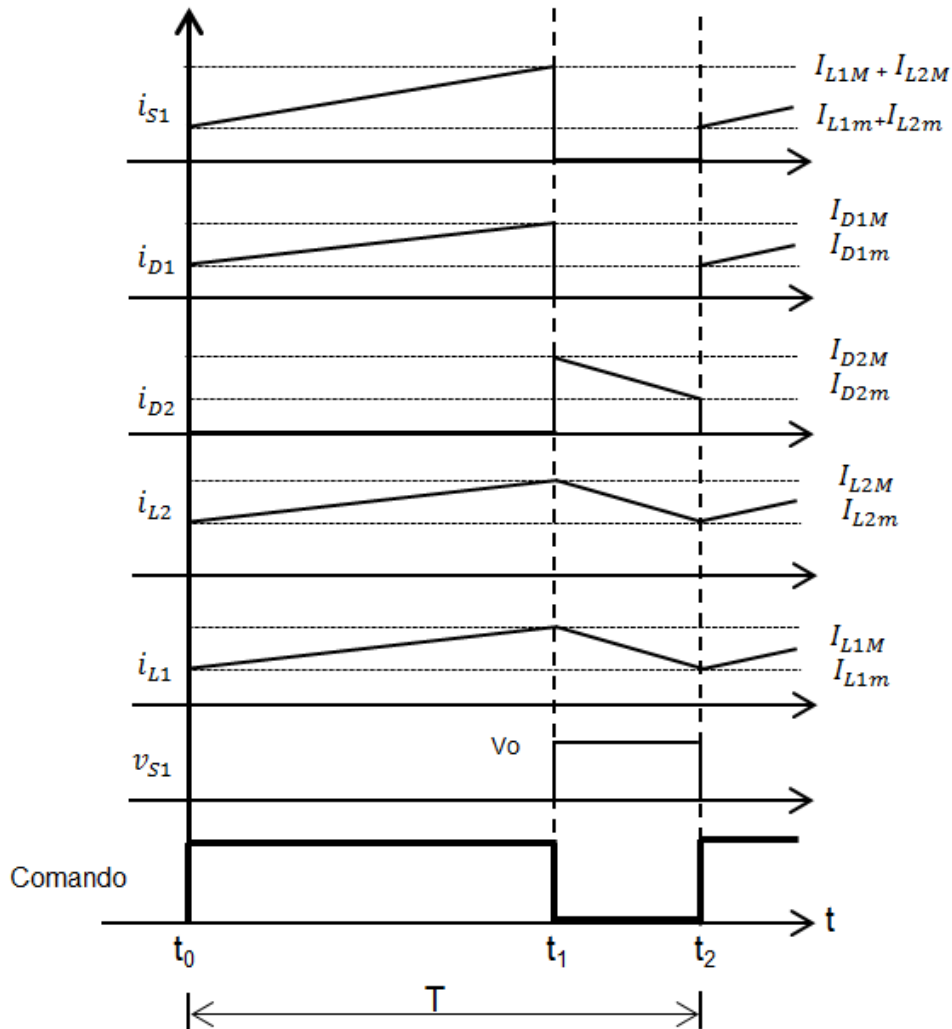
Fonte: O autor.

2.4.3 Formas de onda básicas do conversor *boost* quadrático G

As principais formas de onda do conversor *boost* quadrático G operando em MCC estão representadas na Figura 32. Verifica-se a grande similaridade com as formas de onda do

conversor *boost* quadrático, com especial atenção aos esforços que a chave suporta, assim como na topologia previamente referida, quando em condução, a chave é percorrida pelas correntes I_{L1} e I_{L2} e quando está em bloqueio suporta a tensão de saída V_o .

Figura 32 – Principais formas de onda do conversor *boost* quadrático G.



Fonte: O autor.

Seguindo as considerações já apresentadas em capítulos anteriores e de acordo com (KADRI et al., 2010), o equacionamento do circuito se apresenta da seguinte forma;

Corrente média nos indutores;

$$I_{L1} = \frac{V_o}{R_o \times (1 - D)^2} \quad (2.85)$$

$$I_{L1} = \frac{I_o}{(1 - D)^2} \quad (2.86)$$

$$I_{L1} = I_o \times G \quad (2.87)$$

$$I_{L2} = (1 - D) \times I_{L1} \quad (2.88)$$

$$I_{L2} = \frac{V_o}{R_o \times (1 - D)} \Rightarrow I_{L2} = \frac{I_o}{(1 - D)} \quad (2.89)$$

Para garantir a operação do circuito em MCC os indutores deverão suprir as condições abaixo;

$$L_1 > \frac{(1 - D)^4 \times R_o}{2f} \quad (2.90)$$

$$L_2 > \frac{(1 - D)^2 \times R_o}{2f} \quad (2.91)$$

Ainda segundo (KADRI et al., 2010) as ondulações nos capacitores são dadas por;

$$\Delta V_{C1} = \frac{V_i}{(1 - D)} \times \frac{DT}{(1 - D)} \quad (2.92)$$

$$\Delta V_{Cf} = \frac{V_o}{(R \times C_f)} \times DT \quad (2.93)$$

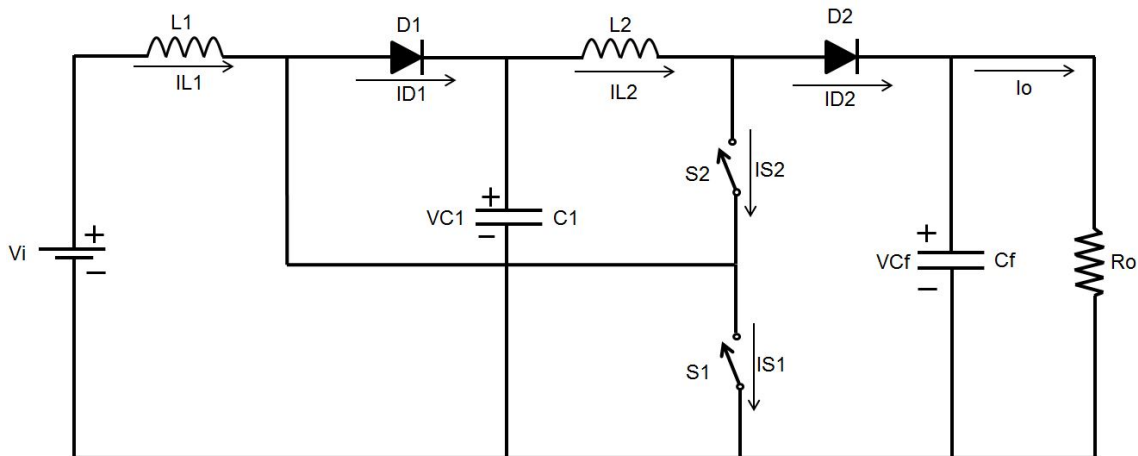
O conversor *boost* quadrático G, assim como os quadráticos tradicionais, possibilitam altos ganhos de tensão sem que a razão de trabalho se aproxime da unidade e ainda mantém uma boa eficiência. Ciclos de trabalho com maior alcance também permitem uma melhor exatidão na estratégia de controle, assim como um aumento na frequência de operação do conversor também possibilita a redução dos elementos reativos da estrutura (KADRI et al., 2010).

Os conversores *boost* quadráticos e os conversores *boost* quadrático G foram desenvolvidos com o argumento de se manter ganhos quadráticos com uma melhor eficiência quando comparados às arquiteturas anteriores, tais como o conversor *boost* em cascata. A utilização de apenas uma chave no circuito possibilitou um aumento na eficiência dos conversores (VILEFORT et al., 2013) e ainda reduziu o número de componentes necessários para o disparo da mesma. Por outro lado, nas duas topologias, o valor de bloqueio das chaves passou a ser a tensão de saída, como os conversores são utilizados geralmente em aplicações de ganho elevado e com altos valores de tensão de saída, este parâmetro passou à ser um fator limitante durante o projeto dos conversores, uma vez que a tensão de bloqueio da chave passaria a ser um dos fatores críticos e portanto limitadores durante o projeto. Desta forma, os conversores *boost* quadráticos de três níveis (QTN) ou QTL (do inglês *quadratic three level*) foram desenvolvidos. Esta família de conversores é apresentada em seguida, com suas principais características de operação e demais particularidades também demonstradas.

2.5 Conversor *boost* quadrático de três níveis

O conversor de *boost* quadrático de três níveis visualizado na Figura 33 e apresentado em (NOVAES, 2006) e (BOTTARELLI et al., 2007) faz parte de uma topologia de conversores que voltam a operar com duas chaves, enquadrando-se em um subgrupo denominado de conversores multiníveis não-isolados, assim como (BOTTION, 2005). Esta arquitetura apresenta ganho estático que varia com o quadrado da razão cíclica da chave S_2 . Esta informação se faz necessária tendo em vista uma das peculiaridades desta topologia, que é o fato de possuírem duas chaves operando com tempos distintos entre si, de forma que o conversor tenha quatro etapas de operação. Esta técnica de modulação é a responsável pela principal vantagem destes conversores, que passam a ter a característica de que nenhuma das chaves bloqueará a tensão de saída, que é a maior tensão envolvida durante a conversão. Esta divisão (não equilibrada) de tensão entre as chaves é a caracterização desta família como conversores multiníveis.

Figura 33 – Conversor *boost* quadrático de três níveis.



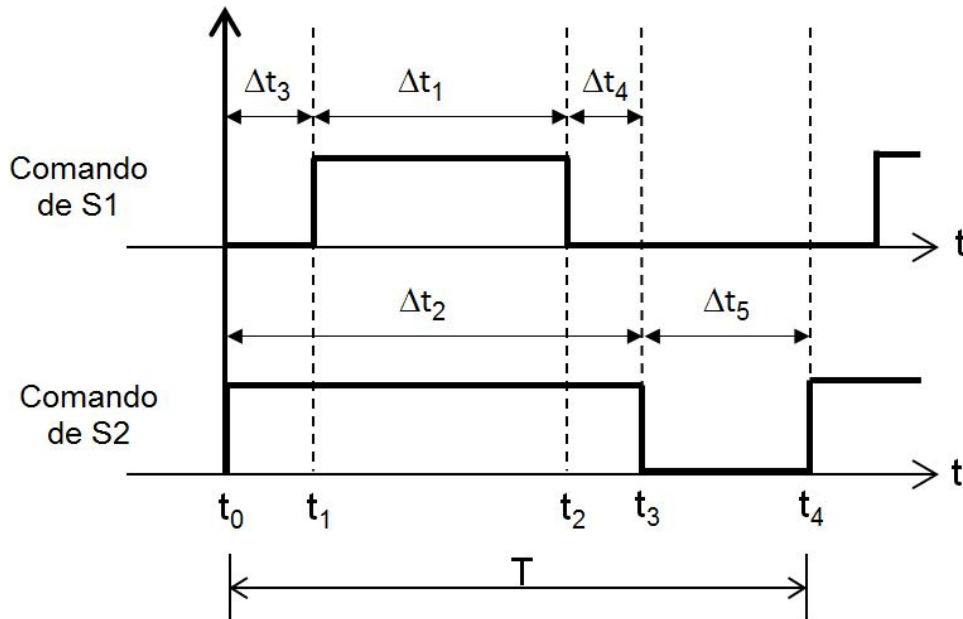
Fonte: O autor.

2.5.1 Modulação por largura de pulso PWM para três níveis

A estratégia de comando utilizada para o conversor *boost* quadrático de três níveis é a modulação PWM com pulsos concêntricos. Esta modulação é apresentada em (BOTTION, 2005) e permite que o conversor trabalhe com quatro etapas de operação. Conforme a Figura 34, verifica-se que as chaves operam com tempos distintos entre si e nunca simultaneamente. Esta característica deve ser mantida uma vez que se as duas chaves trabalharem com intervalos de tempos iguais ou ainda operarem no mesmo instante os esforços nos interruptores serão como nos conversores quadráticos e ainda, por características construtivas das chaves, a operação simultânea pode gerar condução da chave S_1 antes de S_2 o que também geraria danos aos componentes por serem submetidos à tensões

elevadas (BOTTARELLI et al., 2007). Existem outras formas de modulação para três níveis de tensão nos interruptores, em (RUAN; ZHOU; YAN, 2001) ela é baseada em conversores meia-ponte com quatro interruptores, porém utiliza a configuração de conversor isolado, em (PINHEIRO; BARBI, 1992) a topologia utilizada é o conversor em ponte completa mas com comutação sob tensão nula ZVS (do inglês *zero voltage switching*).

Figura 34 – Pulsos de comando para os interruptores S_1 e S_2 .



Fonte: O autor.

Para facilitar os parâmetros durante a programação e para o desenvolvimento teórico do ganho estático, define-se que $\Delta t_3 = \Delta t_4$. Para que existam estes intervalos de tempo também é necessário ter $\Delta t_2 > \Delta t_1$, com isso define-se as relações entre Δt_1 , Δt_2 , Δt_3 , Δt_4 , Δt_5 e T .

$$D_1 = \frac{\Delta t_1}{T} \quad (2.94)$$

$$D_2 = \frac{\Delta t_2}{T} \quad (2.95)$$

$$D_3 = \frac{\Delta t_3}{T} \quad (2.96)$$

$$D_4 = \frac{\Delta t_4}{T} \quad (2.97)$$

$$D_5 = \frac{\Delta t_5}{T} \quad (2.98)$$

Da figura conclui-se que:

$$\Delta t_2 + \Delta t_5 = T \quad (2.99)$$

$$\Delta t_5 = T - \Delta t_2 \quad (2.100)$$

E;

$$T - \Delta t_1 = \Delta t_3 + \Delta t_4 + \Delta t_5 \quad (2.101)$$

Como Δt_1 é sempre menor que Δt_2 , ou seja, D_1 é menor que D_2 estabelece-se uma relação entre as grandezas com um parâmetro *alpha* (α), que variará entre zero e a unidade e também pode ser expresso em função dos ciclos de trabalho de D_1 e D_2 .

$$D_1 = \alpha D_2 \quad (2.102)$$

$$D_2 = \frac{D_1}{\alpha} \quad (2.103)$$

Reescrevendo o intervalo de tempo Δt_1 em função de Δt_2 tem-se que;

$$\Delta t_1 = D_1 T \quad (2.104)$$

$$\Delta t_1 = \alpha D_2 T \quad (2.105)$$

Ainda com base na Figura 34 e na igualdade presumida entre $\Delta t_3 = \Delta t_4$ verifica-se que;

$$\Delta t_2 - \Delta t_1 = \Delta t_3 + \Delta t_4 \quad (2.106)$$

$$\Delta t_2 - \Delta t_1 = 2 \Delta t_{(3,4)} \quad (2.107)$$

$$D_2 T - \alpha D_2 T = 2 D_{(3,4)} T \quad (2.108)$$

$$D_{(3,4)} = \frac{D_2 - \alpha D_2}{2} \quad (2.109)$$

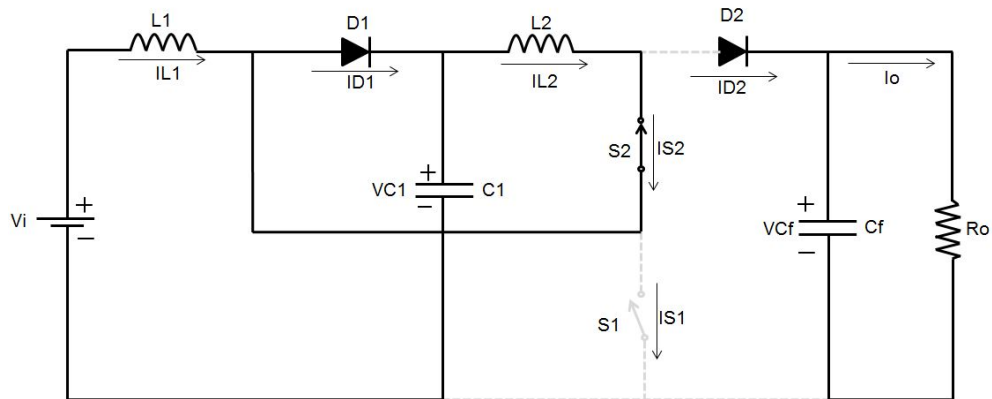
$$D_{(3,4)} = \frac{D_2(1 - \alpha)}{2} \quad (2.110)$$

2.5.2 Etapas de operação do conversor *boost* quadrático de três níveis

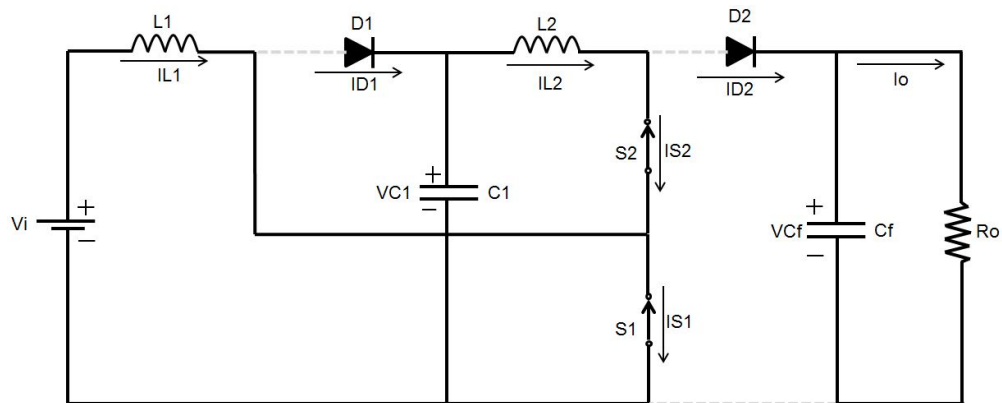
As quatro etapas de operação do circuito serão demonstradas abaixo, as condições de idealidades dos componentes e a operação em MCC estão mantidas.

a) *primeira etapa* (t_0, t_1)

A primeira etapa de operação é dada pelo intervalo de tempo definido por Δt_3 e pode ser visualizada na Figura 35. Em t_0 a chave S_2 é comandada a conduzir com a chave

Figura 35 – Primeira etapa de operação do conversor *boost* QTN.

Fonte: O autor.

Figura 36 – Segunda etapa de operação do conversor *boost* QTN.

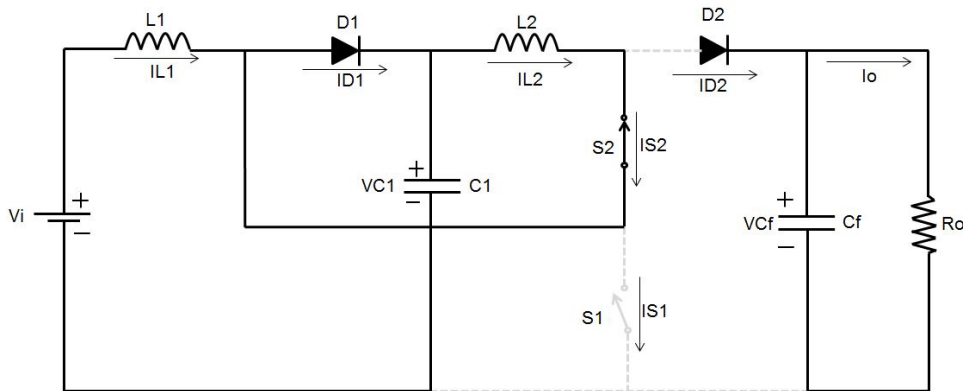
Fonte: O autor.

S_1 ainda em bloqueio. A corrente I_{L1} decresce pela malha V_i , L_1 , D_1 e C_1 . A fonte V_i juntamente com o indutor L_1 fornecem energia ao capacitor C_1 . A corrente I_{L2} circula em roda livre por L_2 , S_2 e D_1 . O diodo D_2 fica bloqueado pela diferença da tensão de saída pela tensão do capacitor C_1 ($V_o - V_{C1}$). A chave S_1 bloqueia a tensão V_{C1} .

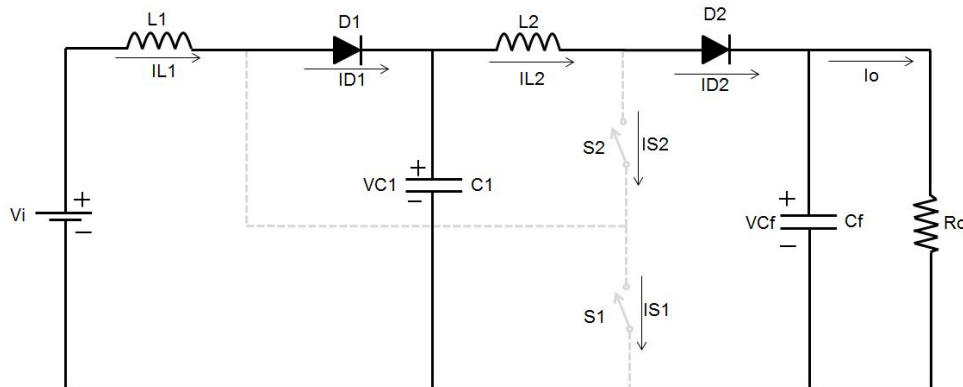
b) segunda etapa (t_1, t_2)

Durante o intervalo de tempo Δt_1 as duas chaves conduzem, conforme Figura 36. No instante que S_1 entra em condução a corrente de L_2 passa a crescer circulando por C_1 , L_2 , S_2 e S_1 . A corrente I_{L1} também cresce linearmente neste período através da malha formada por V_i , L_1 e S_1 . D_1 fica bloqueado pela tensão V_{C1} e D_2 com a tensão de V_o . Este período também pode ser definido como o período de carga dos indutores, uma vez que a fonte V_i e o capacitor C_1 fornecem energia aos indutores L_1 e L_2 , respectivamente. A chave S_1 conduz as correntes I_{L1} e I_{L2} e o diodo D_2 fica bloqueado pela tensão V_{Cf} .

c) terceira etapa (t_2, t_3)

Figura 37 – Terceira etapa de operação do conversor *boost* QTN.

Fonte: O autor.

Figura 38 – Quarta etapa de operação do conversor *boost* QTN.

Fonte: O autor.

A terceira etapa de operação está presente no período denominado de Δt_4 e conforme Figura 37 ela é idêntica a primeira etapa de operação, uma vez que a chave S_1 volta ao estado de bloqueio. O comportamento do circuito permanece igual àquela etapa, com a corrente I_{L2} circulando em roda livre novamente por L_2 , S_2 e D_1 e a corrente I_{L1} decrescendo por V_i , L_1 , D_1 e C_1 . Quando o interruptor S_2 conduz (em t_3) a etapa é finalizada.

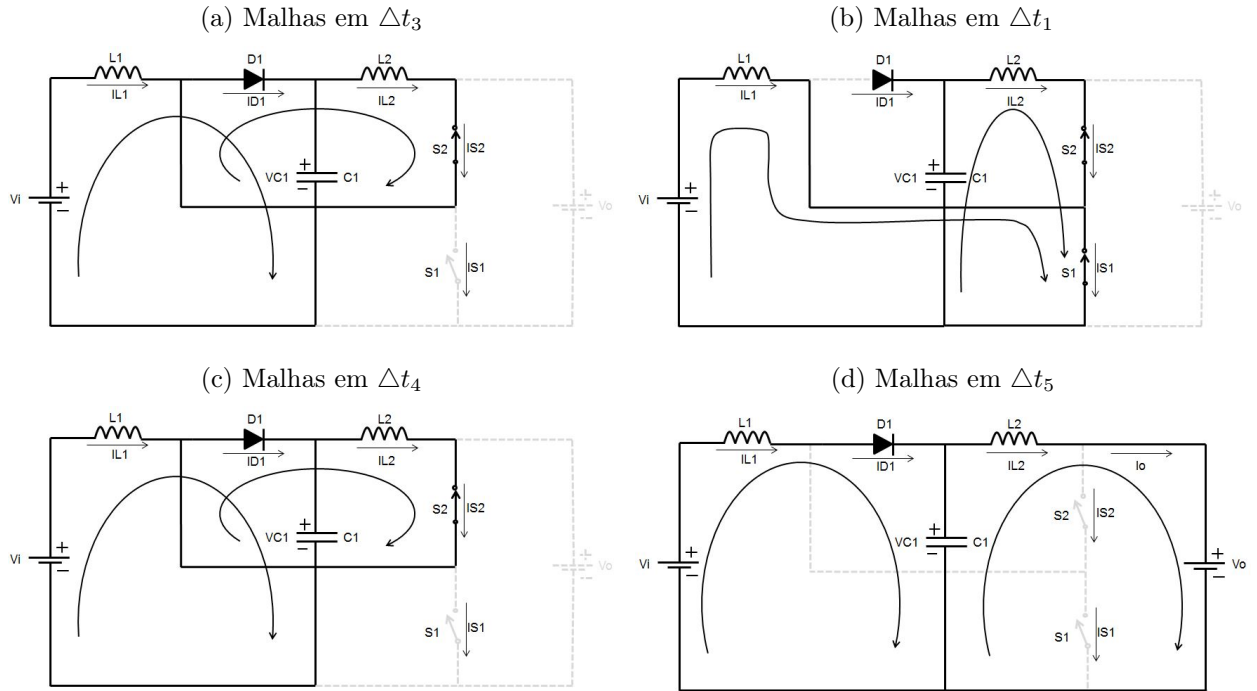
d) quarta etapa (t_3, t_4)

Na Figura 38 é ilustrada a quarta e última etapa de operação do conversor. Definida pelo intervalo de tempo Δt_5 o período se inicia com o bloqueio da chave S_2 . Com a abertura de ambas as chaves a tensão de L_2 polariza diretamente o diodo D_2 e fornece energia à carga e ao capacitor C_f . A malha formada por V_i , L_1 , D_1 e C_1 faz com que a corrente I_{L1} também decresça neste período. O capacitor C_1 é percorrido pela corrente $(I_{L1} - I_{L2})$. No instante que a chave S_1 retorna ao estado de condução esta etapa se finda e outro ciclo de operação é iniciado.

2.5.3 Ganho estático ideal do conversor *boost* quadrático de três níveis

Para a análise do ganho estático do conversor, deverão ser analisadas as malhas formadas nas quatro etapas de operação, conforme Figura 39.

Figura 39 – Representação das malhas do circuito.



Fonte: O autor.

Iniciando a análise em L_1 , observa-se que o mesmo apresenta a mesma malha durante os intervalos de tempo Δt_3 , Δt_4 e Δt_5 , representado pelas Figuras 39a e 39c e 39d, respectivamente. De forma que;

$$-V_i + V_{L1} + V_{C1} = 0 \quad (2.111)$$

$$V_{L1} = (V_i - V_{C1}) \cdot (\Delta t_3 + \Delta t_4 + \Delta t_5) \quad (2.112)$$

Substituindo 2.101 em 2.112 chega-se à;

$$V_{L1} = (V_i - V_{C1}) \cdot (T - \Delta t_1) \quad (2.113)$$

No intervalo de tempo Δt_1 , representado na Figura 39b a malha formada é dada por;

$$-V_i + V_{L1} = 0 \quad (2.114)$$

$$V_{L1} = V_i \cdot \Delta t_1 \quad (2.115)$$

Como a tensão média em um indutor é nula, iguala-se 2.113 e 2.115 à zero;

$$(V_i - V_{C1}).(T - \Delta t_1) + V_i. \Delta t_1 = 0 \quad (2.116)$$

$$(V_i - V_{C1}).(T - D_1T) + V_i.D_1T = 0 \quad (2.117)$$

$$V_i = V_{C1}(1 - D_1) \quad (2.118)$$

$$V_i = V_{C1}(1 - \alpha D_2) \quad (2.119)$$

$$V_{C1} = \frac{V_i}{(1 - \alpha D_2)} \quad (2.120)$$

Nas malhas que contém o indutor L_2 , observa-se que nos períodos de tempo Δt_3 e Δt_4 (Figuras 39a e 39c) a corrente está em roda livre e não há variação de tensão no indutor. Na malha formada em Δt_1 (Figura 39b) tem-se;

$$-V_{C1} + V_{L2} = 0 \quad (2.121)$$

$$V_{L2} = V_{C1}. \Delta t_1 \quad (2.122)$$

$$V_{L2} = V_{C1}. \alpha \Delta t_2 \quad (2.123)$$

Em Δt_5 (Figura 39d), a malha é dada por;

$$-V_{C1} + V_{L2} + V_o = 0 \quad (2.124)$$

$$V_{L2} = (V_{C1} - V_o). \Delta t_5 \quad (2.125)$$

Substituindo 2.100

$$V_{L2} = (V_{C1} - V_o).(T - \Delta t_2) \quad (2.126)$$

Efetuando o balanço do fluxo energético com 2.123 e 2.126;

$$V_{C1}. \alpha \Delta t_2 + (V_{C1} - V_o).(T - \Delta t_2) = 0 \quad (2.127)$$

Trabalhando a equação e isolando a tensão no capacitor C_1 ;

$$V_{C1} = \frac{V_o(1 - D_2)}{(1 - D_2 + \alpha D_2)} \quad (2.128)$$

Trabalhando com as igualdades de 2.120 e 2.128;

$$\frac{V_i}{(1 - \alpha D_2)} = \frac{V_o(1 - D_2)}{(1 - D_2 + \alpha D_2)} \quad (2.129)$$

Isolando-se a tensão de saída pela tensão de entrada a fim de obter-se o ganho final do conversor chega-se à 2.130. Esta equação possui a variável α que corresponde à relação entre os tempos de condução das duas chaves do circuito. Para fins práticos, esse valor nunca deve alcançar a unidade, caso isso ocorra, a tensão de bloqueio das duas chaves será igual a tensão de saída do conversor, o qual perde assim sua principal vantagem em relação às topologias quadráticas tradicionais.

$$\frac{V_o}{V_i} = \frac{1 - D_2(1 - \alpha)}{(1 - \alpha D_2)(1 - D_2)} \quad (2.130)$$

Aplicando-se o limite de α tendendo a unidade em 2.130 verifica-se que o ganho estático é quadrático e exatamente igual os ganhos encontrados nos conversores *boost* quadráticos e *boost* quadráticos G.

$$\lim_{\alpha \rightarrow 1} \frac{1 - D_2(1 - \alpha)}{(1 - \alpha D_2)(1 - D_2)} = \frac{1}{(1 - D_2)^2} \quad (2.131)$$

O ganho estático do conversor pode ser demonstrado graficamente em função de D_2 e em função de α , conforme Figuras 40 e 41, respectivamente.

Figura 40 – Ganho estático total por D_2 com variação de α .

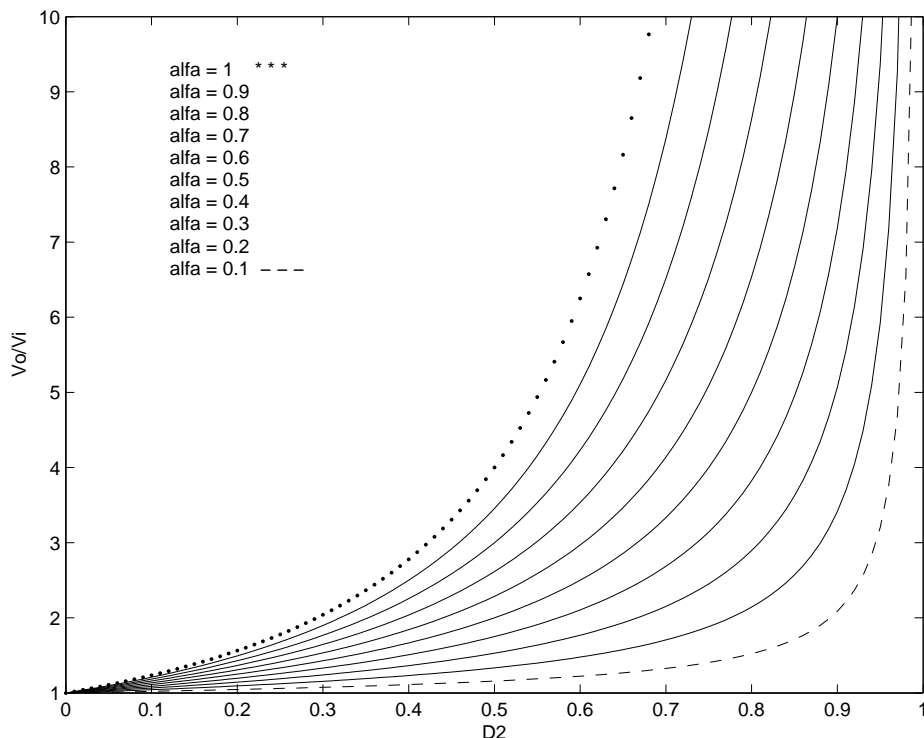
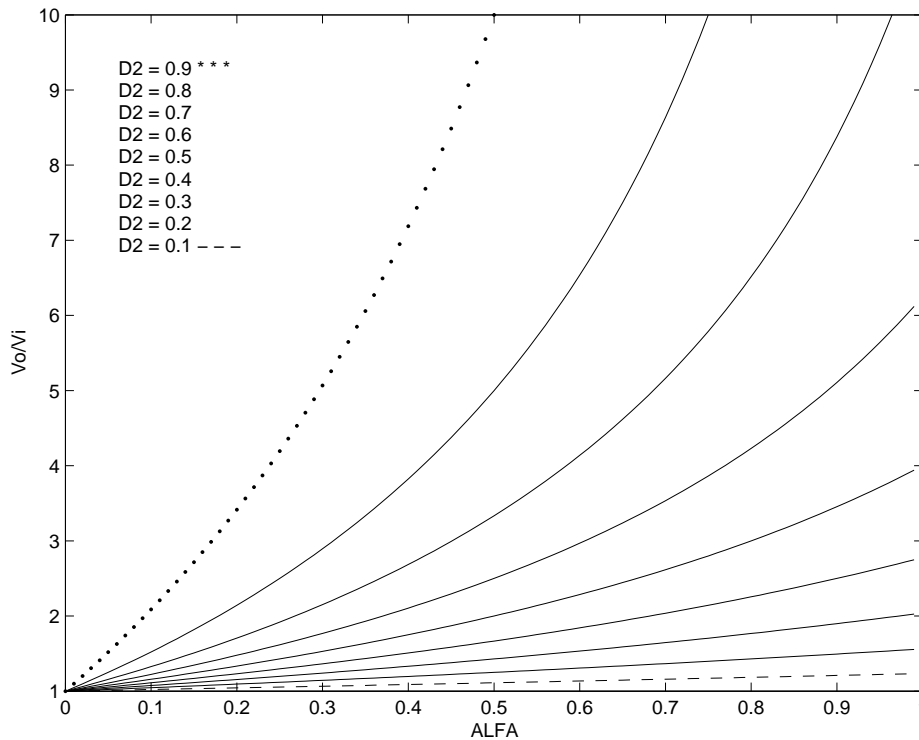


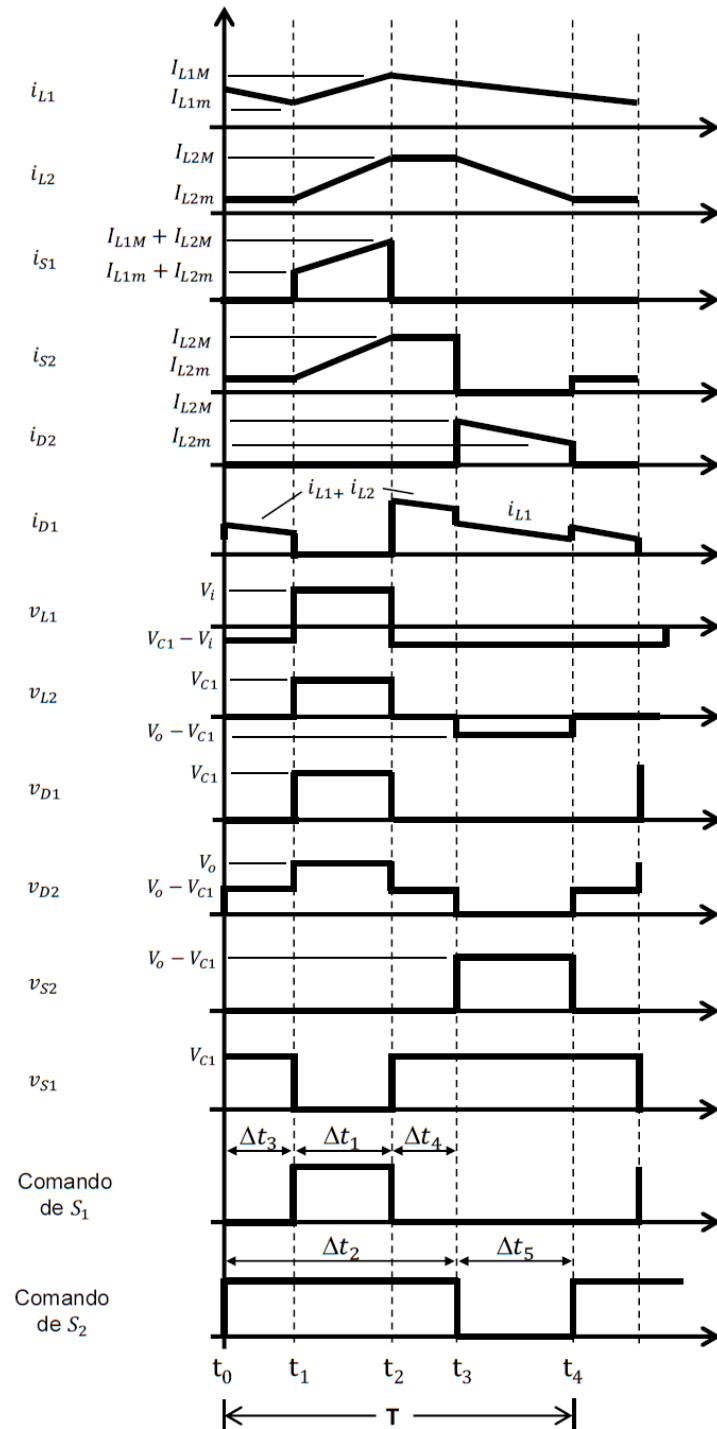
Figura 41 – Ganho estático total por α com variação de D_2 .

Fonte: O autor.

2.5.4 Formas de onda básicas e análise quantitativa do conversor *boost* quadrático de três níveis

Na Figura 42 pode-se visualizar as principais formas de onda do conversor *boost* quadráticos de três níveis. Como principal característica desta família de conversor, observa-se que nenhuma das chaves suportam a tensão de saída do conversor. A chave S_2 bloqueia o valor $(V_o - V_{C1})$ em Δt_5 e a chave S_1 bloqueia a tensão do capacitor C_1 no intervalo de tempo $(T - \Delta t_1)$. Pela chave S_2 circulará a corrente do indutor L_2 e a chave S_1 no intervalo Δt_1 será percorrida pelas corrente máximas de L_1 e L_2 . O diodo D_1 suportará a mesma tensão do capacitor C_1 e o diodo D_2 terá sua maior tensão reversa em Δt_1 , quando suportará a tensão de saída do conversor (V_o) . A corrente de saída será a mesma corrente que circula pelo diodo D_2 , desta forma, o diodo terá de suportar a corrente máxima e mínima de L_2 no intervalo Δt_5 . As etapas de magnetização dos indutores L_1 e L_2 , como anteriormente mencionado são vistas em Δt_1 . Outra particularidade deste conversor é a forma de onda do indutor L_2 , observa-se que nos intervalos de tempo Δt_3 e Δt_4 não há variação de corrente, pois neste período a corrente está em roda livre.

O equacionamento do circuito será efetuado com base em (BOTTARELLI et al., 2007) e as definições serão apresentadas de maneira mais detalhada tendo em vista que o con-

Figura 42 – Principais formas de onda do conversor *boost* quadrático de três níveis.

Fonte: O autor.

versor proposto no próximo capítulo terá similaridades com esta topologia, de forma que algumas definições podem ser referenciadas.

O indutor L_1 é submetido à tensão V_i durante o intervalo Δt_1 , de forma que a ondu-

lação de corrente possa ser encontrada;

$$V_{L1}(t) = L_1 \frac{di_{L1}(t)}{dt} \quad (2.132)$$

$$V_{L1}(\Delta t_1) = L_1 \frac{\Delta I_{L1}}{\Delta t_1} \quad (2.133)$$

Substituindo pela tensão que o indutor está submetido e o intervalo de tempo correspondente, consegue-se isolar o termo referente à variação da corrente no indutor;

$$V_i(\Delta t_1) = L_1 \frac{\Delta I_{L1}}{\Delta t_1} \quad (2.134)$$

$$\Delta I_{L1} = \frac{V_i \times \Delta t_1}{L_1} \quad (2.135)$$

$$\Delta I_{L1} = \frac{V_i \times D_2 T}{L_1} \quad (2.136)$$

Substituindo o V_i encontrado no ganho em 2.130, trabalha-se a equação de forma à se encontrar a ondulação e a indutância de L_1 dadas por 2.138 e 2.139, respectivamente.

$$\Delta I_{L1} = \frac{\alpha D_2 T}{L_1} \times \frac{V_o(1 - \alpha D_2)(1 - D_2)}{1 - D_2(1 - \alpha)} \quad (2.137)$$

$$\Delta I_{L1} = \frac{V_o}{L_1 f} \times \frac{\alpha D_2(1 - \alpha D_2)(1 - D_2)}{1 - D_2(1 - \alpha)} \quad (2.138)$$

$$L_1 = \frac{V_o}{\Delta I_{L1} f} \times \frac{\alpha D_2(1 - \alpha D_2)(1 - D_2)}{1 - D_2(1 - \alpha)} \quad (2.139)$$

Para se encontrar a corrente em L_1 , primeiramente deve se compreender que a esta corrente será a mesma corrente da fonte de entrada, desta forma, em seguida, considera-se o circuito com um rendimento ideal, ou seja, de 100%, e utiliza-se a equação dada em 2.22 substitui-se a relação da tensão de saída pela de entrada encontrada no ganho em 2.130;

$$\frac{I_i}{I_o} = \frac{V_o}{V_i} = \frac{1 - D_2(1 - \alpha)}{(1 - \alpha D_2)(1 - D_2)} \quad (2.140)$$

$$I_{L1} = I_i = I_o \times \frac{1 - D_2(1 - \alpha)}{(1 - \alpha D_2)(1 - D_2)} \quad (2.141)$$

Para as correntes máxima (I_{L1M}) e mínima (I_{L1m}) em L_1 considera-se as variações de corrente no período, sendo;

$$I_{L1M} = I_{L1} + \frac{\Delta I_{L1}}{2} \quad (2.142)$$

$$I_{L1m} = I_{L1} - \frac{\Delta I_{L1}}{2} \quad (2.143)$$

Reescrevendo 2.142 e 2.143 substituindo pelas equações encontradas em 2.141 e 2.138 chega-se à equação final dos valores máximos e mínimos das correntes no indutor L_1 .

$$I_{L1M} = I_o \times \frac{1 - D_2(1 - \alpha)}{(1 - \alpha D_2)(1 - D_2)} + \frac{V_o}{2L_1f} \times \frac{\alpha D_2(1 - \alpha D_2)(1 - D_2)}{1 - D_2(1 - \alpha)} \quad (2.144)$$

$$I_{L1m} = I_o \times \frac{1 - D_2(1 - \alpha)}{(1 - \alpha D_2)(1 - D_2)} - \frac{V_o}{2L_1f} \times \frac{\alpha D_2(1 - \alpha D_2)(1 - D_2)}{1 - D_2(1 - \alpha)} \quad (2.145)$$

A relação de tensão-corrente também será utilizada para se calcular a ondulação da corrente no indutor L_2 , que é submetido à tensão do capacitor C_1 no intervalo Δt_1 , correspondente à segunda etapa de operação;

$$V_{L2}(t) = L_2 \frac{di_{L2}(t)}{dt} \quad (2.146)$$

$$V_{L2}(\Delta t_1) = L_2 \frac{\Delta I_{L2}}{\Delta t_1} \quad (2.147)$$

Em Δt_1 a tensão que o indutor L_2 é submetido é a tensão do capacitor C_1 de forma que;

$$V_{C1} = L_2 \frac{\Delta I_{L2}}{\Delta t_1} \quad (2.148)$$

$$V_{C1} = L_2 \frac{\Delta I_{L2}}{\alpha D_2 T} \quad (2.149)$$

$$\Delta I_{L2} = \frac{\alpha D_2 T}{L_2} \times V_{C1} \quad (2.150)$$

Substituindo a tensão no capacitor C_1 pela tensão encontrada em 2.128 e isolando os termos, encontra-se a ondulação da corrente e a indutância em L_2 , dadas por 2.151 e 2.152, respectivamente.

$$\Delta I_{L2} = \frac{V_o}{L_2 f} \times \frac{\alpha D_2(1 - D_2)}{1 - D_2(1 - \alpha)} \quad (2.151)$$

$$L_2 = \frac{V_o}{\Delta I_{L2} f} \times \frac{\alpha D_2(1 - D_2)}{1 - D_2(1 - \alpha)} \quad (2.152)$$

Assim como em L_1 , as correntes máxima e mínimas de L_2 também podem ser escritas em função de seus valores médios e suas variações;

$$I_{L2M} = I_{L2} + \frac{\Delta I_{L2}}{2} \quad (2.153)$$

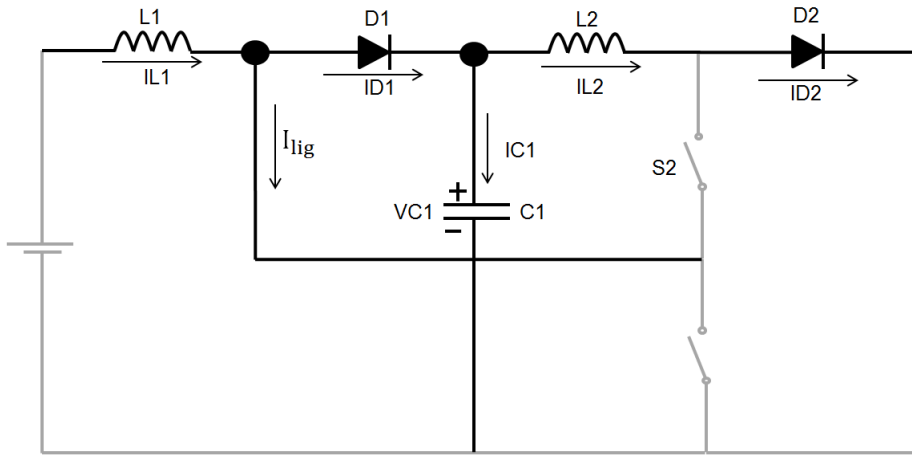
$$I_{L2m} = I_{L2} - \frac{\Delta I_{L2}}{2} \quad (2.154)$$

A corrente em L_2 não se comporta como a corrente em L_1 uma vez que ela não é a corrente de entrada nem a corrente de saída e sua análise será efetuada com base nas

correntes que circulam pelo capacitor C_1 e pelos diodos D_1 e D_2 (BOTTARELLI et al., 2007).

Conforme a Figura 43, verifica-se que a corrente em L_2 é a corrente em D_1 menos a corrente em C_1 , entretanto, em regime permanente a corrente média em um capacitor é nula, de forma que a corrente média em L_2 será igual a corrente média em D_1 , tal que:

Figura 43 – Circuito para análise da corrente em L_2 .



Fonte: O autor.

$$I_{L2} = I_{D1} - I_{C1} \quad (2.155)$$

$$I_{L2} = I_{D1} \quad (2.156)$$

A corrente em D_1 pode ser dada como a corrente em L_1 subtraída da corrente denominada de I_{lig} , sendo que esta corrente circula pelo ramo que interliga os nós ($L_1 - D_1$) e ($S_1 - S_2$).

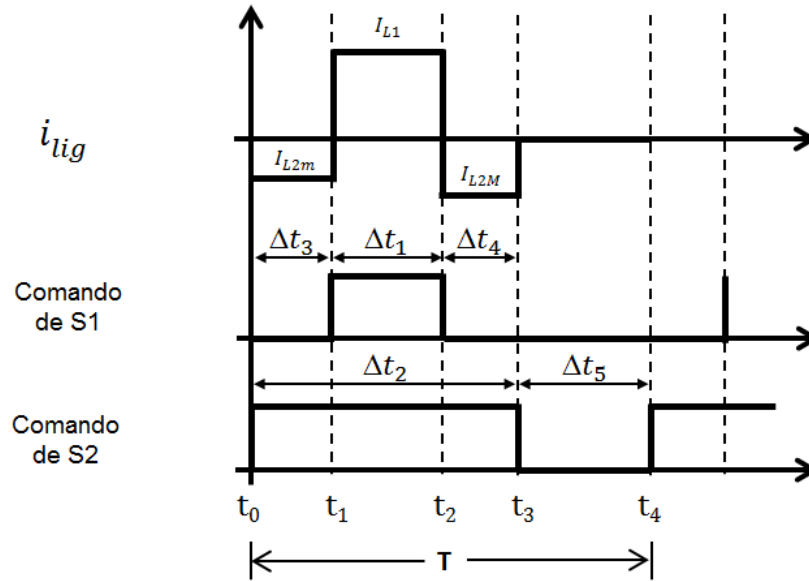
$$I_{D1} = I_{L1} - I_{lig} \quad (2.157)$$

Para facilitar a visualização do comportamento da corrente neste trecho do circuito, a Figura 44 traz a sua representação gráfica. Verifica-se que nos intervalos de tempo Δt_3 e Δt_4 ela corresponde aos valores mínimos e máximos das correntes em L_2 e em Δt_1 seu valor é igual ao da corrente de L_1 . Desta maneira, equaciona-se a corrente I_{lig} .

$$I_{lig} = -I_{L2m} \times D_3 + I_{L1} \times D_1 - I_{L2M} \times D_4 \quad (2.158)$$

Substituindo pelas equações encontradas em 2.103 e 2.110;

$$I_{lig} = \frac{-(I_{L2m} + I_{L2M}) \times D_2(1 - \alpha)}{2} + I_{L1} \alpha D_2 \quad (2.159)$$

Figura 44 – Comportamento da corrente I_{lig} .

Fonte: O autor.

Considerando que;

$$I_{L2} = \frac{I_{L2m} + I_{L2M}}{2} \quad (2.160)$$

Chega-se à equação final da corrente no ramo de ligação dada por;

$$I_{lig} = -I_{L2}D_2(1 - \alpha) + I_{L1} \alpha D_2 \quad (2.161)$$

Substituindo as equações 2.156 e 2.161 em 2.157;

$$I_{L2} = I_{L1} - I_{L1} \alpha D_2 + I_{L2}D_2(1 - \alpha) \quad (2.162)$$

$$I_{L2}(1 - D_2 + \alpha D_2) = I_{L1}(1 - \alpha D_2) \quad (2.163)$$

$$I_{L2} = \frac{I_{L1}(1 - \alpha D_2)}{1 - D_2(1 - \alpha)} \quad (2.164)$$

Substituindo 2.141 em 2.164;

$$I_{L2} = I_o \frac{1 - D_2(1 - \alpha)(1 - \alpha D_2)}{(1 - \alpha D_2)(1 - D_2) \times 1 - D_2(1 - \alpha)} \quad (2.165)$$

$$I_{L2} = \frac{I_o}{(1 - D_2)} \quad (2.166)$$

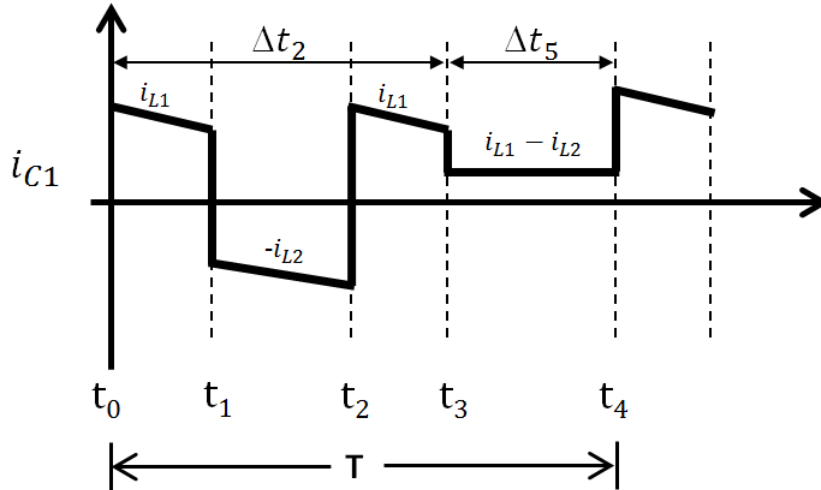
Substituindo 2.151 e 2.166 em 2.153 e 2.154 encontram-se os valores extremos das correntes em L_2 ;

$$I_{L2M} = \frac{I_o}{(1 - D_2)} + \frac{V_o}{2L_2f} \left[\frac{\alpha D_2(1 - D_2)}{1 - D_2 + \alpha D_2} \right] \quad (2.167)$$

$$I_{L2m} = \frac{I_o}{(1 - D_2)} - \frac{V_o}{2L_2f} \left[\frac{\alpha D_2(1 - D_2)}{1 - D_2 + \alpha D_2} \right] \quad (2.168)$$

O capacitor C_1 é responsável pelo acoplamento dos dois estágios do conversor, mesmo não tendo qualquer função de filtragem da tensão naquele ponto a determinação da capacitância C_1 pode ser dada em função da ondulação da tensão V_{C1} , o que torna desejável conhecer está variável, que segundo (BOTTARELLI et al., 2007) também se torna importante, uma vez que quanto menor a variação de tensão em cima do capacitor C_1 mais a teoria se aproxima da prática, tendo em vista que todas as equações deduzidas desconsideram qualquer variação de V_{C1} . A corrente em C_1 pode ser visualizada na Figura 45, onde nota-se que o capacitor se descarrega na segunda etapa de operação, sendo que a corrente no mesmo é igual a corrente de L_2 com sinal invertido.

Figura 45 – Corrente no capacitor C_1 em MCC.



Fonte: O autor.

$$i_{C1}(t)|_{2^a \text{ etapa}} = -i_{L2}(t)|_{2^a \text{ etapa}} \quad (2.169)$$

$$i_{L2}(t) = \frac{1}{L_2} \left[\int_0^t v_{L2}(t) dt \right] + I_{L2m} \Rightarrow i_{L2}(t) = \frac{V_{C1}}{L_2} t + I_{L2m} \quad (2.170)$$

Com base na relação de tensão-corrente do capacitor obtém-se a função com base no valor mínimo de L_2 , substituindo pela expressão dada em 2.168 e isolando C_1 encontra-se a expressão da ondulação da tensão.

$$\Delta V_{C1} = \frac{1}{C_1} \int_0^{\Delta t_1} \left[\frac{V_{C1}}{L_2} t + I_{L2m} \right] dt \quad (2.171)$$

$$\Delta V_{C1} = \frac{1}{C_1} \left[I_{L2m} \times \frac{\alpha D_2}{f} + \frac{V_{C1}}{2L_2} \times \frac{(\alpha D_2)^2}{f^2} \right] \quad (2.172)$$

$$C_1 = \frac{1}{\Delta V_{C1}} \times \left[\left(\frac{I_o}{1 - D_2} - \frac{V_o}{2L_2f} \times \left[\frac{\alpha D_2 (1 - D_2)}{1 - D_2 (1 - \alpha)} \right] \right) \frac{\alpha D_2}{f} + \frac{V_{C1}}{2L_2} \times \frac{(\alpha D_2)^2}{f^2} \right] \quad (2.173)$$

O capacitor de saída C_f é necessário tendo em vista que na maioria dos conversores CC-CC e CA-CC busca-se uma tensão de saída contínua, desta forma, um valor apropriado de capacitância deverá manter a ondulação dentro de valores pré-estabelecidos. Como os conversores *boost* não possuem saída em fonte de corrente - o que significa que a corrente a montante do capacitor não é contínua - e a corrente que será absorvida pelo capacitor de saída e pela carga é a corrente do diodo D_2 , de forma que a variação da corrente no capacitor C_f nada mais é que a parcela alternada da corrente de D_2 e seu intervalo negativo dado em Δt_2 define o período de condução de D_2 (BOTTARELLI et al., 2007). Assim;

$$i_C(t) = I_o \Rightarrow C_f \times \frac{dv_o(t)}{dt} = I_o \quad (2.174)$$

$$I_o = C_f \times \frac{\Delta V_o(\Delta t_2)}{\Delta t_2} \Rightarrow \Delta V_o = \frac{D_2 I_o}{f C_f} \quad (2.175)$$

$$C_f = \frac{D_2 I_o}{f \Delta V_o} \quad (2.176)$$

O conversor *boost* quadrático de três níveis apresentado nesta seção possui a característica de que suas chaves nunca operam bloqueando a tensão de saída, o que possibilita um melhor dimensionamento dos semicondutores responsáveis pelo chaveamento, geralmente MOSFETs e IGBTs. Tendo em vista a considerável dificuldade em se encontrar estes componentes com características de suportarem alta tensão de bloqueio aliada à alta capacidade de condução de corrente, este comportamento se traduz em uma melhor aceitabilidade desta arquitetura por propiciar a utilização de uma gama maior de componentes de componentes que atuam como chaves eletrônicas. Algumas outras variedades desta topologia também foram desenvolvidas, como em (BARRETO et al., 2002) que apresenta a mesma expressão do ganho estático da seção acima, porém, impõe no interruptor a tensão de saída do circuito. Em (JIN; RUAN, 2004) encontra-se oito conversores ressonantes de três níveis, sendo seis não isolados e dois isolados. As divisões de tensão entre as chaves usando as topologias de três níveis podem ser encontradas em diversas variações de conversores, tais como em (DUK-YOU; JAE-KUK; GUN-WOO, 2011) e (RUAN; LI; CHEN, 2002).

2.6 Conclusão

O capítulo apresentou algumas das mais tradicionais famílias de conversores elevadores. Com suas principais formas de onda e análise de seus ganhos demonstrados, as

topologias estudadas envolveram conversores com ganhos tradicionais e quadráticos e que possuem diferentes números de elementos chaveadores. Os conversores que operam com altos ganhos estáticos ou onde altos valores de tensão estão presentes podem submeter suas chaves aos valores da tensão de saída do conversor quando estas estão em condição de bloqueio. A topologia de conversor *boost* quadrático de três níveis analisada opera com duas chaves e também apresenta ganho estático quadrático, mas possui a característica de não submeter nenhuma delas à maior tensão envolvida durante a conversão.

O comando das chaves dos circuitos apresentados utilizam a modulação por largura de pulso PWM. Nas topologias onde apenas uma chave é encontrada ou um número superior delas operam no mesmo intervalo de tempo e ao mesmo comando, o sinal PWM simples pode ser utilizado. Nas topologias de conversores *boost* que apresentam duas chaves que atuam em tempos distintos uma variação desta modulação é utilizada. Denominada de modulação por largura de pulso para três níveis com pulsos concêntricos, essa modulação possibilita que o conversor *boost* de três níveis opere com as chaves atuando em momentos distintos e não bloqueiem a tensão de saída.

No próximo capítulo será apresentado o conversor *boost* quadrático G de três níveis. Esta nova topologia é baseada nos conversores *boost* quadráticos G e conversores *boost* quadrático de três níveis e unirá algumas características de seus predecessores, resultando em uma nova topologia de circuito elevador que terá como principal característica a melhor divisão de tensão de bloqueio entre as chaves.

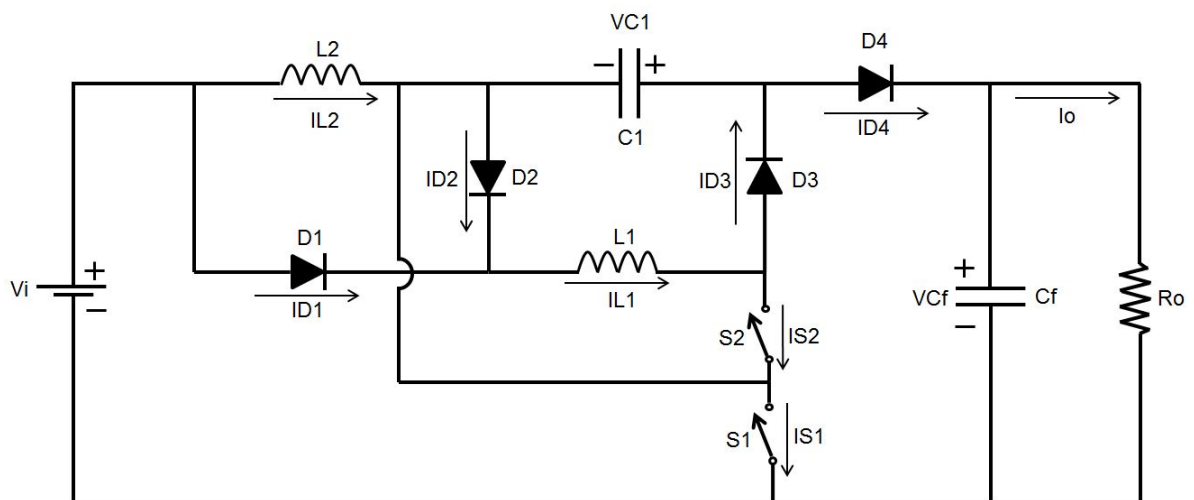
3 Conversores *boost* quadrático G de Três Níveis

Neste capítulo será apresentado o conversor *boost* quadrático G de três níveis (G-QTN). Baseado no conversor *boost* quadrático de três níveis (QTN) apresentado em (BOTTARELLI et al., 2007), esta nova topologia permite uma melhor divisão de tensão de bloqueio entre as duas chaves existentes no circuito. O ganho do conversor apresentado também varia com o quadrado da razão cíclica de S_2 e a modulação será PWM de três níveis. A melhor divisão da tensão de bloqueio entre as chaves foi obtida incorporando ao circuito do conversor *boost* QTN algumas características da topologia do *boost* quadrático G (KADRI et al., 2010), desta forma, o circuito resultante possui similaridades com ambas topologias, de modo que alguns valores e conceitos serão referenciados aos dois trabalhos já existentes e citados nesta dissertação.

3.1 Topologia

A topologia do conversor *boost* quadrático G de três níveis pode ser visualizado na Figura 46. Quanto aos elementos, se comparado ao conversor *boost* quadrático G ele apresenta uma chave e um diodo à mais, quando comparado ao conversor *boost* QTN houve a inclusão de apenas dois diodos.

Figura 46 – Conversor *boost* quadrático G de três níveis.

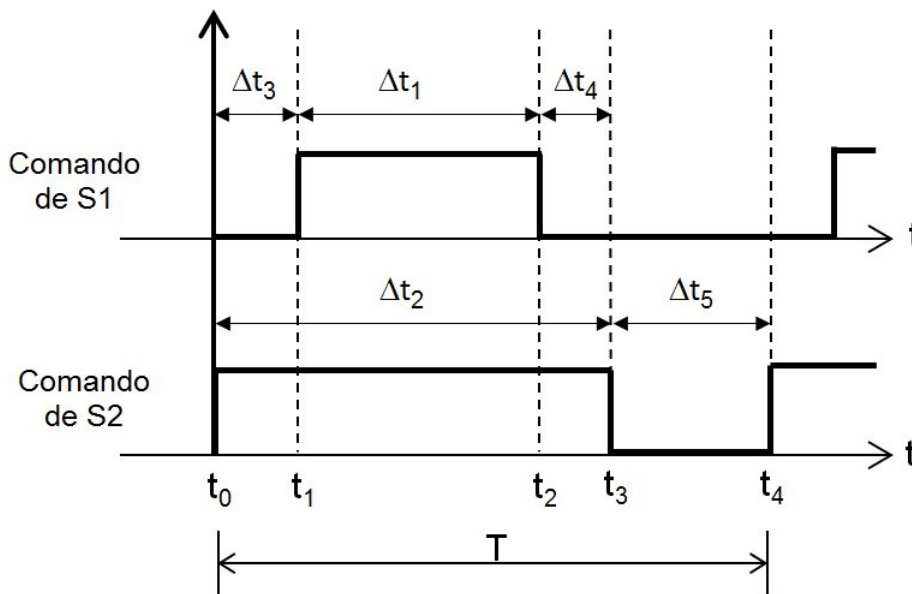


Fonte: O autor.

3.1.1 Etapas de operação do conversor *boost* quadrático G de três níveis

Considerando a estratégia de modulação utilizada (PWM de três níveis) o conversor apresenta quatro etapas de operação que são abaixo descritas. Para simplificar a análise mantém-se a idealidade de todos os componentes e a operação do circuito em modo contínuo, tendo em vista que o circuito apresenta dois indutores essa condição deve ser mantida em ambos indutores. Os pulsos de comando apresentados na seção anterior são reapresentados na Figura 47 para facilitar a análise, considera-se ainda que os componentes (indutores e capacitores) já foram carregados na etapa anterior de funcionamento.

Figura 47 – Pulsos de comando para os interruptores S_1 e S_2 .



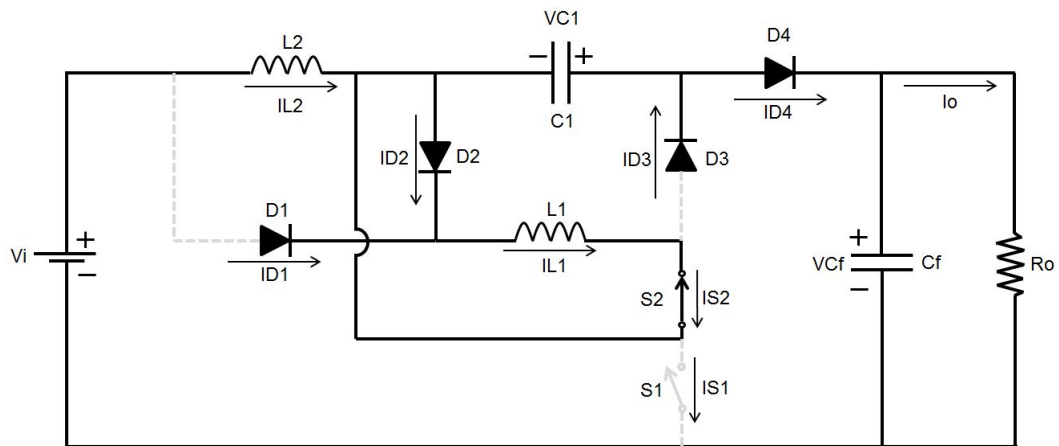
Fonte: O autor.

a) primeira etapa (t_0, t_1)

A primeira etapa de operação é definida pelo intervalo Δt_3 e corresponde ao período inicial onde a chave S_2 está conduzindo e a chave S_1 está em bloqueio. Nesta etapa os diodos D_1 e D_3 estão bloqueados, D_1 pela tensão do indutor L_2 e D_3 pela tensão do capacitor C_1 . A corrente em L_1 circula em roda livre por D_2 , L_1 e S_2 , a corrente I_{L2} decresce pela malha formada por V_i , L_2 , C_1 e D_4 e alimenta o capacitor de saída C_f e a carga R_o . A chave S_1 é submetida à diferença entre a tensão de saída e a tensão do capacitor C_1 . Esta etapa de operação pode ser visualizada na Figura 48 e termina quando o interruptor S_1 entra em condução.

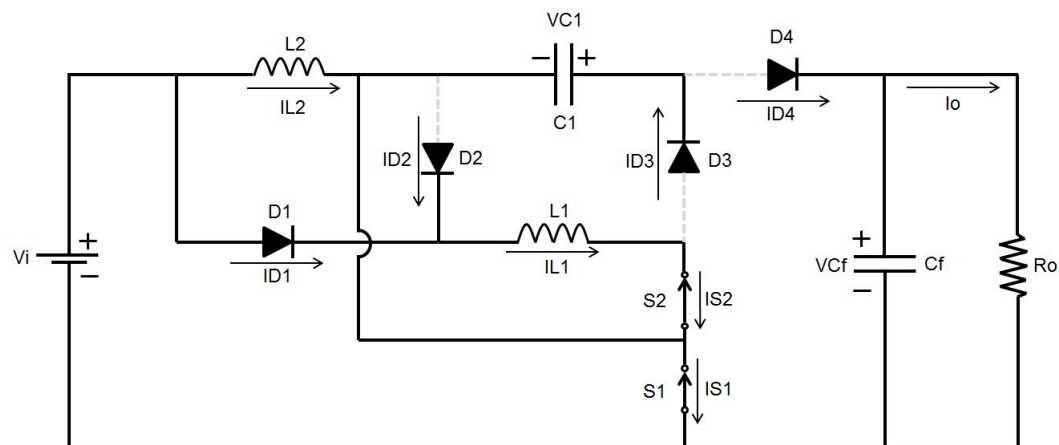
b) segunda etapa (t_1, t_2)

A segunda etapa de operação, Figura 49, é compreendida pelo período onde as duas chaves estão conduzindo e é encontrada em Δt_1 . Neste intervalo os dois indutores estão aterrados e conseqüentemente esta é a fase de magnetização dos mesmos. Com a condução

Figura 48 – Primeira etapa de operação do conversor *boost* quadrático G de três níveis.

Fonte: O autor.

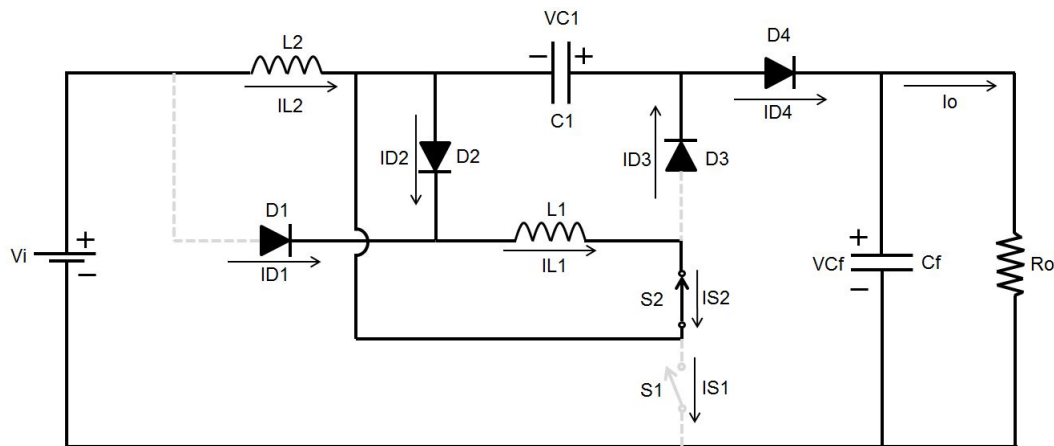
da chave S_1 o diodo D_1 conduz. A corrente I_{L2} cresce linearmente por V_i , L_2 e S_1 , já a corrente I_{L1} cresce linearmente pela malha formada por V_i , D_1 , L_1 , S_2 e S_1 . O diodo D_2 fica reversamente polarizado com a tensão da fonte, o diodo D_3 tem seu anodo aterrado e fica reversamente polarizado ainda com a tensão do capacitor C_1 , por sua vez, o diodo D_4 fica bloqueado pela tensão do capacitor de saída C_f que alimenta à carga.

Figura 49 – Segunda etapa de operação do conversor *boost* quadrático G de três níveis.

Fonte: O autor.

c) terceira etapa (t_2, t_3)

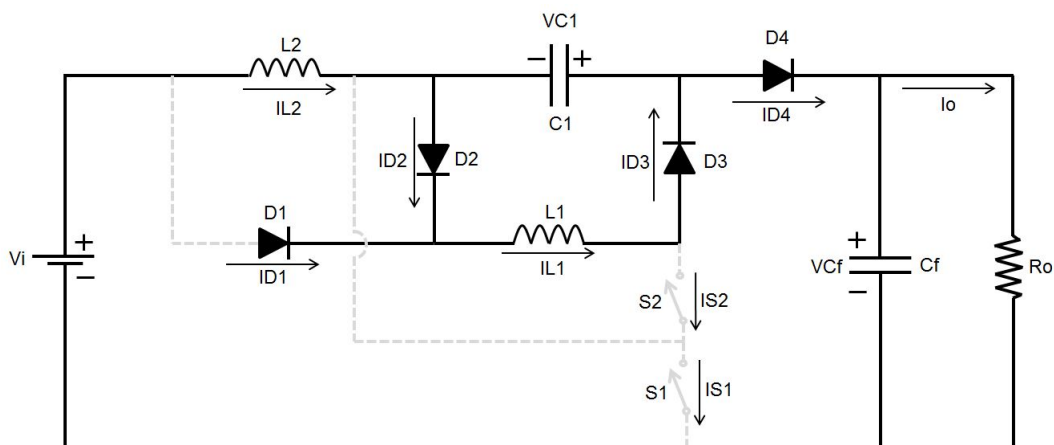
Conforme verifica-se na Figura 50, a terceira etapa de operação é idêntica à segunda etapa, de forma que como anteriormente explicado na modulação por largura de pulsos para conversores três níveis tem-se que $\Delta t_4 = \Delta t_3$. As características do circuito se mantêm, com a corrente I_{L1} em roda livre por L_1 , S_2 e D_2 e a desmagnetização do indutor L_2 fornecendo energia ao capacitor C_f e a carga R_o através de V_i , L_2 , C_1 e D_4 . Neste etapa de operação o diodo D_1 volta ao estado de bloqueio e o diodo D_2 conduz.

Figura 50 – Terceira etapa de operação do conversor *boost* quadrático G de três níveis.

Fonte: O autor.

c) quarta etapa (t_3, t_4)

A quarta e última etapa de operação (Δt_5) pode ser vista na Figura 51. Esse período tem início com o bloqueio da chave S_2 e corresponde ao único intervalo de tempo onde ambas as chaves estão bloqueadas. O diodo D_4 permanece diretamente polarizado de forma que a corrente I_{L2} alimente o capacitor de saída C_f e a carga R_o através de V_i , L_2 , C_1 e D_4 . O diodo D_1 permanece em bloqueio pela tensão do indutor L_1 e os diodos D_2 e D_3 são diretamente polarizados de forma que a corrente de L_1 carregue o capacitor C_1 , que neste momento tem sua corrente definida pela diferença entre as correntes I_{L2} e I_{L1} . A chave S_1 , da mesma forma que na primeira etapa de operação, bloqueia a diferença entre a tensão de saída e a tensão do capacitor C_1 . Por sua vez, a chave S_2 bloqueia o mesmo valor de tensão encontrado no capacitor C_1 . Com o comando de S_2 à condução, finaliza-se esta etapa e tem-se início a outro ciclo de operação.

Figura 51 – Quarta etapa de operação do conversor *boost* quadrático G de três níveis.

Fonte: O autor.

3.1.2 Formas de onda básicas do conversor *boost* quadrático G de três níveis

As formas de onda do conversor G-QTN serão apresentadas em duas maneiras distintas. Na primeira delas, o conversor opera em regime de condução contínua (MCC), o que significa que nenhum dos indutores, em nenhum momento alcance o valor nulo. As principais formas de onda do conversor operando neste regime pode ser visualizado na Figura 52, observa-se que a corrente em L_1 e L_2 nunca atingem o valor igual zero e a tensão sobre os interruptores S_1 e S_2 estão sempre abaixo da tensão de saída do circuito.

No segundo modo de operação, o conversor deixa de operar em condução contínua, de forma que a corrente em um dos indutores se anula. Segundo (BOTTARELLI et al., 2007), considera-se que os conversores de três níveis já deixam de operar em regime contínuo quando apenas um dos indutores já apresenta valor nulo de corrente. Caso isso ocorra, dependendo da topologia de três níveis adotada a tensão sobre os interruptores atingiria valores maiores que os esperados devido a ressonância entre alguns elementos. Nesta topologia, caso a corrente em L_1 se anule ao final da quarta etapa de operação, ela permanecerá com valor nulo também pela primeira etapa de operação do circuito (formas de onda Figura 52) tornando este indutor crítico, pois seus efeitos em descontinuidade tem maiores consequências ao circuito. Deste modo o conversor deixa de operar em condução contínua e passa a operar em condução descontínua parcial (MCDP) com a descontinuidade de L_1 . Na Figura 53 visualizam-se as formas de onda do conversor G-QTN operando em MCDP com a anulação da corrente em L_1 . Para tanto, foi arbitrado uma indutância menor que a encontrada pela equação de 3.43. Observa-se entre outras características a corrente de L_1 alcançando o valor igual a zero e seus reflexos nos demais componentes, tais como a corrente de S_1 que agora oscila à partir de I_{L2m} e também as alterações em I_{D1} , I_{D2} , I_{D3} e I_{S2} .

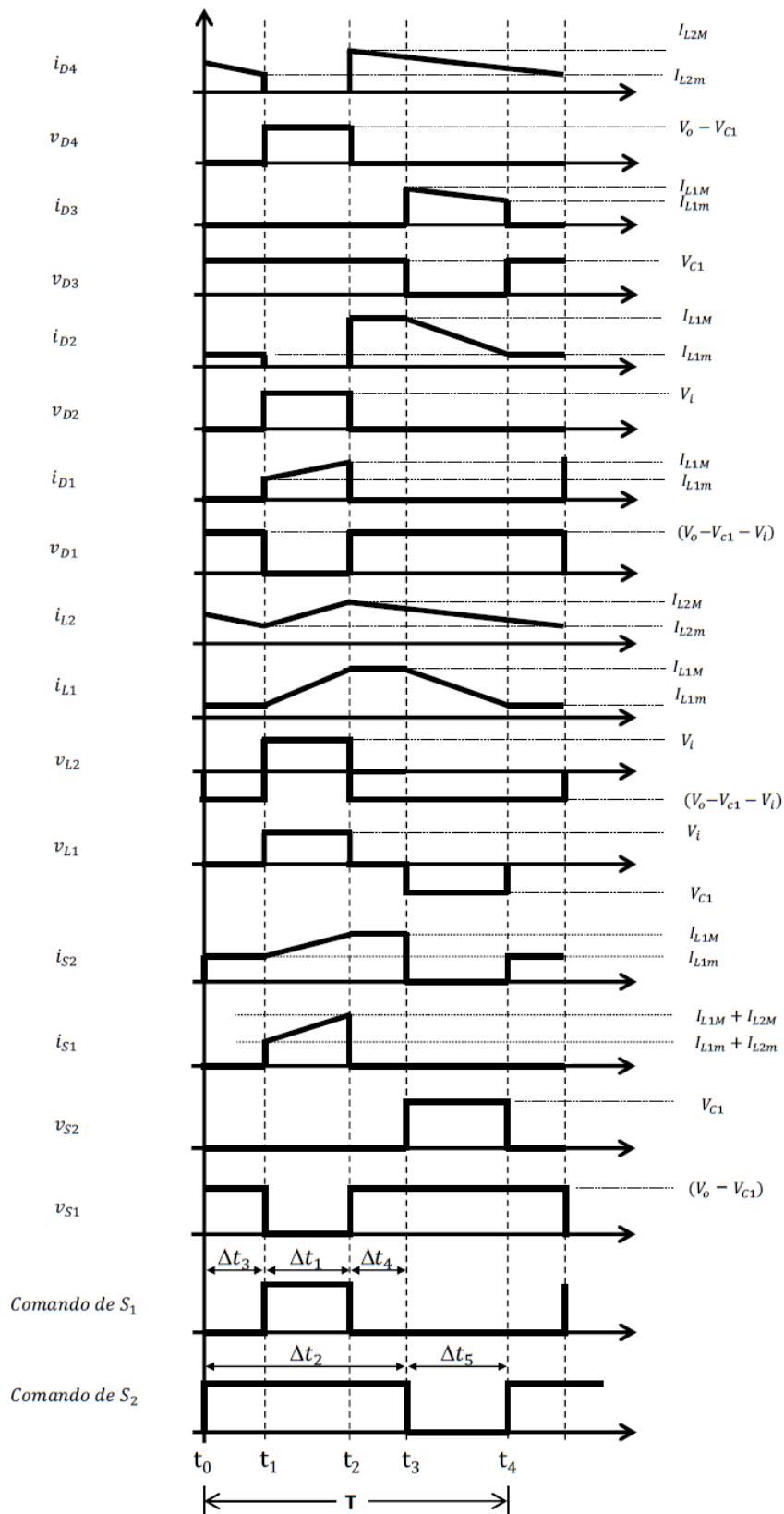
3.1.3 Ganho estático ideal do conversor *boost* quadrático G de três níveis

A análise do ganho estático do conversor pode ser realizada com base nas formas de onda dos indutores e capacitores encontradas na Figura 52, e também com base nas malhas formadas durante um ciclo de trabalho completo do conversor. Da mesma que nas outras topologias citadas neste trabalho, as quatro etapas de operação serão rerepresentadas nesta seção. Por comodidade, serão também suprimidos o capacitor de saída utilizado como filtro (C_f) e o diodo D_4 , a resistência de saída que representa a carga será substituída por uma fonte de tensão que representa a tensão de saída do conversor. As malhas formadas durante as quatro etapas de operação do circuito podem ser visualizadas na Figura 54.

Iniciando-se a análise pelo indutor L_1 , verifica-se que nos intervalos de tempo Δt_3 e Δt_4 a corrente sobre o mesmo está em roda livre, não havendo dissipação de energia (Figuras 54a e 54c).

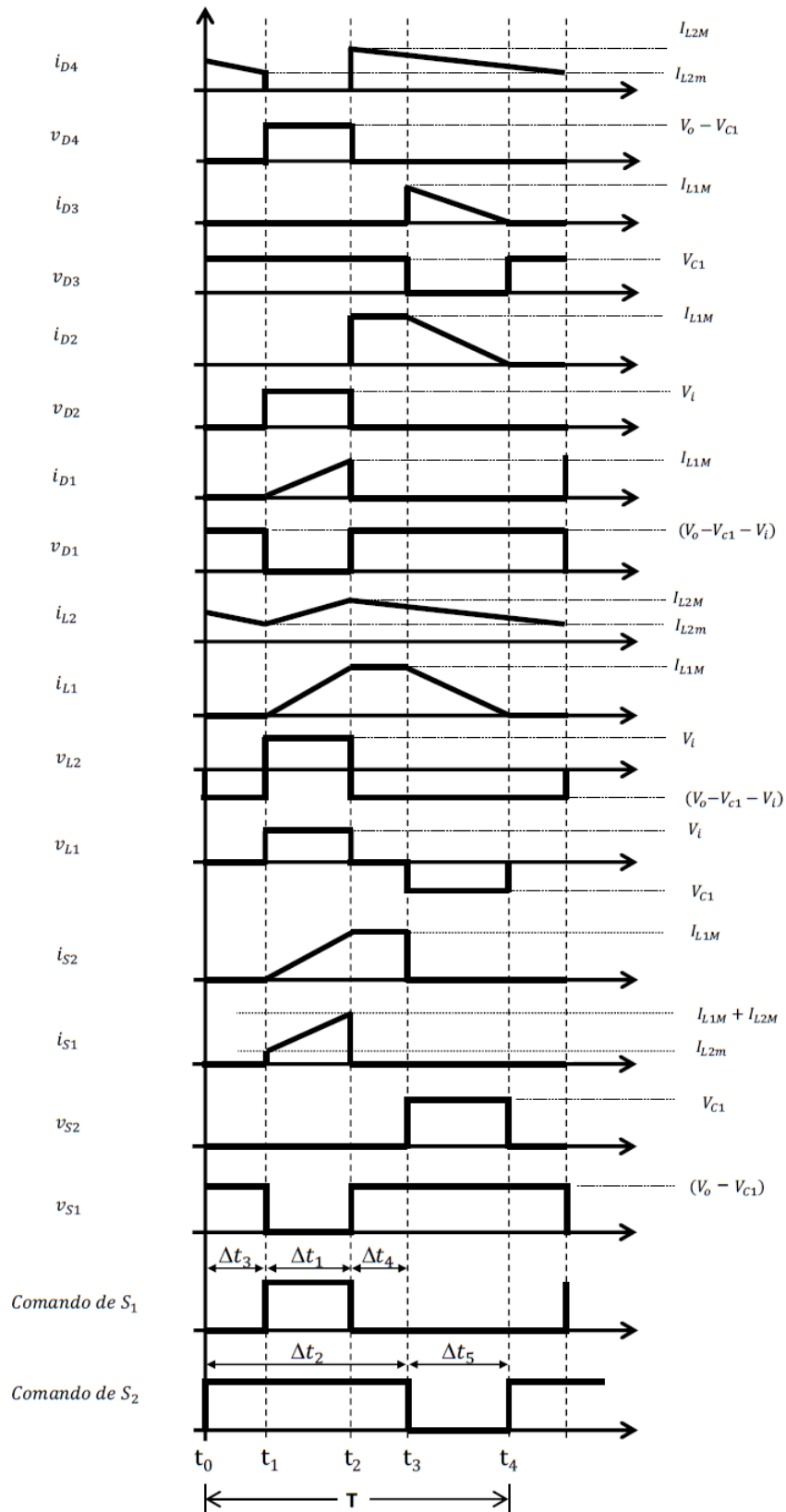
No intervalo de tempo definido por Δt_1 (Figura 54b), o indutor está em processo

Figura 52 – Principais formas de onda do conversor G-QTN em condução contínua.



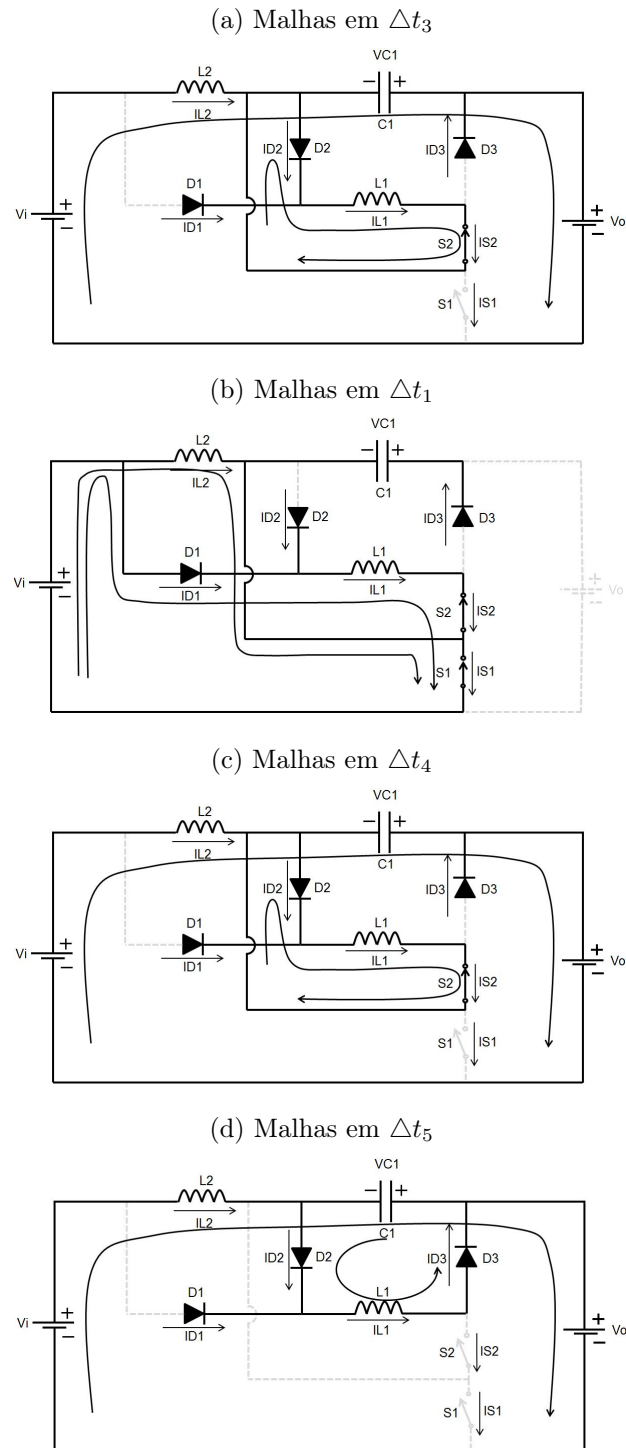
Fonte: O autor.

Figura 53 – Principais formas de onda do conversor G-QTN operando em MCDP.



Fonte: O autor.

Figura 54 – Representação das malhas do circuito.



Fonte: O autor.

de armazenamento de energia, uma vez que o mesmo está aterrado e conectado à fonte, analisando-se a malha tem-se;

$$-V_i + V_{L1} = 0 \quad \Rightarrow \quad V_{L1} = V_i \cdot \Delta t_1 \quad (3.1)$$

$$V_{L1} = V_i \cdot D_1 T \quad \Rightarrow \quad V_{L1} = V_i \propto D_2 T \quad (3.2)$$

O período de desmagnetização do indutor é demonstrado na Figura 54d, que corresponde ao período Δt_5 . Neste período o indutor L_1 fornece energia ao capacitor C_1 e de acordo com a malha conclui-se que;

$$V_{L1} + V_{C1} = 0 \quad \Rightarrow \quad V_{L1} = -V_{C1} \cdot \Delta t_5 \quad (3.3)$$

$$V_{L1} = -V_{C1}(T - \Delta t_2) \quad \Rightarrow \quad V_{L1} = -V_{C1}(T - D_2 T) \quad (3.4)$$

Como a tensão média deve ser nula, a somas das equações 3.2 e 3.4 devem iguais a zero;

$$V_i \propto D_2 T - V_{C1}(T - D_2 T) = 0 \quad \Rightarrow \quad V_i \propto D_2 = V_{C1}(1 - D_2) \quad (3.5)$$

Isolando-se a tensão no capacitor C_1 ;

$$V_{C1} = \frac{V_i \propto D_2}{1 - D_2} \quad (3.6)$$

Analisando-se agora as malhas que contém o indutor L_2 nas quatro etapas de operação, observa-se que durante os intervalos $\Delta t_3, \Delta t_4$ e Δt_5 , visualizados nas Figuras 54a, 54c e 54d, respectivamente, as malhas se repetem, de forma que;

$$-V_i + V_{L2} - V_{C1} + V_o = 0 \quad \Rightarrow \quad V_{L2} = (V_i + V_{C1} - V_o) \cdot (\Delta t_3 + \Delta t_4 + \Delta t_5) \quad (3.7)$$

Substituindo 2.101 em 3.7;

$$V_{L2} = (V_i + V_{C1} - V_o) \cdot (T - \Delta t_1) \quad \Rightarrow \quad V_{L2} = (V_i + V_{C1} - V_o) \cdot (T - \propto D_2 T) \quad (3.8)$$

Finalizando a análise nas quatro etapas de operação, analisa-se a malha que contém o indutor L_2 em Δt_1 . Conforme a Figura 54b demonstra, esta é a etapa de magnetização do indutor e pode ser equacionada da seguinte maneira;

$$-V_i + V_{L2} = 0 \quad \Rightarrow \quad V_{L2} = V_i \cdot \Delta t_1 \quad (3.9)$$

$$V_{L2} = V_i D_1 T \quad \Rightarrow \quad V_{L2} = V_i \propto D_2 T \quad (3.10)$$

Efetua-se o balanço energético no indutor L_2 com as equações 3.8 e 3.10 sendo igualadas à zero;

$$(V_i + V_{C1} - V_o) \cdot (T - \propto D_2 T) + V_i \propto D_2 T = 0 \quad (3.11)$$

$$V_C - V_{C1} \propto D_2 = -V_i + V_o - V_o \propto D_2 \quad (3.12)$$

$$V_{C1}(1 - \alpha D_2) = -V_i + V_o(1 - \alpha D_2) \quad (3.13)$$

Isolando-se novamente a tensão no capacitor C_1 , chega-se à;

$$V_{C1} = \frac{-V_i + V_o(1 - \alpha D_2)}{1 - \alpha D_2} \quad (3.14)$$

Igualando-se as duas equações correspondentes à tensão no capacitor C_1 dadas em 3.6 e 3.14 tem-se;

$$\frac{V_i \alpha D_2}{1 - D_2} = \frac{-V_i + V_o(1 - \alpha D_2)}{1 - \alpha D_2} \quad (3.15)$$

Trabalhando a equação de forma a se isolar a relação da tensão de saída pela tensão de entrada chega-se a equação final do ganho estático do conversor;

$$V_i(1 - D_2 + \alpha D_2 - (\alpha D_2)^2) = V_o(1 - D_2 - \alpha D_2 + \alpha (D_2)^2) \quad (3.16)$$

$$\frac{V_o}{V_i} = \frac{1 - D_2 + \alpha D_2 - (\alpha D_2)^2}{1 - D_2 - \alpha D_2 + \alpha (D_2)^2} \quad (3.17)$$

$$G = \frac{V_o}{V_i} = \frac{1 - D_2(1 - \alpha + \alpha^2 D_2)}{(1 - D_2)(1 - \alpha D_2)} \quad (3.18)$$

A Figura 55 mostra o comportamento do ganho estático total do conversor em função de D_2 , por sua vez, na Figura 56 apresenta o comportamento do ganho variando em função de α .

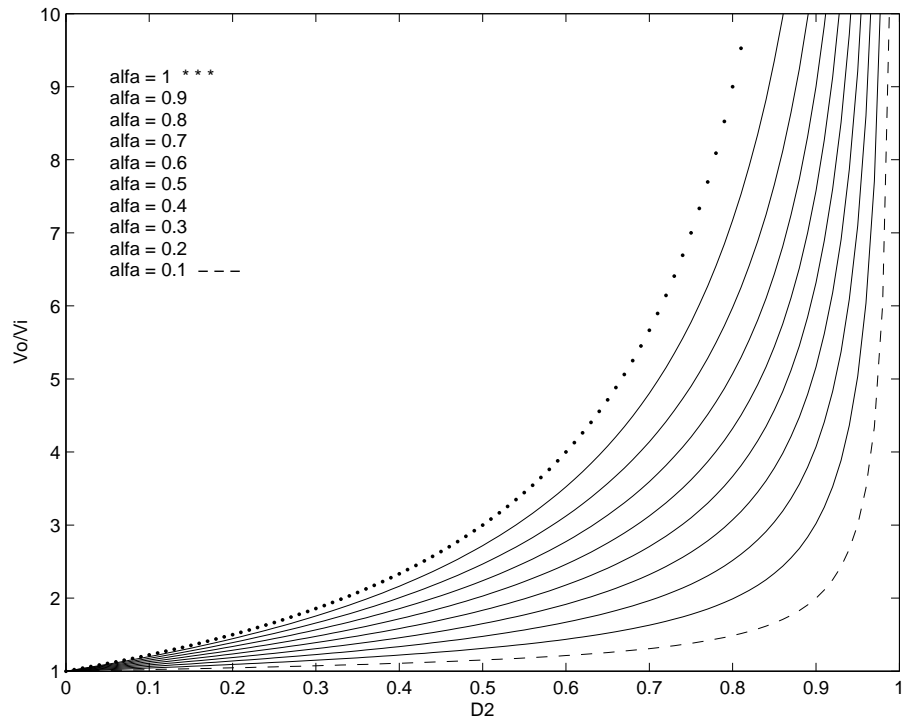
O ganho estático final do conversor *boost* quadrático de três níveis apresenta a variável α . É possível uma melhor comparação com as outras topologias de conversores *boost* tradicionais efetuando-se o limite da equação com α tendendo a unidade. Desta forma, aplicando o limite em 3.18 tem-se:

$$G = \frac{1 - D_2(1 - \alpha + \alpha^2 D_2)}{(1 - D_2)(1 - \alpha D_2)} \quad \lim_{\alpha \rightarrow 1} G = \frac{1 - D_2^2}{(1 - D_2)^2} \quad (3.19)$$

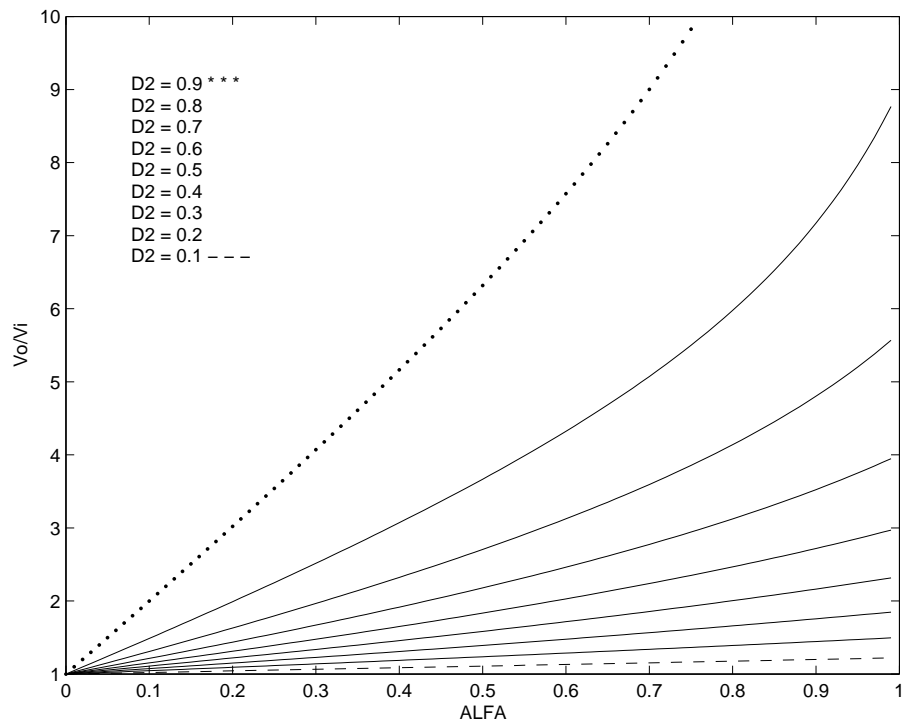
Na Figura 57 encontra-se o gráfico que representa o ganho estático do conversor. A comparação entre os ganhos estáticos dos conversores tradicionais, quadráticos, bem como das topologias QTN e G de três níveis com α igual a 1 pode ser visualizado na Figura 58.

3.1.4 Ondulação de corrente nos indutores

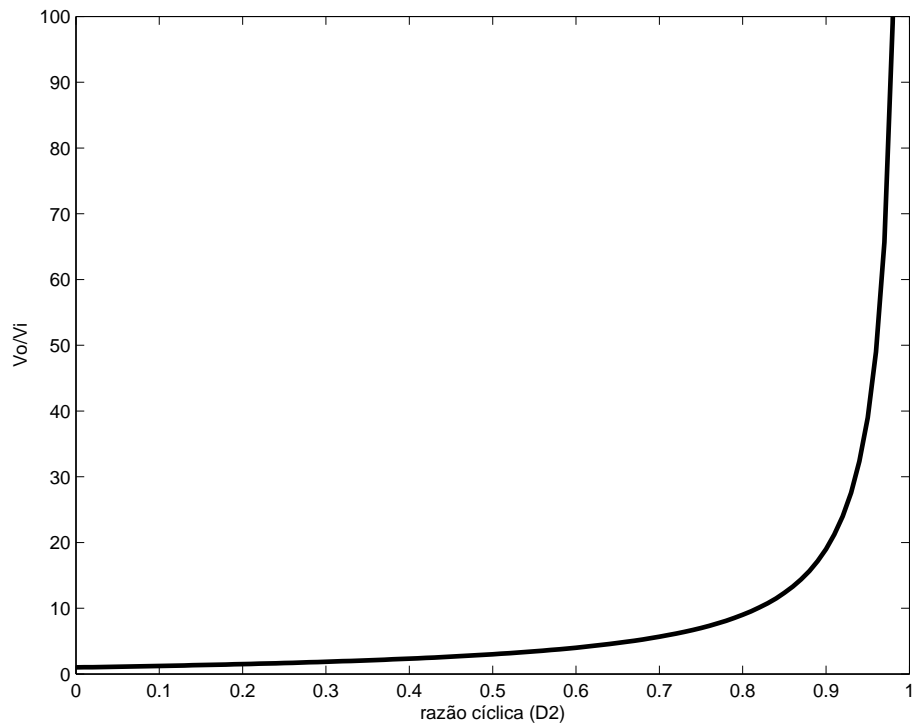
Os valores máximos e mínimos das correntes nos indutores e suas ondulações são apresentados e ilustrados nos itens que seguem.

Figura 55 – Ganho estático total (V_o/V_i) por D_2 , variando-se α .

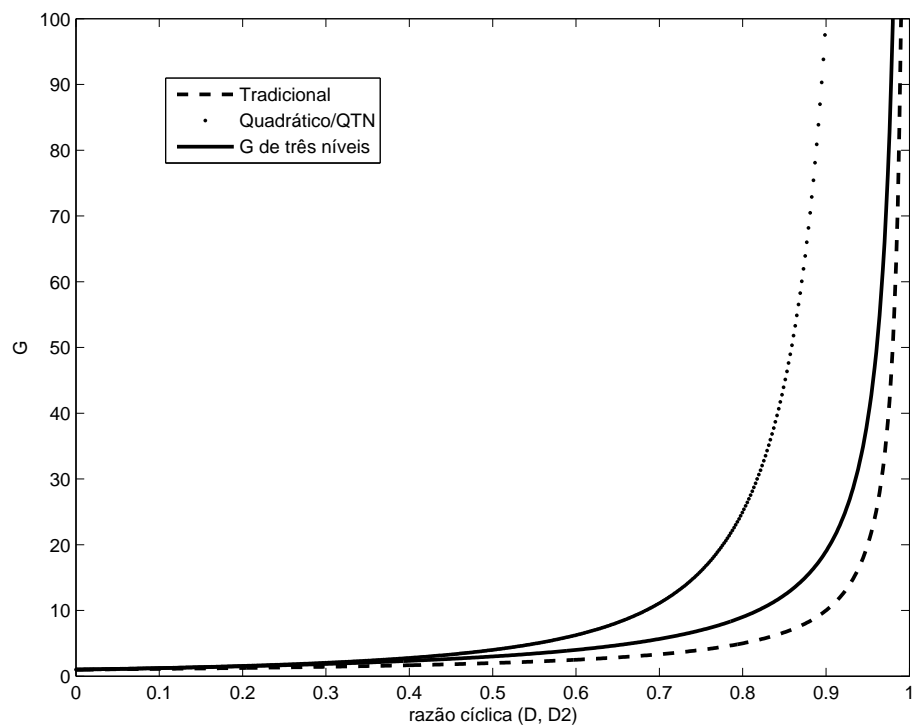
Fonte: O autor.

Figura 56 – Ganho estático total (V_o/V_i) por α , variando-se D_2 .

Fonte: O autor.

Figura 57 – Ganho estático do conversor com α igual a 1.

Fonte: O autor.

Figura 58 – Comparação entre os ganhos estáticos dos conversores tradicionais, quadráticos, QTN e G-QTN com α igual a 1.

Fonte: O autor.

3.1.4.1 Indutor L_1

Observando-se a relação de tensão-corrente no indutor L_1 no intervalo de tempo Δt_1 pode-se obter a ondulação da corrente no referido indutor.

$$V_{L1}(t) = L_1 \frac{di_{L1}(t)}{dt} \quad (3.20)$$

Como em Δt_1 , $V_{L1} = V_i$, tem-se que;

$$V_i = L_1 \frac{\Delta I_{L1}}{\Delta t_1} \Rightarrow V_i = L_1 \frac{\Delta I_{L1}}{\alpha D_2 T} \quad (3.21)$$

Isolando-se o termo correspondente à variação da corrente em 3.21 chega-se à 3.22.

$$\Delta I_{L1} = \frac{V_i \alpha D_2}{L_1 f} \quad (3.22)$$

Isolando V_i da equação do ganho dada em 3.18 tem-se;

$$V_i = \frac{V_o(1 - D_2)(1 - \alpha D_2)}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \quad (3.23)$$

Substituindo 3.23 em 3.22 é possível isolar o termo correspondente à ondulação de corrente no indutor L_1 em função da tensão de saída do conversor, conforme 3.24

$$\Delta I_{L1} = \frac{V_o}{L_1 f} \cdot \left[\frac{(1 - D_2)(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] \quad (3.24)$$

Isolando-se L_1 em 3.24, encontra-se a equação da indutância do indutor 1 em função da ondulação da corrente, dada em 3.25.

$$L_1 = \frac{V_o}{\Delta I_{L1} f} \cdot \left[\frac{(1 - D_2)(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] \quad (3.25)$$

Uma vez encontrada a expressão da ondulação da corrente, chega-se também aos seus valores máximos e mínimos:

$$I_{L1m} = I_{L1} - \frac{\Delta I_{L1}}{2} \quad (3.26)$$

$$I_{L1M} = I_{L1} + \frac{\Delta I_{L1}}{2} \quad (3.27)$$

Nesta topologia, o indutor L_1 corresponde ao indutor L_2 apresentado em (BOTTA-RELLI et al., 2007), e tal como encontrado em 2.166, apresenta o mesmo comportamento, de forma que:

$$I_{L1} = \frac{I_o}{(1 - D_2)} \quad (3.28)$$

Substituindo 3.28 e 3.24 em 3.26 e 3.27 chegam-se às equações que definem os valores extremos das correntes em 3.29 e 3.30, respectivamente.

$$I_{L1m} = \frac{I_o}{(1 - D_2)} - \frac{V_o}{2L_1f} \cdot \left[\frac{(1 - D_2)(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] \quad (3.29)$$

$$I_{L1M} = \frac{I_o}{(1 - D_2)} + \frac{V_o}{2L_1f} \cdot \left[\frac{(1 - D_2)(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] \quad (3.30)$$

3.1.4.2 Indutor L_2

Da mesma forma que no indutor L_1 , a corrente em L_2 também é obtida considerando o intervalo de tempo Δt_1 , com isto, a ondulação da corrente e a indutância de L_2 pode ser encontrada de forma análoga à de L_1 e são dadas por 3.32 e 3.33.

$$V_{L2}(t) = L_2 \frac{di_{L2}(t)}{dt} \Rightarrow V_i = L_2 \frac{\Delta I_{L2}}{\alpha D_2 t} \Rightarrow \Delta I_{L2} = \frac{V_i \alpha D_2}{L_2 f} \quad (3.31)$$

$$\Delta I_{L2} = \frac{V_o}{L_2 f} \cdot \left[\frac{(1 - D_2)(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] \quad (3.32)$$

$$L_2 = \frac{V_o}{\Delta I_{L2} f} \cdot \left[\frac{(1 - D_2)(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] \quad (3.33)$$

A variação da corrente em seus valores máximos e mínimos também são análogas ao indutor L_1 .

$$I_{L2m} = I_{L2} - \frac{\Delta I_{L2}}{2} \quad (3.34)$$

$$I_{L2M} = I_{L2} + \frac{\Delta I_{L2}}{2} \quad (3.35)$$

A corrente no indutor L_2 se comporta como no conversor G, conforme se verifica em 2.89 naquele caso a corrente era dependente da razão cíclica do conversor, no presente caso a dependência deve ser substituída pela razão cíclica de D_1 , variável responsável pelo intervalo de tempo Δt_1 :

$$I_{L2} = \frac{I_o}{(1 - \alpha D_2)} \quad (3.36)$$

Substituindo 3.36 e 3.32 em 3.34 e 3.35 definem-se os valores máximos e mínimos das correntes em L_2 .

$$I_{L2m} = \frac{I_o}{(1 - \alpha D_2)} - \frac{V_o}{2L_2f} \cdot \left[\frac{(1 - D_2)(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] \quad (3.37)$$

$$I_{L2M} = \frac{I_o}{(1 - \alpha D_2)} + \frac{V_o}{2L_2f} \cdot \left[\frac{(1 - D_2)(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] \quad (3.38)$$

As correntes de entrada (I_i) e de saída (I_o) como já explanado nos capítulos anteriores são encontradas com base no rendimento ideal do circuito e na sua potência:

$$P_i = P_o \Rightarrow V_i \cdot I_i = V_o \cdot I_o \Rightarrow \frac{I_i}{I_o} = \frac{V_o}{V_i} \Rightarrow I_i = I_o \cdot G \quad (3.39)$$

Substituindo as expressões pelo ganho encontrado em 3.18 chega-se a equação das correntes com base no ciclo de trabalho do conversor.

$$I_i = I_o \cdot \frac{1 - D_2(1 - \alpha + \alpha^2 D_2)}{(1 - D_2)(1 - \alpha D_2)} \quad (3.40)$$

$$I_o = I_i \cdot \frac{(1 - D_2)(1 - \alpha D_2)}{1 - D_2(1 - \alpha + \alpha^2 D_2)} \quad (3.41)$$

3.1.4.3 Indutâncias críticas

Para a operação do circuito em regime de condução descontínua parcial (MCDP) a corrente em L_1 deve ser nula, em outras palavras significa dizer que seu valor mínimo será zero. Dessa forma, igualando-se a equação 3.29 a zero se encontra o valor da indutância mínima de L_1 para manter a condução de corrente em todos os estágios de operação do circuito.

$$\frac{I_o}{(1 - D_2)} - \frac{V_o}{2L_1 f} \cdot \left[\frac{(1 - D_2)(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] = 0 \quad (3.42)$$

$$L_{1(crit)} = \frac{R_o}{2f} \times \left[\frac{(1 - D_2)^2(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] \quad (3.43)$$

Para encontrar a indutância crítica de L_2 efetua-se o mesmo procedimento na equação da corrente mínima dada em 3.37, igualando-se a zero.

$$\frac{I_o}{(1 - \alpha D_2)} - \frac{V_o}{2L_2 f} \cdot \left[\frac{(1 - D_2)(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] = 0 \quad (3.44)$$

$$L_{2(crit)} = \frac{R_o}{2f} \times \left[\frac{(1 - D_2)(1 - \alpha D_2)^2 \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] \quad (3.45)$$

3.1.5 Esforços de tensão e corrente de S_1 e S_2

A principal vantagem desta topologia de conversores pode ser verificada nas formas de onda apresentadas na Figura 52. Os interruptores em momento nenhum suportam a tensão de saída do conversor e seus esforços máximos são dados por 3.46 e 3.47;

$$V_{S1} = V_o - V_{C1} \quad (3.46)$$

$$V_{S2} = V_{C1} \quad (3.47)$$

S_1 é percorrida pelas correntes de L_1 e L_2 em Δt_1 , S_2 é percorrida pela corrente de L_1 em Δt_2 . Desta forma, seus valores médios e *RMS* podem ser encontrados conforme as expressões abaixo.

$$I_{S1} = (I_{L1} + I_{L2}) \times D_1 \quad (3.48)$$

$$I_{S2} = I_{L1} \times D_2 \quad (3.49)$$

$$I_{S1(RMS)} = (I_{L1} + I_{L2}) \times \sqrt{D_1} \quad (3.50)$$

$$I_{S2(RMS)} = I_{L1} \times \sqrt{D_2} \quad (3.51)$$

3.1.6 Capacitores

O capacitor C_1 possui como função principal o acoplamento dos dois estágios do conversor e não a filtragem do sinal, mas como citado em (BOTTARELLI et al., 2007) conhecendo-se a ondulação da tensão desejada pode-se especificar o valor da capacitância para aquela variação, ainda segundo o mesmo autor, quanto menor o valor de ΔV_{C1} maior será a similaridade da teoria e da prática. Da mesma forma, o capacitor de saída (C_f) também é encontrado com base na variação da tensão preestabelecida, em ambos os casos os capacitores podem ser encontrados analisando-se os intervalos de tempo onde a corrente nos capacitores possuem valores negativos o que permite concluir que as respectivas tensões excursionam de seus valores máximos até os mínimos. De forma análoga à (BOTTARELLI et al., 2007) e (KADRI et al., 2010) as capacitâncias podem ser encontradas por;

$$C_1 = \frac{D_2 \propto I_o}{f \Delta V_C} \quad (3.52)$$

$$C_f = \frac{D_1 I_o}{f \Delta V_o} \quad (3.53)$$

3.1.7 Diodos

O circuito apresenta quatro diodos, suas tensões de bloqueio podem ser facilmente deduzidas na Figura 52 e são dadas pelas equações abaixo.

$$V_{D1} = (V_o - V_{C1} - V_i) \quad (3.54)$$

$$V_{D2} = V_i \quad (3.55)$$

$$V_{D3} = V_{C1} \quad (3.56)$$

$$V_{D4} = (V_o - V_{C1}) \quad (3.57)$$

As correntes médias são encontradas com base nas correntes dos indutores, o diodo D_1 conduz a corrente de L_1 no intervalo de tempo Δt_1 , D_2 e D_3 também conduzem a corrente deste mesmo indutor pelos intervalos definidos por $(T - \Delta t_1)$ e Δt_5 respectivamente, finalizando com D_4 , referido diodo conduz a corrente de L_2 durante $(T - \Delta t_1)$.

$$I_{D1} = I_{L1} \times D_1 \quad (3.58)$$

$$I_{D2} = I_{L1} \times (1 - D_1) \quad (3.59)$$

$$I_{D3} = I_{L1} \times (1 - D_2) \quad (3.60)$$

$$I_{D4} = I_{L2} \times (1 - D_1) \quad (3.61)$$

Os valores eficazes das correntes nos diodos são dados por;

$$I_{D1(RMS)} = I_{L1} \times \sqrt{D_1} \quad (3.62)$$

$$I_{D2(RMS)} = I_{L1} \times \sqrt{(1 - D_1)} \quad (3.63)$$

$$I_{D3(RMS)} = I_{L1} \times \sqrt{(1 - D_2)} \quad (3.64)$$

$$I_{D4(RMS)} = I_{L2} \times \sqrt{(1 - D_1)} \quad (3.65)$$

Na tabela 1, é possível encontrar as principais características das topologias de conversores analisadas neste trabalho. A quantidade de elementos utilizados como interruptores nos circuitos é apresentada, bem como os esforços de tensão em que estas chaves ficam sujeitas durante seu período de bloqueio. A tensão de operação do capacitor intermediário C_1 também é demonstrada, uma vez que em algumas topologias de conversores esses valores são bloqueados por uma das chaves do circuito e em outras topologias (três níveis) ele é o elemento responsável pela divisão de tensão de bloqueio das chaves.

3.2 Conclusão

O presente capítulo apresentou o conversor *boost* quadrático G de três níveis. Sua topologia e suas etapas de operação foram demonstradas, bem como suas formas de onda e seu método de chaveamento, que utiliza o PWM de três níveis. O ganho estático ideal do

Tabela 1 – Principais características das topologias de conversores analisadas.

Topologia	Ganho	Quantidade de diodos	Tensão no capacitor C_1	Quantidade de chaves	Tensão de bloqueio das chaves
tradicional	simples	1	não se aplica	1	V_o
cascata	quadrático	2	$V_{C1} = \frac{V_i}{1-D}$	2	$V_{S1} = V_{C1}$ $V_{S2} = V_o$
quadrático	quadrático	3	$V_{C1} = \frac{V_i}{1-D}$	1	V_o
quadrático G	quadrático	3	$V_{C1} = \frac{V_i \cdot D}{1-D}$	1	V_o
QTN	quadrático	2	$V_{C1} = \frac{V_i}{1-\alpha D_2}$	2	$V_{S1} = V_{C1}$ $V_{S2} = V_o - V_{C1}$
G-QTN	quadrático	4	$V_{C1} = \frac{V_i \alpha D_2}{1-D_2}$	2	$V_{S1} = V_o - V_{C1}$ $V_{S2} = V_{C1}$

Fonte: O autor.

conversor foi equacionado e sua análise quanto à variação dos parâmetros α e D_2 foram demonstradas. As principais equações do circuito foram deduzidas, dentre elas as que definem as formas de onda do conversor, indutâncias, capacitâncias e esforços de tensão em diodos e interruptores. No capítulo seguinte inicia-se a simulação e a prototipagem do circuito.

4 Metodologia de projeto

Neste capítulo serão apresentadas a metodologia de projeto utilizada para a construção do conversor, bem como os parâmetros e cálculos utilizados. Os valores nominais do conversor são os mesmos que serão utilizados na simulação e estão presentes na Tabela 2.

Tabela 2 – Especificações do conversor G-QTN operando em MCC.

Grandeza	Valor
V_i	36 V
V_o	360 V
f	50 kHz
α	0,8
P_o	400 W
ΔI_{L1}	10 %
ΔI_{L2}	10 %
ΔV_{C1}	1 %
ΔV_{Cf}	1 %

Fonte: O autor.

A tensão de entrada corresponde a um valor encontrado em fontes alternativas de energias, tais como painéis solares, micro turbinas eólicas e até mesmo em bancos de baterias. A tensão de saída é um valor aproximado da tensão necessária em barramentos CC que alimentam inversores CC/CA para cargas isoladas ou conectadas à rede (WU; RUAN; YE, 2015) e (LEYVA-RAMOS et al., 2013). A potência foi estimada com base em trabalhos semelhantes e também nas características do circuito e nas limitações práticas, uma vez que para potências superiores à 500 W a complexidade de projeto e aquisição de componentes poderiam comprometer o trabalho. Da mesma forma, a frequência de operação do conversor foi definida buscando-se uma otimização do circuito (redução no tamanho dos componentes passivos) e também nas perdas encontradas nas chaves. Trabalhos futuros, como por exemplo o desenvolvimento de técnicas de comutação suave poderão utilizar frequência de operação mais elevadas.

4.1 Valores de corrente e tensão

Para se encontrar os valores de tensão e corrente no circuito utiliza-se as equações apresentadas anteriormente. Nesta etapa, não considera-se a idealidade dos componentes, caso isso fosse feito, a potência na carga seria menor que a potência projetada, uma vez

que as perdas presentes nos componentes reduziriam o rendimento do conversor. Desta forma, admite-se um rendimento mínimo presumido de 80% e encontra-se potência do conversor, de forma à garantir a sua funcionalidade tendo em vistas as perdas do circuito.

$$P_i = \frac{P_o}{\eta} \Rightarrow P_i = 500 \text{ W} \quad (4.1)$$

Na próxima etapa, os valores das correntes de entrada e de saída do conversor podem ser calculadas com base nas tensões de entrada e saída envolvidas.

$$I_o = \frac{P_o}{V_o \times \eta} \Rightarrow I_o = 1,39 \text{ A} \quad (4.2)$$

$$I_i = I_o \times G \Rightarrow I_i = 13,89 \text{ A} \quad (4.3)$$

Com o ganho do conversor dado em 3.19 é possível determinar o valor da razão da cíclica da chave S_2 e posteriormente da chave S_1 .

$$10 = \frac{1 - D_2(1 - 0,8 + 0,8^2 D_2)}{(1 - D_2)(1 - 0,8 D_2)} \Rightarrow D_2 = 0,89 \quad (4.4)$$

$$D_1 = 0,8 \times 0,89 \Rightarrow D_1 = 0,712 \quad (4.5)$$

4.1.1 Indutores

Com os valores da corrente de entrada e de saída encontrados, calculam-se os valores da indutância e da ondulação da corrente de L_1 . Este, estabelecido em 10% do valor médio da corrente no indutor, define o valor de pico máximo e mínimo da referida corrente.

$$I_{L1} = \frac{I_o}{(1 - D_2)} \Rightarrow I_{L1} = 12,63 \text{ A} \quad (4.6)$$

$$\Delta I_{L1} = I_{L1} \times 0,1 \Rightarrow I_{L1} = 1,26 \text{ A} \quad (4.7)$$

Com a variação da corrente obtém-se o valor máximo e mínimo da corrente.

$$I_{L1m} = 12,00 \text{ A} \Rightarrow I_{L1M} = 13,26 \text{ A} \quad (4.8)$$

Finalmente encontra-se ao valor da indutância de L_1 .

$$L_1 = \frac{V_o}{\Delta I_{L1} f} \cdot \left[\frac{(1 - D_2)(1 - \alpha D_2) \alpha D_2}{1 - D_2 + \alpha D_2 - (\alpha D_2)^2} \right] \Rightarrow L_1 = 410 \mu\text{H} \quad (4.9)$$

Para garantir a condução em contínua, a indutância deve ser maior que a indutância crítica dada por 3.43, esta condição se mostra cumprida com o valor encontrado.

$$L_{1(crit)} = 21 \mu\text{H} \quad (4.10)$$

Os cálculos dos valores referentes ao indutor L_2 seguem a mesma metodologia de L_1 e são dados por:

Corrente média:

$$I_{L2} = \frac{I_o}{(1 - \alpha D_2)} \Rightarrow I_{L2} = 4,83 A \quad (4.11)$$

Variação da corrente e seu valor máximo e mínimo.

$$\Delta I_{L2} = 0,43 A \quad | \quad I_{L1m} = 4,59 A \quad | \quad I_{L1M} = 5,07 A \quad (4.12)$$

Indutância e indutância crítica:

$$L_2 = 1,06 mH \quad | \quad L_{2(crit)} = 53 \mu H \quad (4.13)$$

4.1.2 Interruptores S_1 e S_2

A tensão de bloqueio dos interruptores dependem da tensão no capacitor C_1 que foi dada em 3.6

$$V_{C1} = \frac{V_i \alpha D_2}{1 - D_2} \Rightarrow V_{C1} = 234 V \quad (4.14)$$

Deste modo, as chaves bloquearão:

$$V_{S1} = V_o - V_{C1} \Rightarrow V_{S1} = 126 V \quad (4.15)$$

$$V_{S2} = V_{C1} \Rightarrow V_{S2} = 234 V \quad (4.16)$$

As correntes médias e eficazes são:

$$I_{S1} = (I_{L1} + I_{L2}) \times D_1 \Rightarrow I_{S1} = 12,4 A \quad (4.17)$$

$$I_{S2} = I_{L1} \times D_2 \Rightarrow I_{S2} = 11,24 A \quad (4.18)$$

$$I_{S1(RMS)} = (I_{L1} + I_{L2}) \times \sqrt{D_1} \Rightarrow I_{S1(RMS)} = 14,6 A \quad (4.19)$$

$$I_{S2(RMS)} = I_{L1} \times \sqrt{D_2} \Rightarrow I_{S2(RMS)} = 11,91 A \quad (4.20)$$

4.1.3 Capacitores

Os valores dos capacitores são encontrados com base nas equações previamente apresentadas e dependem da variação das tensões intermediárias e de saída.

$$C_1 = \frac{D_2 \alpha I_o}{f \Delta V_C} \Rightarrow C_1 = 8,46 \mu F \quad (4.21)$$

$$C_f = \frac{D_1 I_o}{f \Delta V_o} \Rightarrow C_f = 5,5 \mu F \quad (4.22)$$

4.1.4 Diodos

Os quatro diodos presentes no circuito apresentam tensões de bloqueio diferentes entre si, abaixo encontram-se os valores que cada um deverá suportar.

$$V_{D1} = (V_o - V_{C1} - V_i) \Rightarrow V_{D1} = 89 V \quad (4.23)$$

$$V_{D2} = V_i \Rightarrow V_{D2} = 36 V \quad (4.24)$$

$$V_{D3} = V_{C1} \Rightarrow V_{D3} = 234 V \quad (4.25)$$

$$V_{D4} = (V_o - V_{C1}) \Rightarrow V_{D4} = 126 V \quad (4.26)$$

As correntes médias e eficazes que circulam pelos mesmos são:

$$I_{D1} = I_{L1} \times D_1 \Rightarrow I_{D1} = 9 A \quad (4.27)$$

$$I_{D1(RMS)} = I_{L1} \times \sqrt{D_1} \Rightarrow I_{D1(RMS)} = 10,66 A \quad (4.28)$$

$$I_{D2} = I_{L1} \times (1 - D_1) \Rightarrow I_{D2} = 3,64 A \quad (4.29)$$

$$I_{D2(RMS)} = I_{L1} \times \sqrt{(1 - D_1)} \Rightarrow I_{D2(RMS)} = 6,78 A \quad (4.30)$$

$$I_{D3} = I_{L1} \times (1 - D_2) \Rightarrow I_{D3} = 1,39 A \quad (4.31)$$

$$I_{D3(RMS)} = I_{L1} \times \sqrt{(1 - D_2)} \Rightarrow I_{D3(RMS)} = 4,18 A \quad (4.32)$$

$$I_{D4} = I_{L2} \times (1 - D_1) \Rightarrow I_{D4} = 1,39 A \quad (4.33)$$

$$I_{D4(RMS)} = I_{L2} \times \sqrt{(1 - D_1)} \Rightarrow I_{D4(RMS)} = 2,59 A \quad (4.34)$$

Os elementos selecionados para serem utilizados no circuito de potência são encontrados na Tabela 3. Alguns elementos possuem valores superiores aos valores calculados tendo em vista a disponibilidade comercial dos mesmos e também a utilização de componentes já existentes nos laboratórios da universidade.

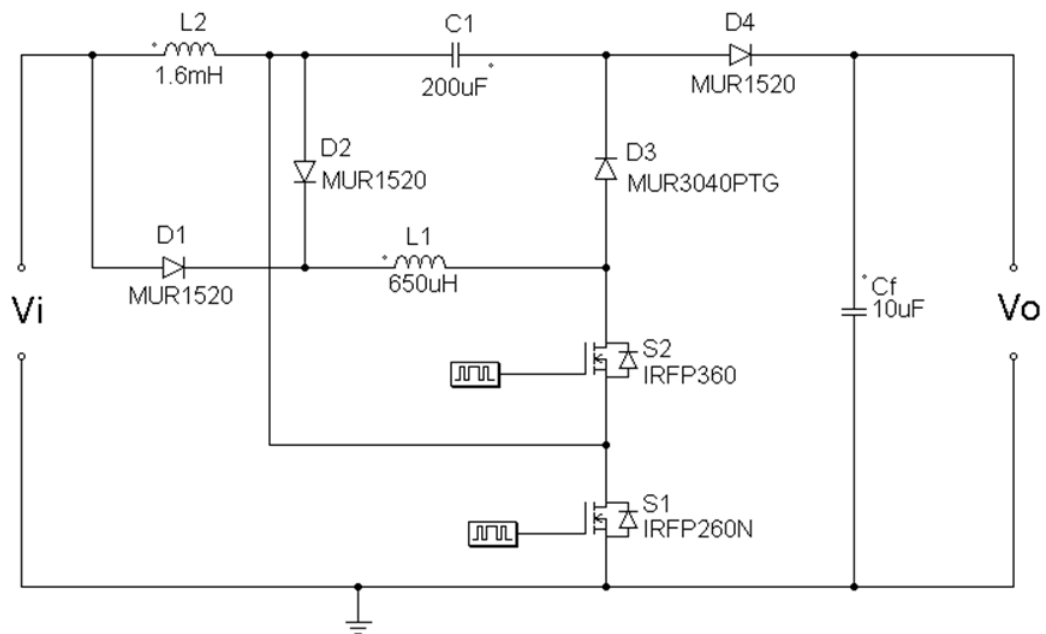
O *layout* final do circuito de potência com os valores específicos de cada componente pode ser visualizado na Figura 59.

Tabela 3 – Componentes do circuito de potência do conversor G-QTN.

Elemento	Especificação
C_1	Capacitor eletrolítico, 300 V, 200 μF
C_f	Capacitor eletrolítico, 400 V, 10 μF
D_1	MUR1520
D_2	MUR1520
D_3	MUR3040PTG
D_4	MUR1520
L_1	650 μH
L_2	1,6 mH
S_1	IRFP260N
S_2	IRFP360

Fonte: O autor.

Figura 59 – Circuito de potência.



Fonte: o autor.

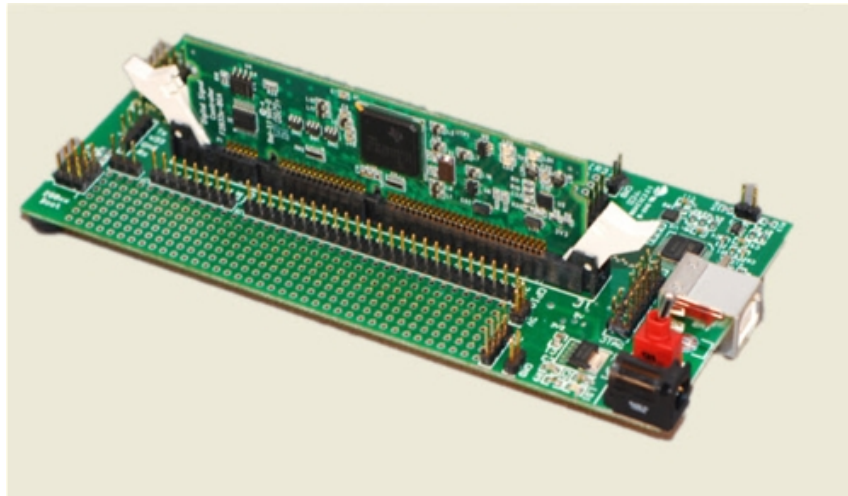
Para a montagem das placas de circuito impresso utilizou-se *software* específico *Proteus*. O diagrama gerado para a placa de potência é demonstrado no Apêndice A.1. Destaca-se a inclusão na referida placa do *driver* IR2110, o qual mesmo sendo parte integrante do circuito de controle deve ser fixado o mais perto possível das chaves à serem acionadas para serem evitadas perturbações que interfiram no correto funcionamento do mesmo. O arquivo necessário para a confecção da placa de potência com trilhas e componentes demarcados pode ser encontrado no Apêndice A.2.

4.2 Circuito de comando dos interruptores

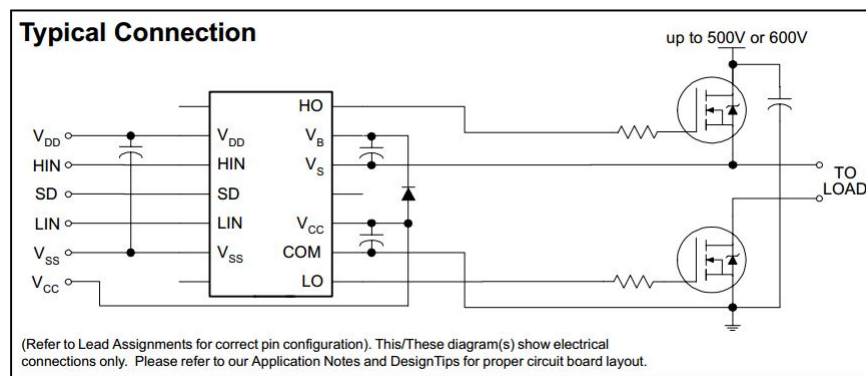
Os sinais de comando para o acionamento dos MOSFETs serão gerados através da utilização de um controlador digital de sinais DSC, modelo TMS320F28335 da *Texas Instruments*, visualizado na Figura 60. A utilização deste, traz a vantagem da facilidade de alteração do sinal PWM, parâmetros como frequência, razão cíclica e tempo morto podem ser configurados através de *software*. Este dispositivo se mostra de grande valia também quanto à sua programação, o código necessário em Linguagem C pode ser obtido pelo próprio simulador *PSIM*, que além de ser utilizado no presente caso para a simulação do circuito possui a ferramenta *Simcorder*, que gera o código necessário para a programação. Possuindo diversos periféricos, tais como canais PWM, conversor analógico-digital e outros, a integração entre *software* e processador é realizada através de um kit de desenvolvimento. As configurações de PWM podem ser efetuadas através de seis conjuntos de PWM oferecidos pelo DSC, cada conjunto está ligado à duas saídas (GPIO) e as mesmas são complementares uma à outra. O PWM 1 está ligado às saídas GPIO0 e GPIO1, o PWM 2 está ligado aos terminais GPIO2 e GPIO3 e assim sucessivamente. O sinal de saída do DSC será amplificado através de um *buffer* modelo SN54LS245 e posteriormente enviado à um optoacoplador de alta velocidade modelo 6N137. Este dispositivo tem como finalidade principal a isolação entre os sinais de controle e potência do circuito e também possibilita uma isolação quanto à ruídos.

O conversor proposto apresenta uma característica que também pode ser encontrada em outras topologias de conversores de três níveis e em alguns inversores. Possuindo uma chave que não está diretamente aterrada no circuito, o circuito de *driver* necessário para o comando deste interruptor precisa considerar a tensão no *source* para efetuar o disparo, uma vez que este ponto é a referência de tensão no *gate*. O circuito necessário para esta tarefa é denominados de *bootstrap* e pode ser encontrado em alguns *drivers* que possuem esta função, como por exemplo, o IR2110, o qual tem seu diagrama típico de ligação visualizado na Figura 61. Sendo um *driver* não isolado ele tem como principal característica a capacidade de disparo de dois interruptores, sendo um deles aterrado e outro em condição flutuante. Para tal tarefa, basicamente existe a conexão do *driver* à um capacitor eletrolítico que é conectado junto ao *source* da chave alta. No momento do

Figura 60 – DSC modelo TMS320F28335.



Fonte: <https://store.ti.com/TMDSDOCK28335-TMS320F28335-Experimenter-Kit-P1310.aspx>.

Figura 61 – Conexão típica do *driver* IR2110.

Fonte: <http://www.irf.com/product-info/datasheets/data/ir2110.pdf>.

disparo da chave a tensão do capacitor é somada ao nível lógico de disparo do *driver*, de forma que a tensão entre *gate* e *source* seja referenciada no *source* daquele interruptor.

Para o circuito de comando foram utilizados os componentes encontrados na Tabela 4. O *layout* básico do circuito é mostrado na figura 62.

O diagrama elétrico completo do circuito de comando para acionamento das chaves é demonstrado no Apêndice B.1. O projeto da placa e sua projeção em três dimensões são encontradas nos Apêndices B.2 e B.3, respectivamente.

4.3 Conclusão

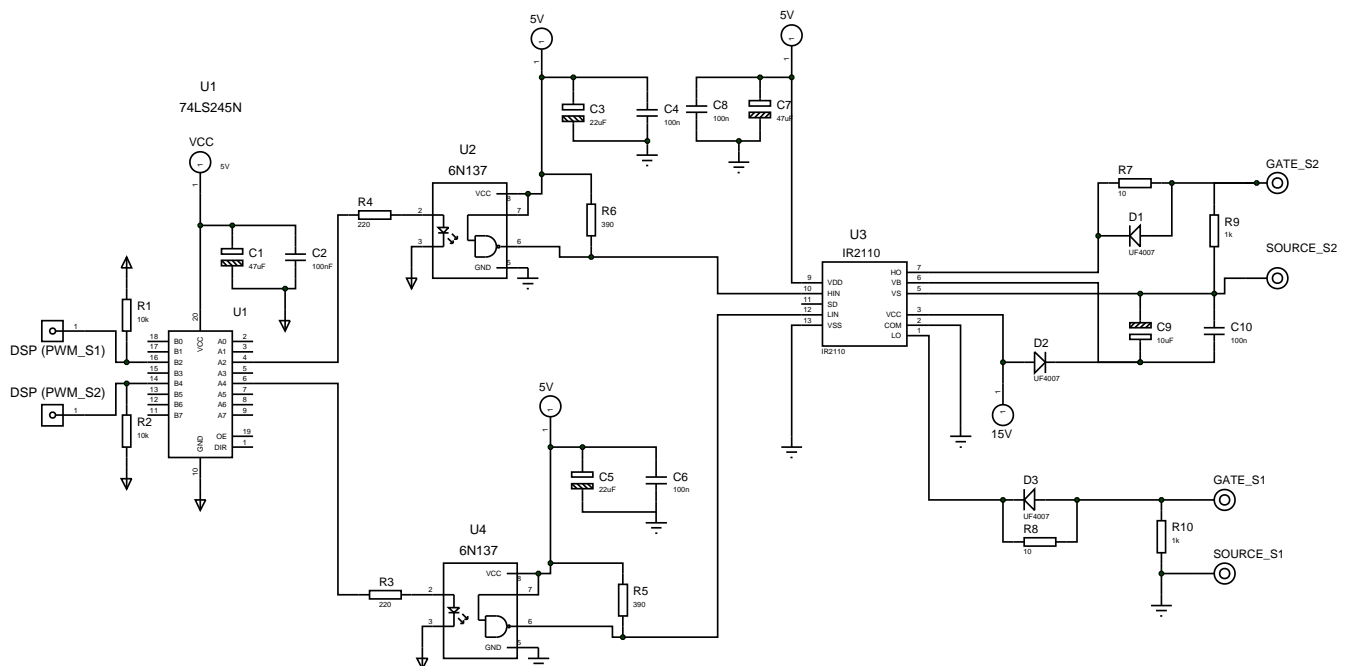
Apresentou-se neste capítulo os parâmetros e procedimentos necessários para a metodologia do projeto. Especificou-se alguns valores nominais do circuito, tais como tensões de entrada e de saída e variações de corrente e de tensão em indutores e capacitores. Calculou-se alguns dos principais valores de tensão e de corrente em que alguns elementos

Tabela 4 – Componentes do circuito de comando do conversor G-QTN.

Elemento	Especificação
C_1, C_7	Capacitor eletrolítico, 25 V, 47 μ F
C_3, C_5	Capacitor eletrolítico, 25 V, 22 μ F
C_9	Capacitor eletrolítico, 63 V, 10 μ F
$C_2, C_4, C_6, C_8, C_{10}$	Capacitor cerâmico, 100 η F
D_1, D_2, D_3	Diodo ultra-rápido, UF4007
U_1	Buffer 74LS245N
U_2, U_4	Optoacoplador 6N137
U_3	Driver IR2110
R_1, R_2	Resistor de carbono 10 $k\Omega/0,25$ W
R_3, R_4	Resistor de carbono 220 $\Omega/0,25$ W
R_5, R_6	Resistor de carbono 390 $\Omega/0,25$ W
R_7, R_8	Resistor de carbono 10 $\Omega/0,25$ W
R_9, R_{10}	Resistor de carbono 1 $k\Omega/0,25$ W

Fonte: O autor.

Figura 62 – Circuito de controle.



Fonte: O autor.

estariam sujeitos e com base nestas informações definiu-se e especificação de tais elementos. O capítulo finaliza com a apresentação dos circuitos de controle e de potência e a descrição dos elementos utilizados no circuito.

5 Resultados Experimentais e de Simulação

5.1 Simulação

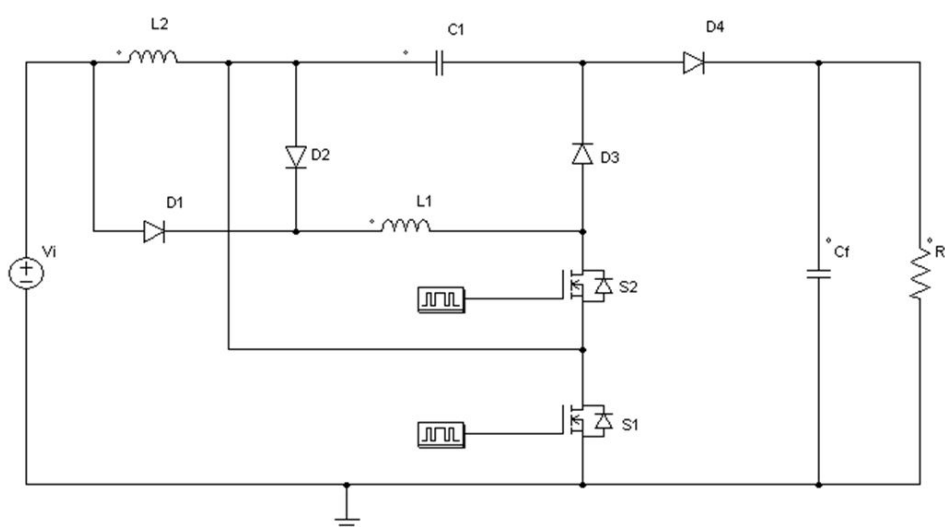
O conversor proposto foi simulado em *software* específico denominado *PSIM*. A simulação se mostra um passo importante para a validação dos estudos efetuados até o momento no sentido de comprovar os resultados estudados. A simulação apresenta o conversor operando em MCC e considera a idealidade dos componentes.

As especificações utilizadas na simulação são as mesmas encontrados na Tabela 2. Algumas das principais formas de onda encontradas na simulação serão demonstradas à seguir, acompanhadas de seus respectivos valores e demais características.

5.1.1 *Layout* do circuito simulado

Na Figura 63 é possível visualizar o circuito utilizado na simulação. O conversor opera em malha aberta com geração de sinais fixos. Os valores utilizados nos componentes do circuito foram encontrados com base nas equações estabelecidas nas seções anteriores e são apresentados na Tabela 5.

Figura 63 – Circuito utilizado na simulação do conversor G de três níveis.



Fonte: O autor.

O circuito simulado completo é demonstrado no Apêndice C.1, observa-se os valores dos componentes e a inclusão dos blocos geradores de PWM do DSC F28335, responsáveis pelo chaveamento do circuito. O código gerado em Linguagem C e exportado ao DSC para aplicação em bancada é visualizado no Apêndice C.2. A geração do referido código

Tabela 5 – Especificações para simulação do circuito G-QTN operando em MCC.

Componente	Valor
V_i	36 V
R_o	324 Ω
L_1	410 μ H
L_2	1,06 mH
C_1	8,46 μ F
C_f	5,5 μ F
Condução de S_2	320,66°
Condução de S_1	256,53°

Fonte: O autor.

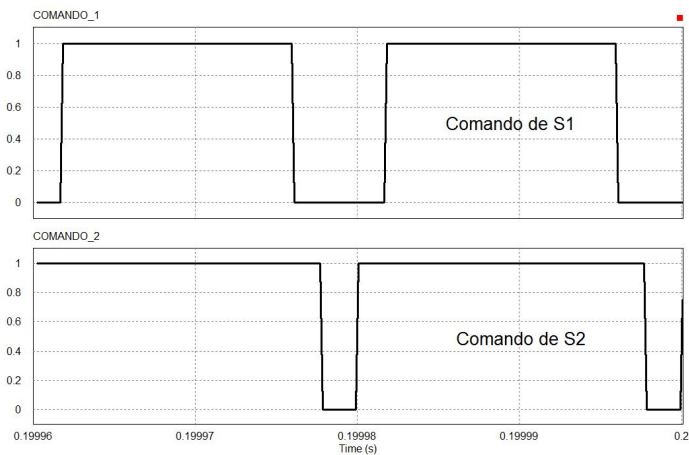
é feita dentro do próprio *software* de simulação *PSIM* através da ferramenta *SimCoder*, a qual reconhece o DSC da família F2833X e gera o código de maneira automática após ser efetuada a configuração dos parâmetros necessários de operação. O envio do código ao DSC é feito via *software* fornecido pela fabricante do DSC, a *Texas Instruments* desenvolveu o *Code Composer Studio* ou *CCS*, um ambiente integrado para desenvolver aplicativos para os processadores embarcados de sua marca e que possui também grandes ferramentas de compatibilidade com *Matlab*, facilitando também a utilização da configuração via *Simulink*.

5.2 Prototipagem do circuito

Após a etapa de simulação a qual demonstra o comportamento teórico do circuito, inicia-se a montagem do protótipo com a implementação dos circuitos de controle e de potência. Em seguida efetua-se a coleta dos resultados práticos, os quais foram colhidos no laboratório de Eletrônica de Potência da própria Universidade. Foram utilizados dentre outros equipamentos, osciloscópios digitais modelo TDS3014 e TDS1001C da marca *Tektronix*, fontes de alimentação diversas para os circuitos de controle e para o circuito de potência utilizou-se a fonte modelo VSP6020 *BK Precision*, com capacidade de 20 A e 60 V. Dois reostatos de 1 k Ω e 1 kW foram utilizados como carga. As imagens dos circuitos de controle e de potência montados estão presentes nos Apêndices D.1 e D.2.

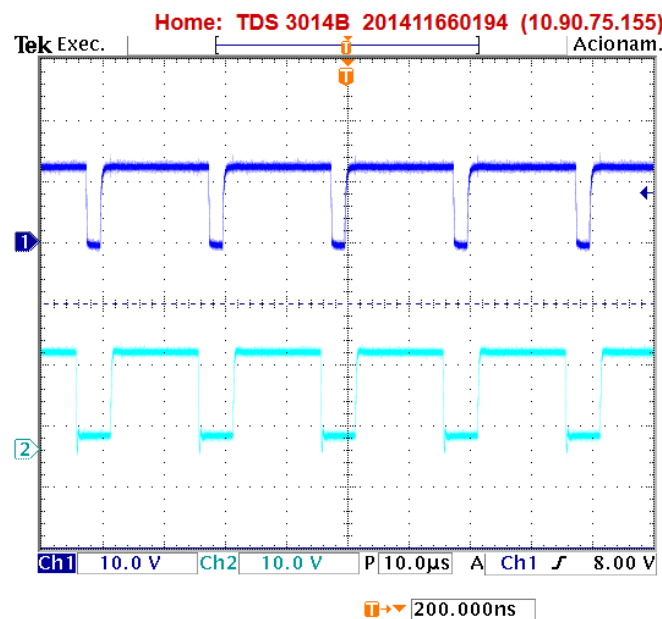
5.3 Principais formas de onda

A Figura 64 mostra os sinais de comando das chaves S_1 e S_2 utilizados na simulação. Como mencionado anteriormente, o sinal apresenta características do PWM de 3 níveis de pulsos concêntricos e a diferença entre os tempos de chaveamento é devida ao o valor

Figura 64 – Sinais de comando dos interruptores S_1 e S_2 .

Fonte: O autor.

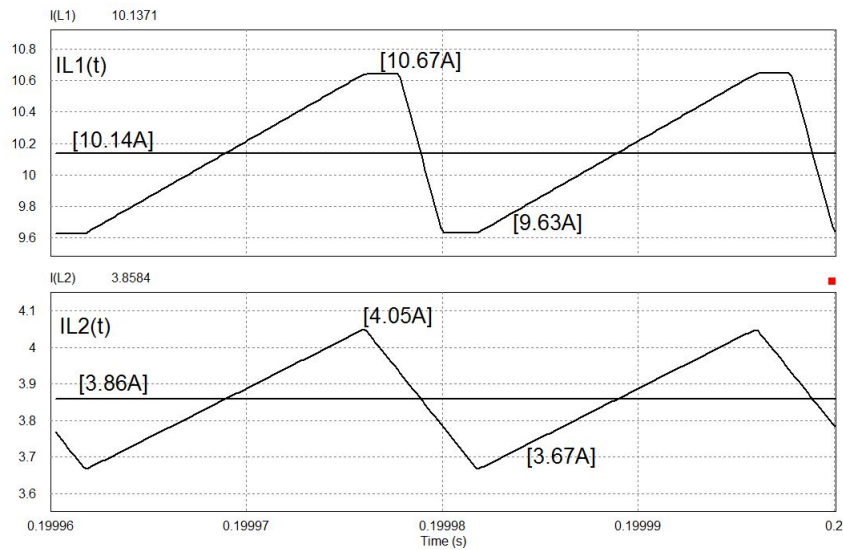
Figura 65 – Sinais na saída dos optoacopladores.



Fonte: O autor.

de α estabelecido na Tabela 2. Na Figura 65 encontra-se os pulsos de comando das chaves nas saída dos optoacopladores, estes, garantem a isolamento entre os circuitos de controle e potência protegendo os circuitos mais sensíveis de surtos de tensões e de ruídos prejudiciais ao normal funcionamento dos elementos. O canal 1 (azul) corresponde ao sinal do interruptor S_2 e o canal 2 corresponde ao sinal de S_1 .

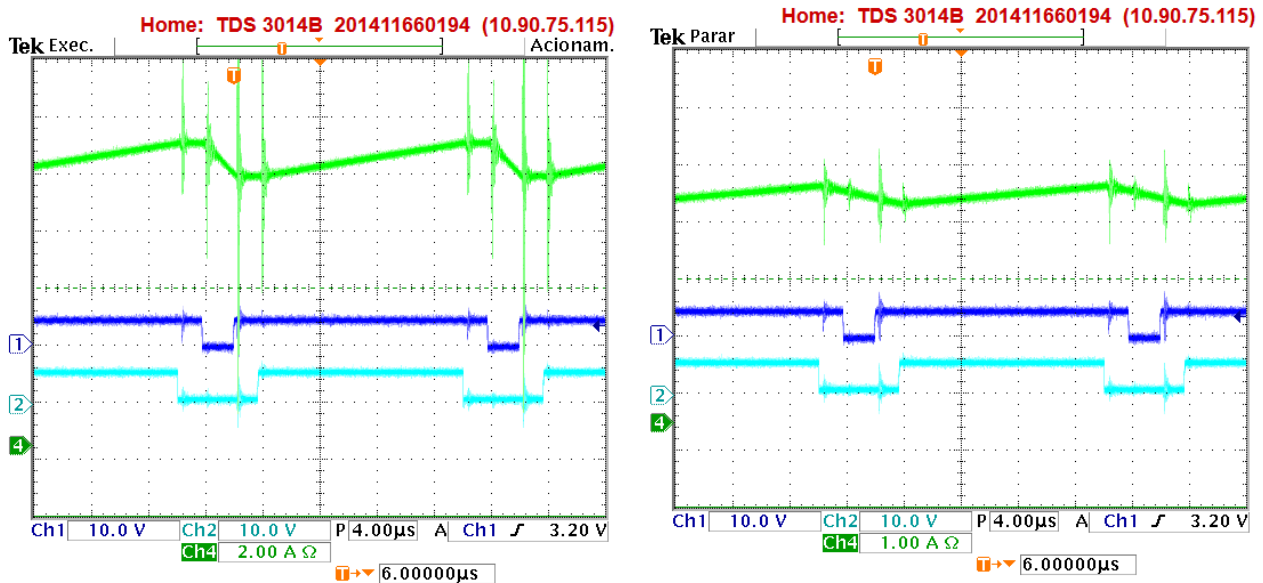
As formas de onda simuladas das correntes nos indutores L_1 e L_2 estão apresentadas na Figura 66, também é possível visualizar seus valores médios e de picos. Da mesma forma que o indutor L_2 do conversor *boost* quadrático de três níveis apresentado por (BOTTA-

Figura 66 – Formas de onda de corrente nos indutores L_1 e L_2 .

Fonte: O autor.

RELLI et al., 2007), o indutor L_1 apresenta quatro etapas de operação, tendo em vista dois ciclos onde o mesmo opera em roda livre.

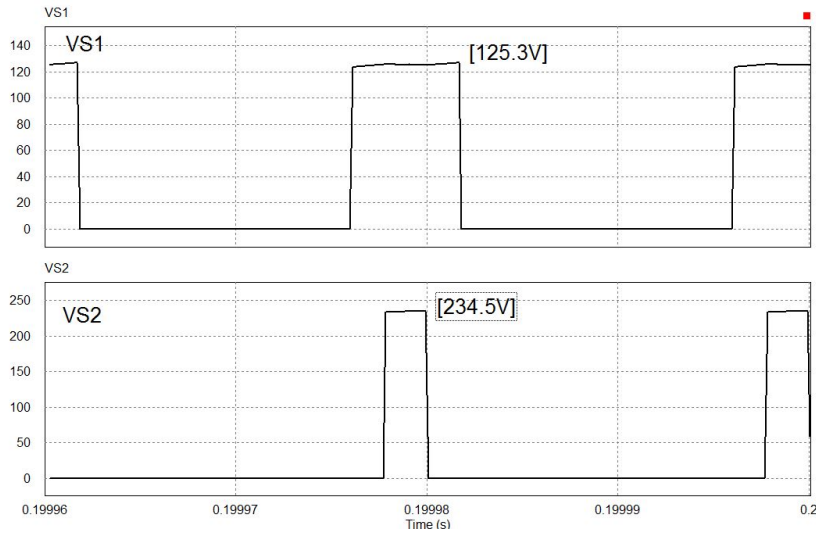
A Figura 67 demonstra os sinais reais das correntes nos indutores, em 67a observa-se a corrente no indutor L_1 e em 67b a corrente em L_2 .

Figura 67 – Correntes nos indutores L_1 e L_2 .(a) Corrente em L_1 (b) Corrente em L_2 

Fonte: O autor.

Os sinais das tensões sobre os interruptores durante o bloqueio estão apresentados na Figura 68. Sendo que $V_{S1} = (V_o - V_{C1})$ e $V_{S2} = V_{C1}$, observa-se que nenhuma das chaves bloqueia a maior tensão envolvida durante a conversão, neste caso a V_o , características dos conversores de três níveis.

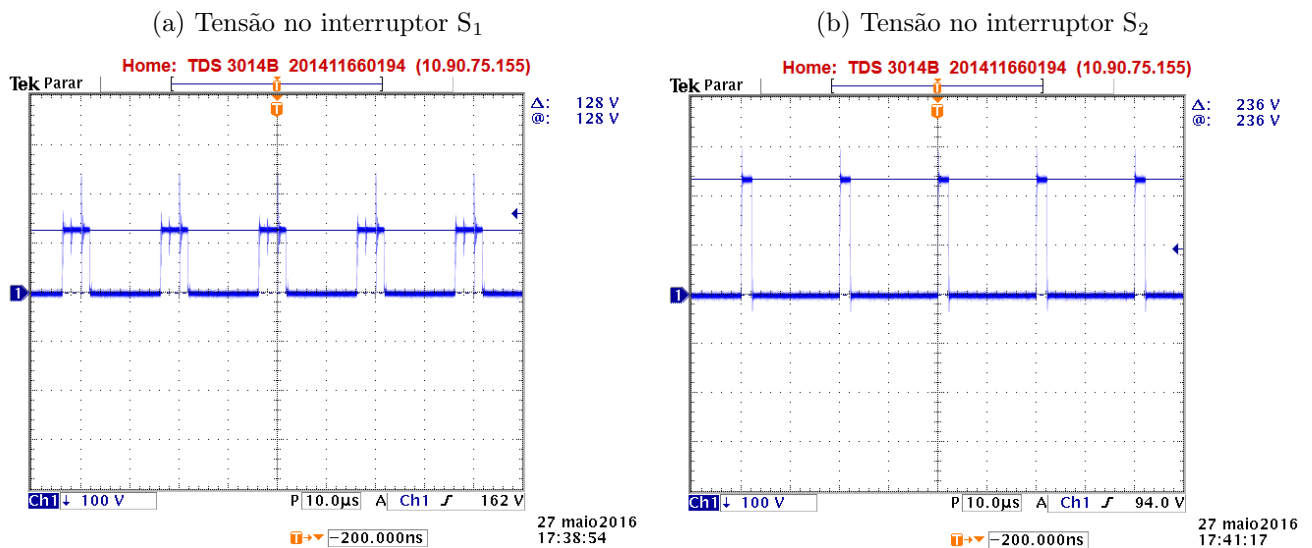
Figura 68 – Tensão sobre os interruptores S_1 e S_2 .



Fonte: O autor.

As tensões medidas sobre S_1 e S_2 são visualizadas na Figura 69. Enquanto num conversor *boost* tradicional a tensão de bloqueio da chave seria a tensão de saída do conversor nesta topologia observa-se a divisão da tensão entre as duas chaves e os valores próximos ao esperado.

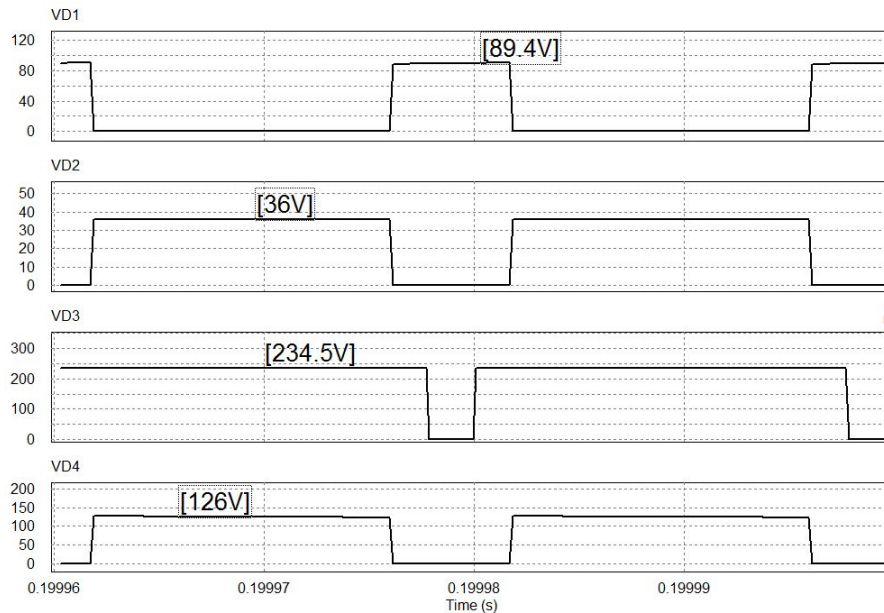
Figura 69 – Sinais de tensão nos interruptores S_1 e S_2 .



Fonte: O autor.

As tensões bloqueadas pelos diodos podem ser visualizadas na Figura 70.

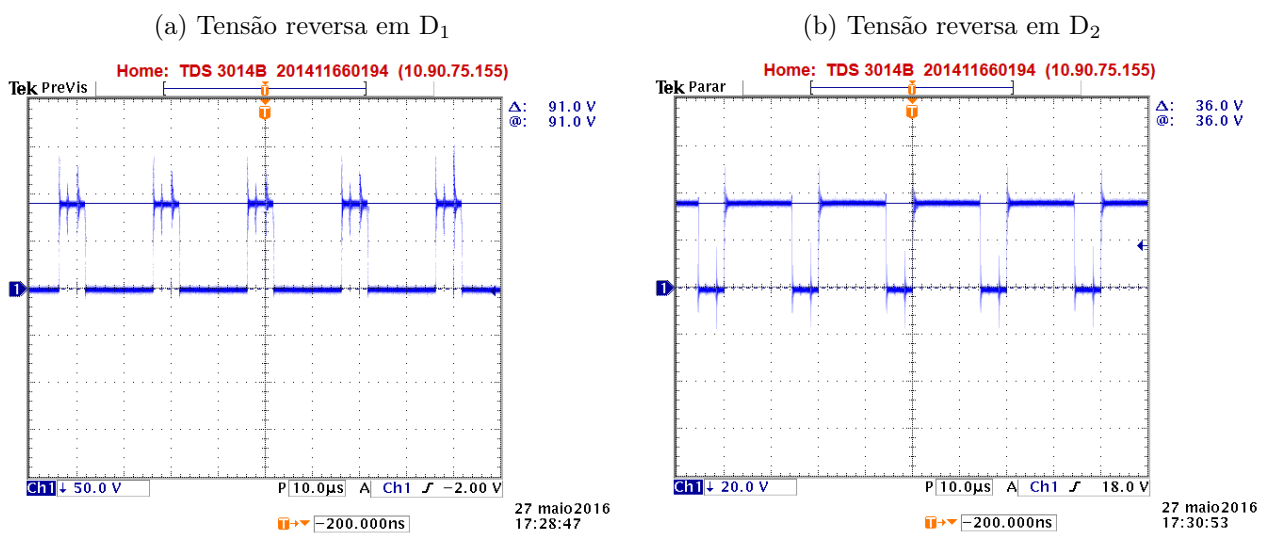
Figura 70 – Tensão de bloqueio dos diodos.



Fonte: O autor.

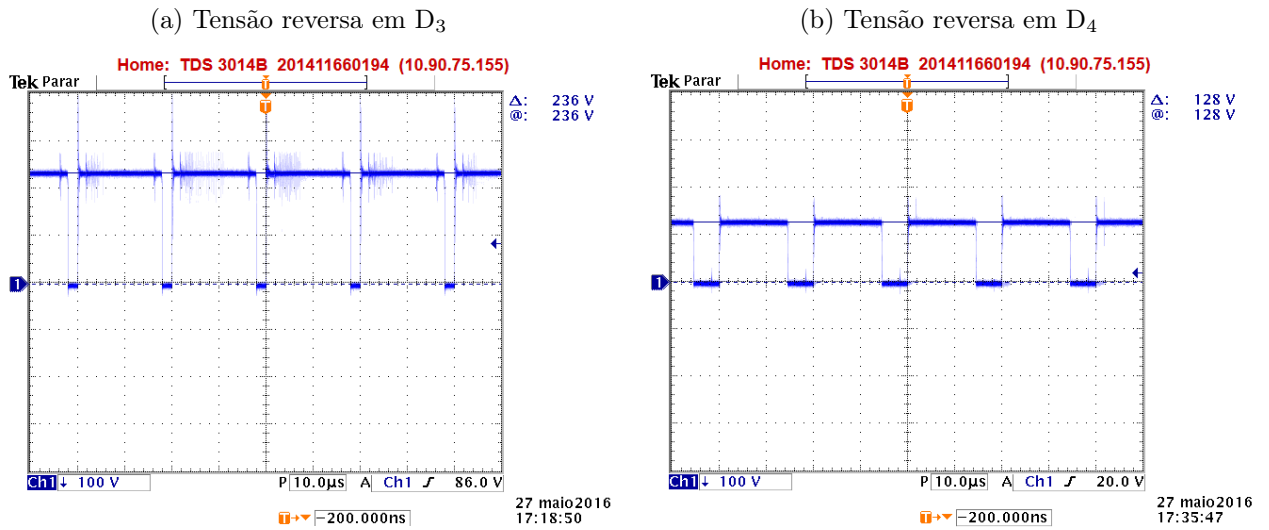
Os sinais coletados das tensões de bloqueio dos diodos D_1 e D_2 podem ser vistas na Figura 71.

Figura 71 – Tensões reversas nos diodos D_1 e D_2 .



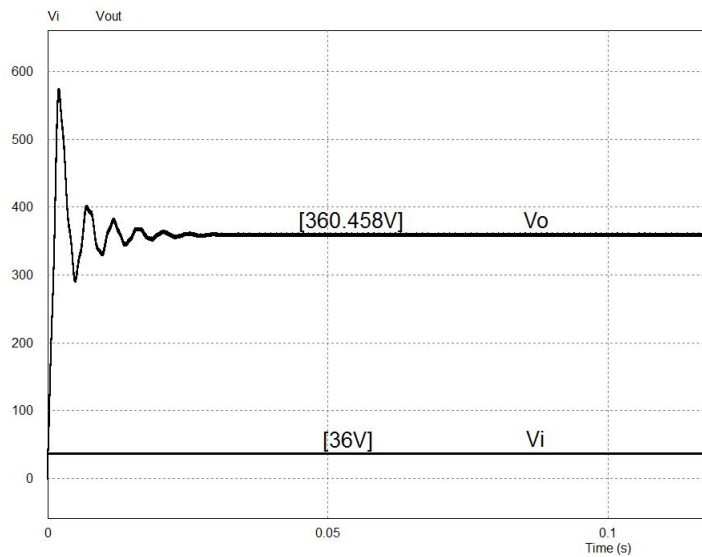
Fonte: O autor.

Na figura 72 observa-se os valores das tensões bloqueadas pelos diodos D_3 e D_4 .

Figura 72 – Tensões reversas nos diodos D_3 e D_4 .

Fonte: O autor.

Figura 73 – Tensões de entrada e de saída do conversor.



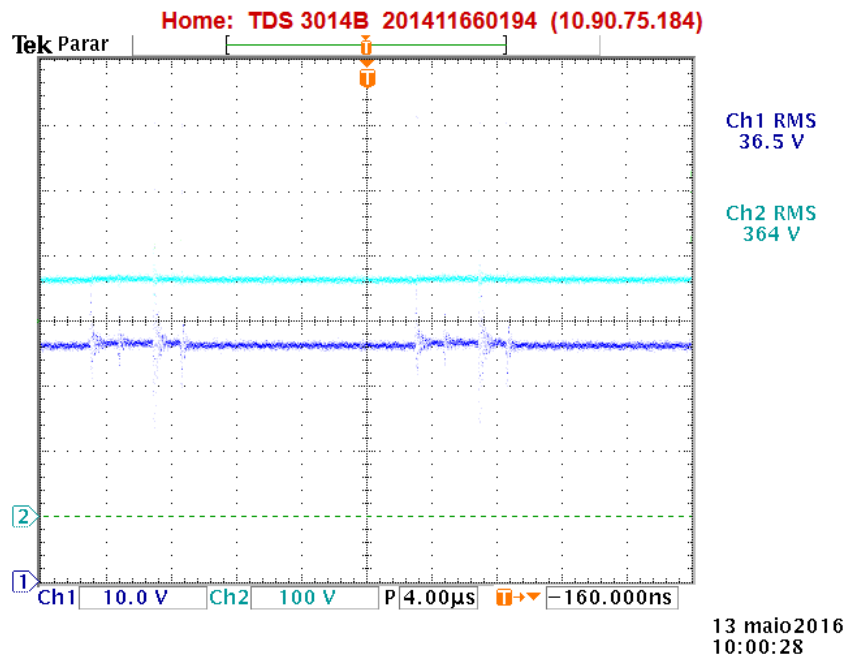
Fonte: O autor.

Na Figura 73 tem-se os sinais de tensão de entrada e saída do conversor com seus respectivos valores de amplitude, os quais comprovam o efetivo cumprimento das condições impostas no projeto. Com uma entrada de 36 V e uma saída de 360 V o conversor apresentou um ganho estático de dez vezes.

As formas de onda das tensões de entrada e de saída adquirida do circuito são mostradas na Figura 74. Nota-se os valores eficazes das tensões bem próximos ao esperado.

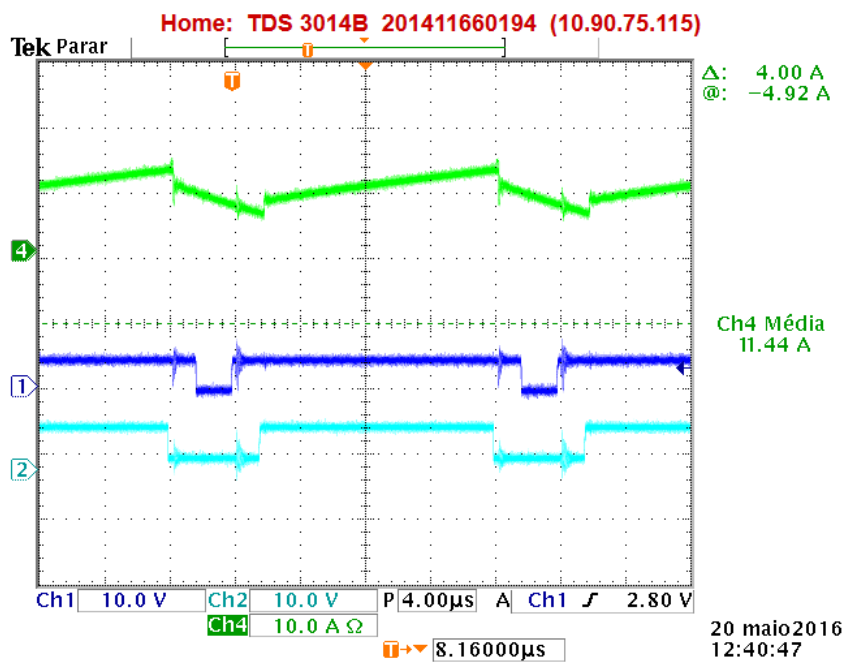
O sinal colhido referente a corrente de entrada é demonstrada na Figura 75, observa-se seu comportamento em função do chaveamento do circuito.

Figura 74 – Tensões de entrada e de saída do conversor.

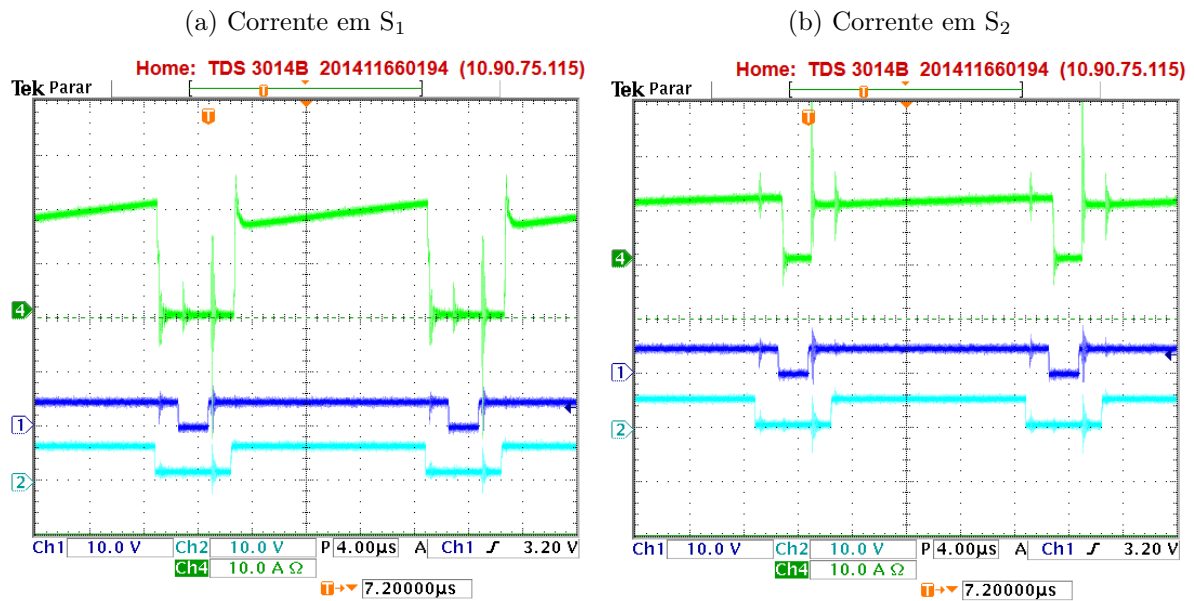


Fonte: O autor.

Figura 75 – Corrente de entrada

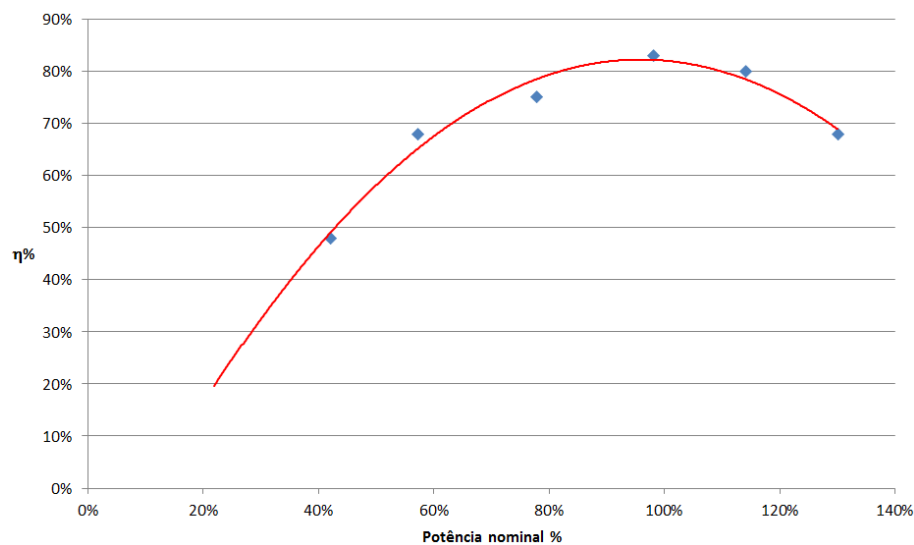


Fonte: O autor.

Figura 76 – Correntes nos interruptores S_1 e S_2 .

Fonte: O autor.

Figura 77 – Rendimento do circuito.



Fonte: O autor.

Os sinais das correntes nas chaves S_1 e S_2 podem ser visualizados na Figura 76, com a corrente em S_1 e S_2 dadas por 76a e 76b, respectivamente.

Variando-se a porcentagem da carga aplicada ao circuito é possível plotar o rendimento *versus* potência de saída do conversor. A curva obtida pela interpolação dos dados demonstra a tendência do rendimento do conversor com esta variação de carga e pode ser visualizada na figura 77. Observa-se que o rendimento é máximo nas potências próximas da nominal e está compreendido entre 80% e 85%.

5.4 Conclusão

Neste capítulo apresentou-se os resultados colhidos na simulação e durante a experimentação do circuito. A simulação corroborou para a comprovação teórica dos valores encontrados e algumas das formas de onda foram apresentadas. Da mesma forma ocorreu com os sinais coletados com a operação real do circuito, que foi projetado com as características reais de operação, sendo possível se obter as respostas necessárias para a comprovação e validação dos resultados obtidos até o momento.

As formas de onda colhidas nesta etapa demonstram o comportamento satisfatório do circuito, onde obteve-se um ganho estático considerado alto e a divisão da tensão de bloqueio entre as duas chaves do circuito, características que o distingue como conversor multi nível. Esta características coloca esta topologia de conversores em situações favoráveis quando se busca a utilização de chaves com menor tensão de bloqueio, ou ainda em circuitos com tensões de saída mais elevadas sem que os interruptores bloqueiem estas tensões.

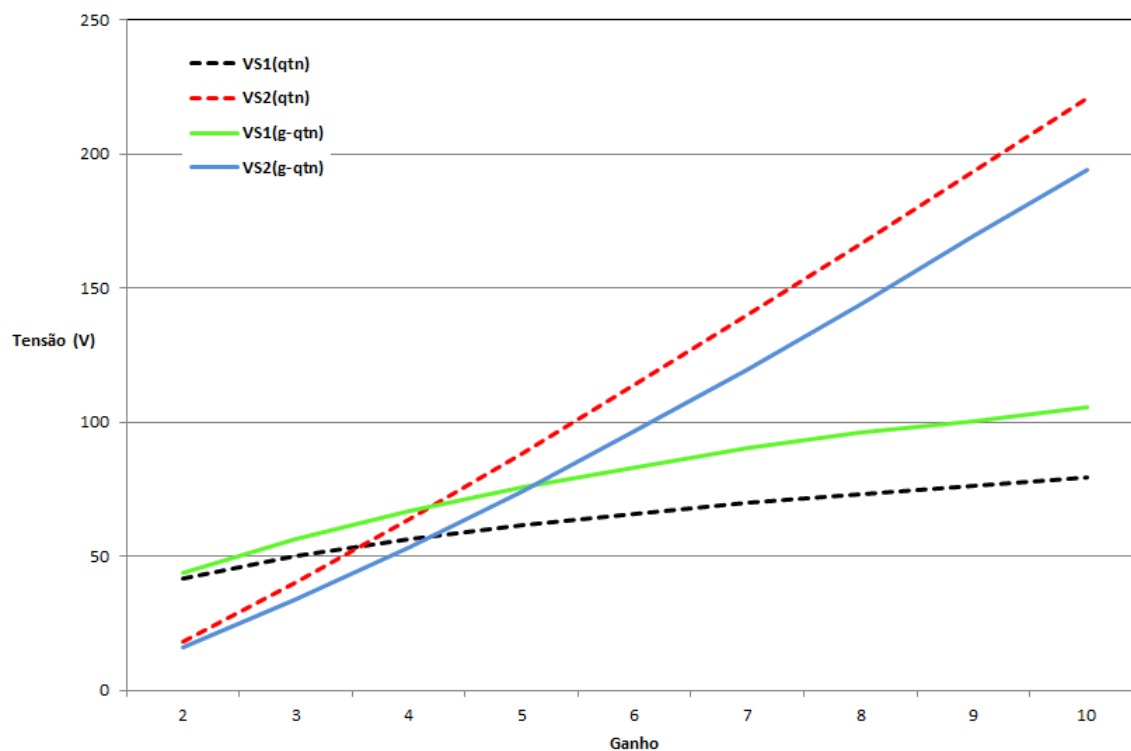
Para a prototipagem do circuito, algumas considerações não encontradas durante a simulação tiveram de ser analisadas. A isolação entre os circuitos de potência e de controle foram feitas com a utilização de *optodrivers*, um *buffer* de corrente também foi utilizado para elevar os sinais gerados através do DSC, o qual era responsável pela geração do PWM de três níveis. Outro ponto importante a ser destacado, é a utilização de um *driver* para o disparo das chaves, como o circuito apresenta dois interruptores onde um deles não está com o *source* referenciado, a utilização deste *driver* se faz necessária para garantir a tensão necessária de disparo no *gate* do interruptor.

Os diagramas dos circuitos utilizados, o código do programa em Linguagem C utilizado para a configuração do DSC e seu método de obtenção também estão presentes no capítulo, o qual finaliza com o gráfico que demonstra o rendimento do circuito com a variação da carga nominal.

Uma última análise quanto aos esforços de tensão aos quais os interruptores são submetidos finaliza essa seção. A topologia, por fazer parte da família de conversores de três níveis não submete suas chaves à maior tensão envolvida durante a conversão (V_o), e quando comparado à topologia apresentado em (NOVAES, 2006) e (BOTTARELLI et al., 2007) apresentou melhor divisão de tensão entre as chaves. Na figura 78 encontra-se o gráfico que demonstra as tensões de bloqueio dos interruptores nas duas topologias (QTN e G-QTN).

A variação é obtida mantendo-se fixa a tensão de entrada e o parâmetro α , de forma que com o aumento do ganho as tensões de bloqueio também são elevadas. Verifica-se que na topologia G-QTN as duas tensões estão mais próximas e seu cruzamento se deu com um ganho mais alto quando comparado ao QTN. Neste momento as duas chaves bloqueiam

Figura 78 – Tensão de bloqueio das chaves.



Fonte: O autor.

a mesma tensão e evidenciam a vantagem do conversor em trabalhar com ganhos ainda mais elevados que a topologia previamente apresentada.

Os sinais de corrente e tensão colhidos em bancada apresentaram características que denotam a ausência de circuitos *snubbers* inseridos ao projeto. Tais circuitos reduziram as oscilações encontradas nos sinais, controlando os efeitos produzidos pelas reatâncias intrínsecas do projeto e também reduziram a dissipação média de potência nos semicondutores.

Mesmo diante de tal deficiência, finaliza-se o capítulo concluindo que o circuito atingiu os valores e parâmetros para os quais fora projetado, os resultados colhidos condizem com resultados encontrados durante a simulação e validam a metodologia de projeto empregada.

6 Conclusões finais

O presente trabalho apresentou uma nova topologia de conversores elevadores de três níveis. Baseados em topologias já existentes, o conversor *boost* quadrático G de três níveis traz algumas características de funcionamento que o tornam de grande valia quando utilizados em aplicações onde um alto ganho ou alto valor de saída são procurados.

No Capítulo 01, um panorama acerca da eletrônica de potência e sua utilização é apresentado. Um breve histórico da evolução dos elementos e das conquistas da indústria neste seguimento é seguido por uma breve explanação acerca da utilização de conversores elevadores e a tendência de crescimento de suas utilizações.

No decorrer do 2º Capítulo a pesquisa bibliográfica apresenta as famílias básicas de conversores elevadores e algumas de suas principais características que podem limitar suas aplicações em certos projetos. As etapas de funcionamento dos conversores *boost* tradicional, em cascata e quadrático foram apresentados, inclusive com o equacionamento de seus ganhos e suas principais formas de onda. Em seguida, apresenta-se as duas topologias utilizadas como base para o novo trabalho, iniciando-se pelo conversor *boost* quadrático G, apresenta-se suas principais formas de onda, ganho estático e algumas características que também estarão presentes na nova topologia. Em seguida, ocorre o mesmo com o conversor *boost* quadrático de três níveis, onde seu equacionamento, etapas de operação e principais características se fazem presentes juntamente com a apresentação de um novo parâmetro denominado de α , responsável pela divisão de tensão de bloqueio entre as chaves e que se torna responsável pela definição de conversores de três níveis. O capítulo ainda apresenta a estratégia de modulação utilizada para o chaveamento dos circuitos, dentre eles o PWM de três níveis, que utilizam pulsos concêntricos para o surgimento do parâmetro α .

Diante das topologias apresentadas observa-se algumas desvantagens encontradas. Dentre elas estão os valores das tensões de bloqueio das chaves que são iguais às tensões de saída nos conversores quadráticos e que são parcialmente sanadas na topologia de três níveis, que reduz as tensões de bloqueio das chaves mas que ainda pode ser melhoradas, dando origem à nova topologia apresentada no capítulo posterior.

No Capítulo 03, apresenta-se o conversor denominado de conversor G de três níveis, mantendo a modulação PWM de três níveis com pulsos concêntricos a topologia é apresentada, seguida por suas etapas de operação e formas de onda básicas em regime contínuo e descontínuo. O ganho estático total do circuito é encontrado e suas alterações com a variação de α são plotadas. O capítulo se encerra com o equacionamento do circuito.

A metodologia de projeto foi apresentada no Capítulo 04, onde as especificações básicas

do conversor foram definidas e os valores de tensão e corrente foram obtidos de forma que os componentes utilizados na simulação e na montagem do circuito de controle e de potência pudessem ser selecionados.

Com o circuito simulado e montado em bancada iniciou-se a aquisição e análise dos resultados no Capítulo 05. Em uma análise geral, os resultados encontrados em simulação e medições reais se mostraram parecidos e validaram a análise teórica anteriormente efetuada. O funcionamento do circuito se mostrou satisfatório e de maneira geral obteve-se êxito no trabalho proposto.

Como característica principal de operação, o conversor apresenta uma tensão de bloqueio das chaves melhorada quando comparada à seu predecessor, tal fato é obtido tendo em vista a tensão do seu capacitor intermediário que nesta topologia varia com o parâmetro α , característica do conversor G mas que nesta família se converte em uma melhor divisão de tensão de bloqueio das chaves reduzindo a tensão no interruptor que suporta o maior valor. Esta característica multi-nível melhorada aumenta a viabilidade de utilização de interruptores de menor tensão, o que possibilita por sua vez a utilização de MOSFETs em vez de IGBTs, propiciando a utilização de conversores com maior frequência de operação sem comprometimento do rendimento do circuito.

Durante o desenvolvimento do trabalho, alguns problemas foram encontrados e devidamente solucionados, acarretando em decurso de tempo que não havia sido previamente estimado, de forma que algumas implementações não puderam ser realizadas mas que podem ser efetivadas em trabalhos futuros, os quais ficam como sugestões:

- utilização de circuitos *snubbers* para controle dos efeitos produzidos pelas reatâncias intrínsecas do circuito e amortização das oscilações presentes no sinais.
- implantação de técnicas de comutação suave ao circuito de forma a aumentar seu rendimento.
- a modelagem do circuito no domínio s .
- desenvolvimento de técnicas de controle digital adequado em malha fechada com a utilização do DSC.

Como análise geral, cabe esclarecer que o desenvolvimento do projeto foi sempre acompanhado por um processo de grande aquisição de conhecimento e de metodologias ligadas à pesquisa, indispensáveis e fundamentais à carreira de um pesquisador. Análises teóricas aprofundadas e o desenvolvimento do protótipo em laboratório corroboram para esta afirmação, fundamentando a pesquisa como meio essencial ao desenvolvimento pessoal do discente.

Referências

AHMED, Ashfaq. *Eletrônica de Potência*. [S.l.]: Pearson Prentice Hall, 2011. ISBN 978-85-87918-03-1.

BARBI, Ivo; MARTINS, Denizar Cruz. *Conversores CC-CC básicos não isolados*. 1. ed. Florianópolis: Ed. do Autores, 2000.

BARBOSA, Lucio dos Reis. A zero-voltage-transition interleaved boost converter and its application to pfc. *Advances in Power Electronics*, v. 2011, p. 1–10, Jan 2011.

BARRETO, Luiz Henrique Silva Colado; COELHO, Ernane Antonio Alves; FARIAS, Valdeir Jose; OLIVEIRA, João Carlos. An optimal lossless commutation quadratic pwm boost converter. *Applied Power Electronics Conference and Exposition, Seventeenth Annual IEEE*, v. 2, p. 624–629, 2002.

BARRETO, Luiz Henrique Silva Colado; COELHO, Ernane Antonio Alves; FARIAS, Valdeir Jose; OLIVEIRA, João Carlos. A quasi-resonant quadratic boost converter using a single resonant network. *Industrial Electronics, IEEE Transactions on*, p. 552–557, April 2005.

BELTRAME, Fernando; DUPONT, Fabricio H; SARTORI, Hamiltom C; CANCIAN, Everton C; ROGGIA, Leandro; PINHEIRO, Jose Renes. Design of boost converter based on optimum weighted average efficiency for photovoltaic systems. *12º Congresso Brasileiro de Eletrônica de Potência - COBEP 2013 - Sociedade Brasileira de Eletrônica de Potência*, p. 295–302, Jun 2014.

BOTTARELLI, Marlos Gatti; BARBI, Ivo; NOVAES, Yales Romulo de; RUFER, Alfred. Three-level quadratic non-insulated basic dc-dc converters. In: *Power Electronics and Applications, 2007 European Conference on*. Aalborg: [s.n.], 2007. p. 1–10.

BOTTION, Antonio José Bento. *Conversores CC-CC básicos não isolados de três níveis*. 275 p. Dissertação (Programa de Pós-Graduação em Engenharia Elétrica) — Universidade Federal de Santa Catarina, Florianópolis, 2005.

BRANDAO, D I; MARAFÃO, F. P.; FARRET, F. A.; SIMÕES, M Godoy. Proposta de metodologia para o gerenciamento automático de sistemas fotovoltaicos de geração distribuída. *Revista Eletrônica de Potência - Sociedade Brasileira de Eletrônica de Potência*, v. 18, p. 1257–1265, Set 2013.

DUK-YOU, Kim; JAE-KUK, Kim; GUN-WOO, Moon. A three-level converter with reduced filter size using two transformers and flying capacitors. In: *Power Electronics and ECCE Asia (ICPE ECCE), 2011 IEEE 8th International Conference on*. [S.l.: s.n.], 2011. p. 1873–1879.

HOUSE, THW The White. *North American Climate, Clean Energy, and Environment Partnership Action Plan*. 2016. Disponível em: <<https://www.whitehouse.gov/the-press-office/2016/06/29/north-american-climate-clean-energy-and-environment-partnership-action>>.

- HSIEH, Yi-Ping; CHEN, Jiann-Fuh; LIANG, Tsorng-Juu; YANG, Lung-Sheng. Novel high step-up dc-dc converter for distributed generation system. *Industrial Electronics, IEEE Transactions on*, v. 60, n. 4, p. 1473–1482, April 2013.
- HUBER, L.; JOVANOVIĆ, M.M. A design approach for server power supplies for networking applications. In: *Applied Power Electronics Conference and Exposition, 2000. APEC 2000. Fifteenth Annual IEEE*. [S.l.: s.n.], 2000. v. 2, p. 1163–1169 vol.2.
- INTERNATIONAL ENERGY AGENCY. *World Energy Outlook 2013*. [S.l.], 2013. Disponível em: <http://www.worldenergyoutlook.org/weo2013/>.
- IOINOVICI, Adrian. *Power electronics and energy conversion system; Fundamentals and hard-switching converters*. [S.l.]: Wiley, 2013.
- JIN, Ke; RUAN, Xinbo. Zero-voltage-switching multi-resonant three-level converters. *PESC, IEEE 36th Annual*, v. 6, p. 4086–4092, 2004.
- KADRI, Riad; GAUBERT, Jean-Paul; CHAMPENOIS, Gerard; MOSTEFAI, Mohamed. Performance analysis of transformless single switch quadratic boost converter for grid connected photovoltaic systems. *Electrical Machines (ICEM), 2010 XIX International Conference on*, Rome, p. 1–7, Sept 2010.
- LEYVA-RAMOS, J.; LOPEZ-CRUZ, J.M.; ORTIZ-LOPEZ, M.G.; DIAZ-SALDIERNA, L.H. Switching regulator using a high step-up voltage converter for fuel-cell modules. *Power Electronics, IET*, v. 6, n. 8, p. 1626–1633, September 2013.
- LI, Wuhua; HE, Xiangning. Review of nonisolated high-step-up dc-dc converters in photovoltaic grid-connected applications. *Industrial Electronics, IEEE Transactions on*, v. 58, n. 4, p. 1239–1250, April 2011.
- MAKSIMOVIC, Dragan; CUK, Slobodan. Switching converters with wide dc conversion range. *Power Electronics, IEEE Transaction on*, v. 6, p. 151–157, Jan 1991.
- NOVAES, Yales Rômulo de. *Contribuição para sistemas de processamento de energia de células a combustível*. 288 p. Tese (Programa de Pós-Graduação em Engenharia Elétrica) — Universidade Federal de Santa Catarina, Florianópolis, 2006.
- PARMAR, Mayur; JOTANGIYA, Vishal. Step-up dc-dc converter with high voltage gain using switched-inductor technique. *International Journal of Engineering Development and Research*, Jan 2014.
- PINHEIRO, J Renes; BARBI, Ivo. The three-level zvs pwm converter: A new concept in high voltage dc-to-dc conversion. In: IEEE. *Industrial Electronics, Control, Instrumentation and Automation, 1992. Power Electronics and Motion Control*. [S.l.], 1992. p. 173–178.
- RASHID, Muhammad H. *Eletrônica de potência: circuitos, dispositivos e aplicações*. [S.l.]: Makron Books, 1999. ISBN 85-346-0598-X.
- RESOLUCAO NORMATIVA N.º 482. *Agência Nacional de Energia Elétrica - ANEEL*. Brasília, 2012. Disponível em: www.aneel.gov.br - acessado em 12/06/2015.
- RUAN, Xinbo; LI, Bin; CHEN, Qianhong. Three-level converters-a new approach for high voltage and high power dc-to-dc conversion. In: *Power Electronics Specialists Conference, 2002. pesc 02. 2002 IEEE 33rd Annual*. [S.l.: s.n.], 2002. v. 2, p. 663–668 vol.2.

RUAN, Xinbo; ZHOU, Linqun; YAN, Yangguang. Soft-switching pwm three-level converters. *Power Electronics, IEEE Transactions on*, IEEE, v. 16, n. 5, p. 612–622, 2001.

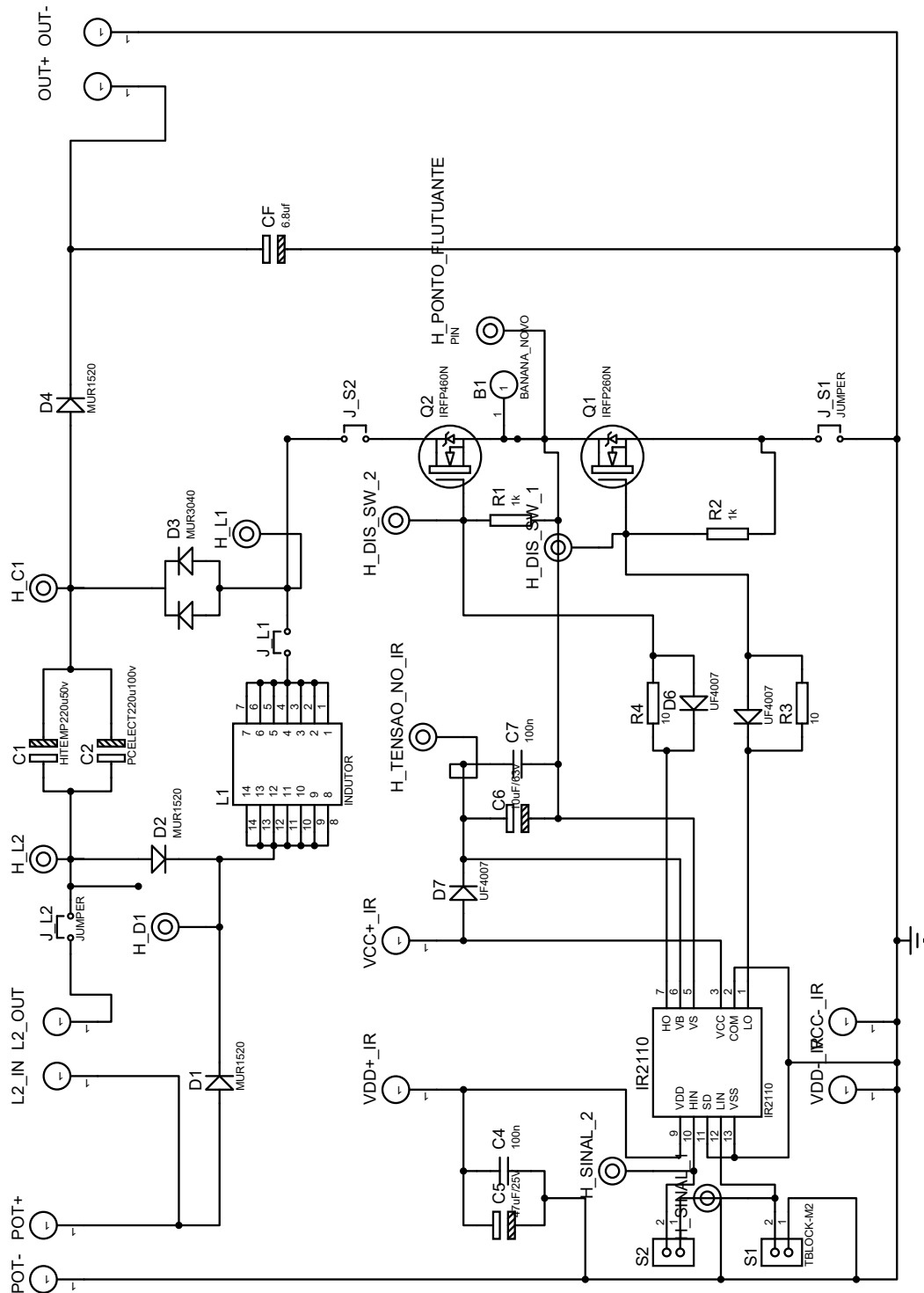
VILEFORT, Leandro Sousa; FABIO, Vincenzi Romualdo da Silva; COELHO, Ernane Antonio Alves; FREITAS, Luiz Carlos; FREITAS, Luiz Carlos Gomes de; VIEIRA, João Batista Jr.; BARBOSA, Lucio dos Reis. Analysis of a soft-single-switched quadratic boost converter. *Revista Eletrônica de Potência - Sociedade Brasileira de Eletônica de Potência*, v. 18, p. 1047–1054, 2013.

VILEFORT, Leandro Sousa; SILVA, Fabio Vincenzi Romualdo da; COELHO, Ernane Antonio Alves; FREITAS, Luiz Carlos; VIEIRA, João Batista Jr. Conversor boost quadrático sr-zvs qrc pwm. *Revista Eletrônica de Potência - Sociedade Brasileira de Eletônica de Potência*, v. 17, p. 393–400, Jan 2012.

WU, Gang; RUAN, Xinbo; YE, Zhihong. Nonisolated high step-up dc–dc converters adopting switched-capacitor cell. *Industrial Electronics, IEEE Transactions on*, v. 62, n. 1, p. 383–393, Jan 2015.

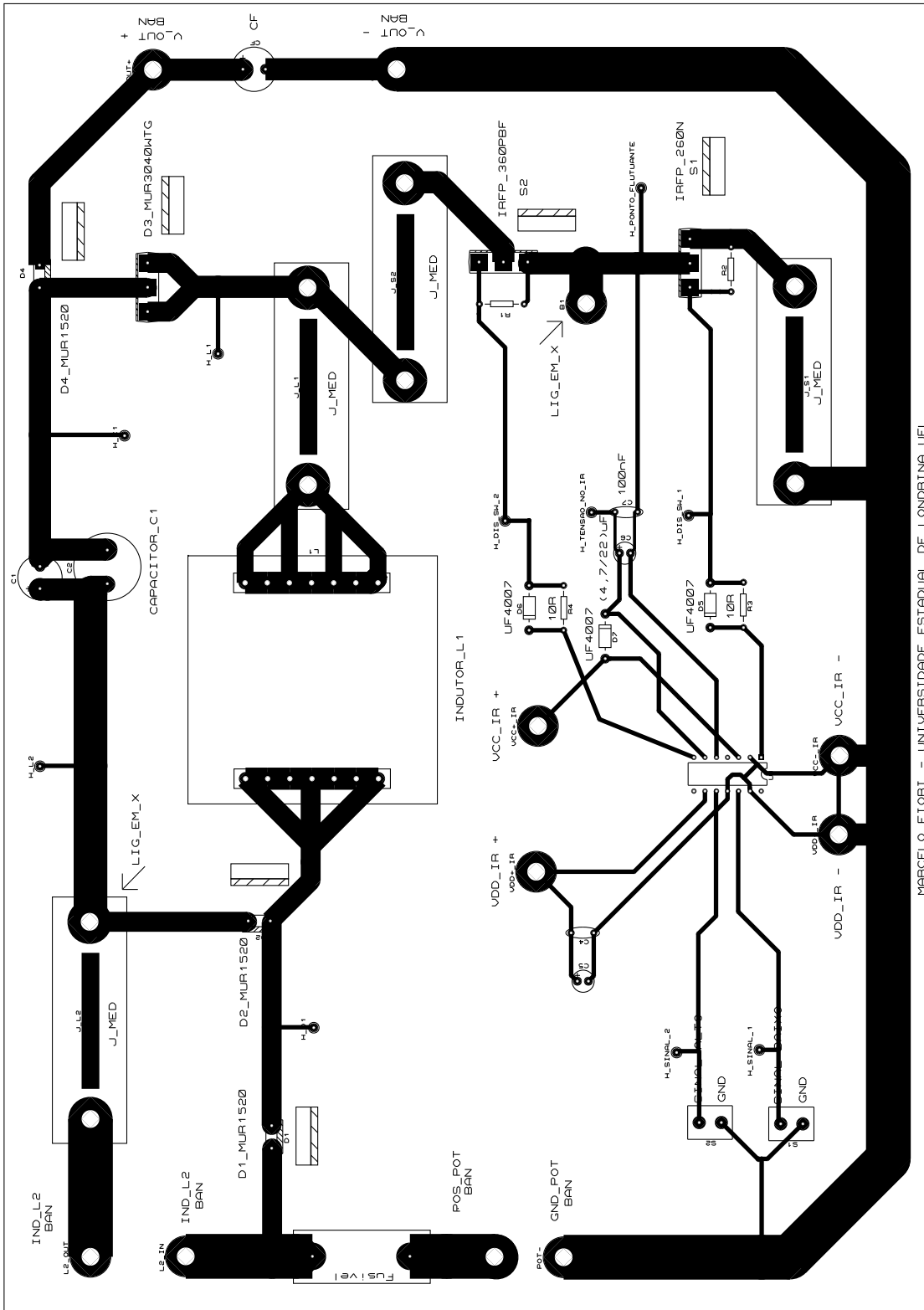
APÊNDICE A – Circuito de potência

A.1 Diagrama elétrico do circuito de potência



Fonte: O autor.

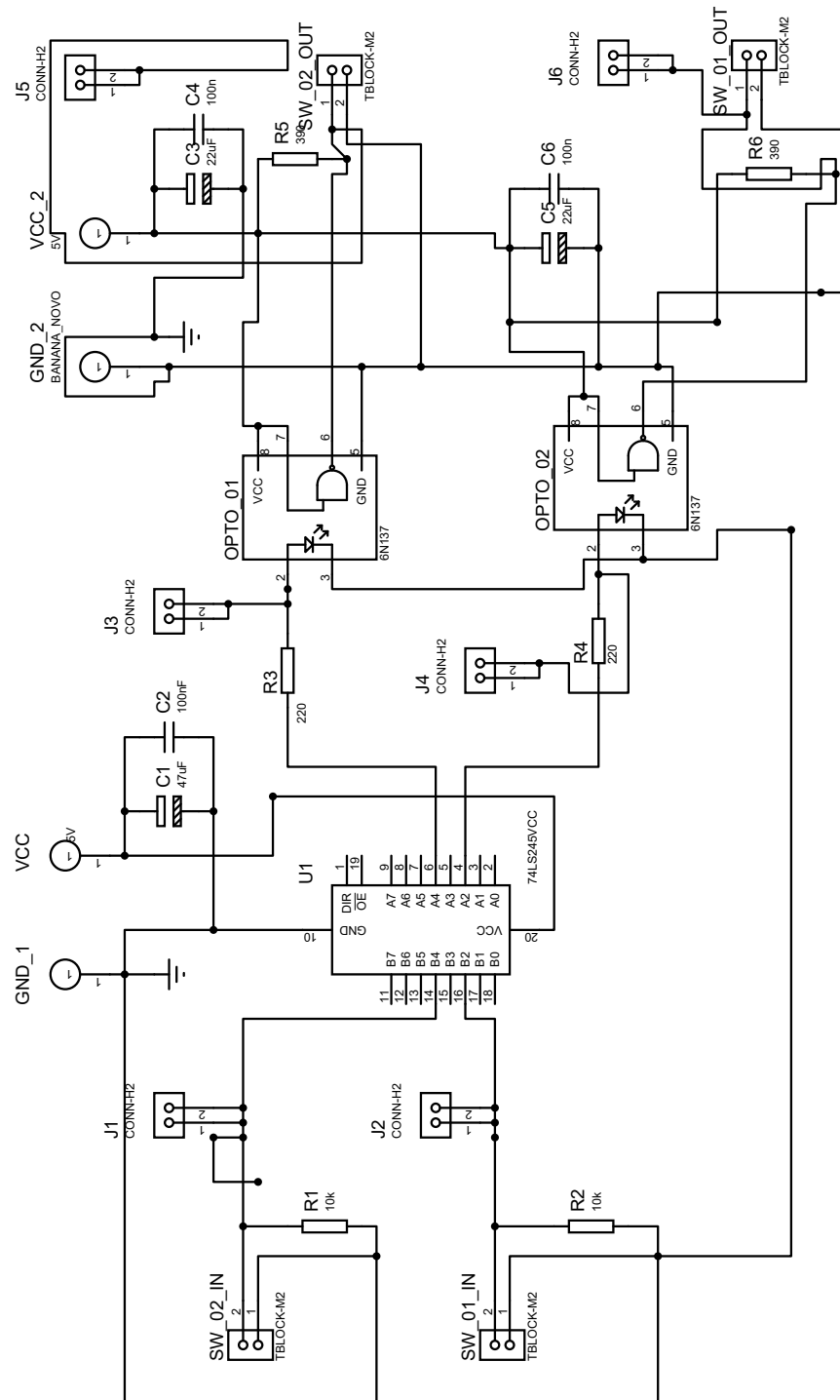
A.2 Arquivo para confecção da placa de circuito impresso



Fonte: O autor.

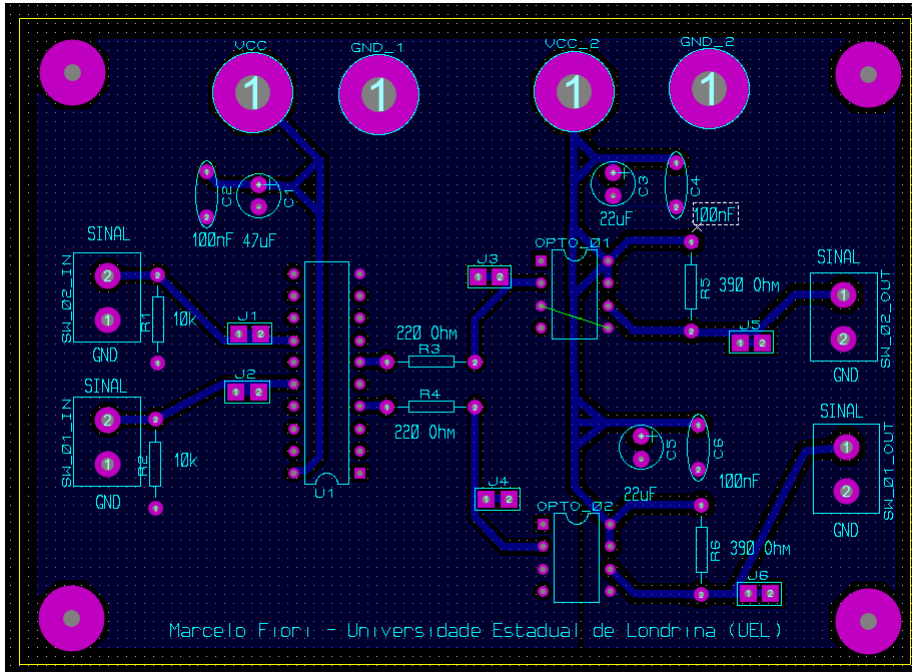
APÊNDICE B – Circuito de comando

B.1 Diagrama elétrico



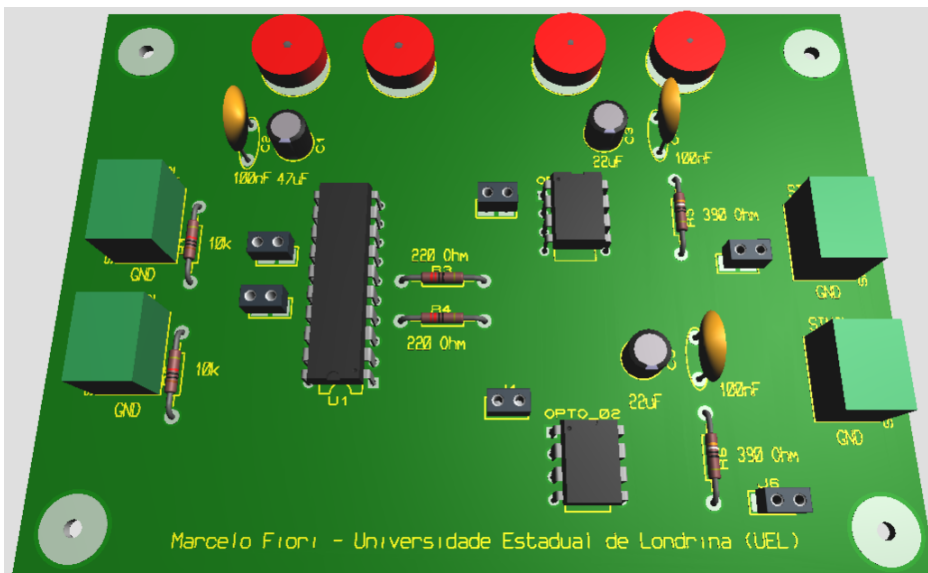
Fonte: O autor.

B.2 Projeto da placa de comando



Fonte: O autor.

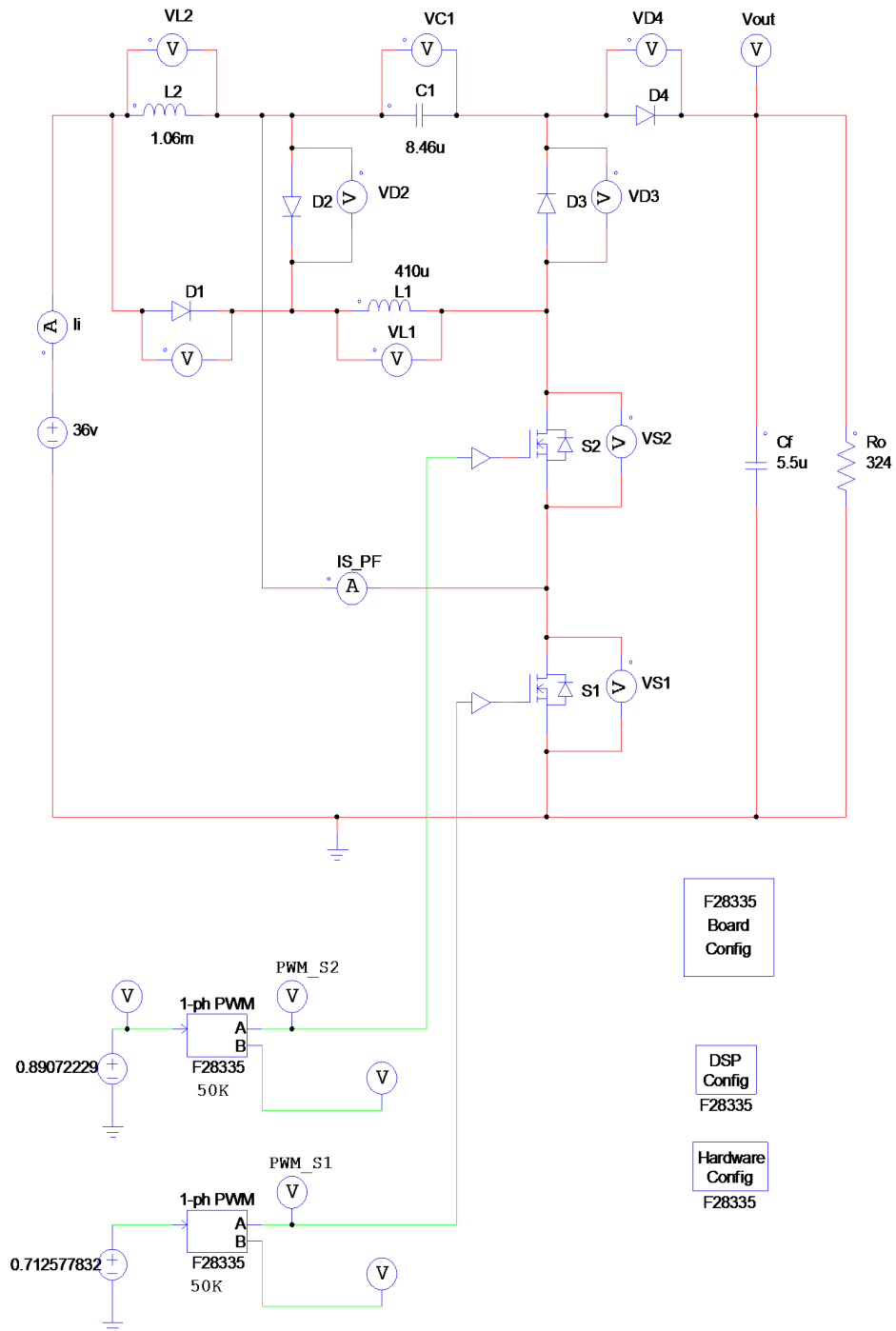
B.3 Projeção da placa em 3D



Fonte: O autor.

APÊNDICE C – Simulação

C.1 Circuito utilizado na simulação



C.2 Código do programa em Linguagem C

```

%possibilita a inclusão texto sem ser formatado
/*****
// This code is created by SimCoder Version 9.1 for TI F28335 Hardware Target
//
// SimCoder is copyright by Powersim Inc., 2009-2011
//
// Date: May 11, 2016 15:47:48
*****/
#include <math.h>
#include "PS_bios.h"
typedef float DefaultType;
#define GetCurTime() PS_GetSysTimer()

interrupt void Task();

interrupt void Task()
{
DefaultType fVDC1, fVDC3;
PS_EnableIntr();

fVDC1 = 0.89072229;
PS_SetPwm1Rate(fVDC1);
fVDC3 = 0.712577832;
PS_SetPwm2Rate(fVDC3);
PS_ExitPwm1General();
}

void Initialize(void)
{
PS_SysInit(30, 10);
PS_StartStopPwmClock(0);
PS_InitTimer(0, 0xffffffff);
PS_InitPwm(1, 1, 50000*1, 0*1e6, PWM_POSI_ONLY, 3689); // pwnNo, waveType,
frequency, deadtime, outtype
PS_SetPwmPeakOffset(1, 1, 0, 1.0/1);
PS_SetPwmIntrType(1, ePwmNoAdc, 1, 0);
PS_SetPwmVector(1, ePwmNoAdc, Task);
PS_SetPwm1Rate(0);

```

```
PS_StartPwm(1);

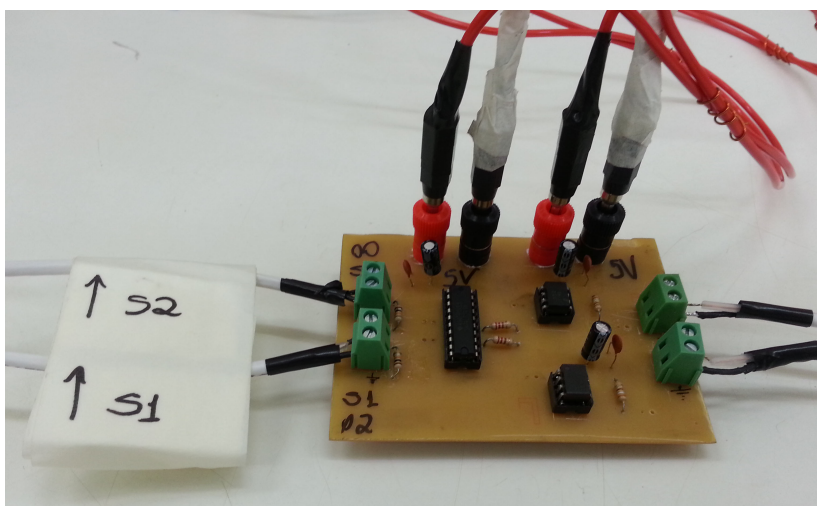
PS_InitPwm(2, 1, 50000*1, 0*1e6, PWM_POSI_ONLY, 3689); // pwnNo, waveType,
frequency, deadtime, outtype
PS_SetPwmPeakOffset(2, 1, 0, 1.0/1);
PS_SetPwmIntrType(2, ePwmNoAdc, 1, 0);
PS_SetPwm2Rate(0);
PS_StartPwm(2);

PS_StartStopPwmClock(1);
}

void main()
{
Initialize();
PS_EnableIntr(); // Enable Global interrupt INTM
PS_EnableDbgm();
for (;;) {
}
```

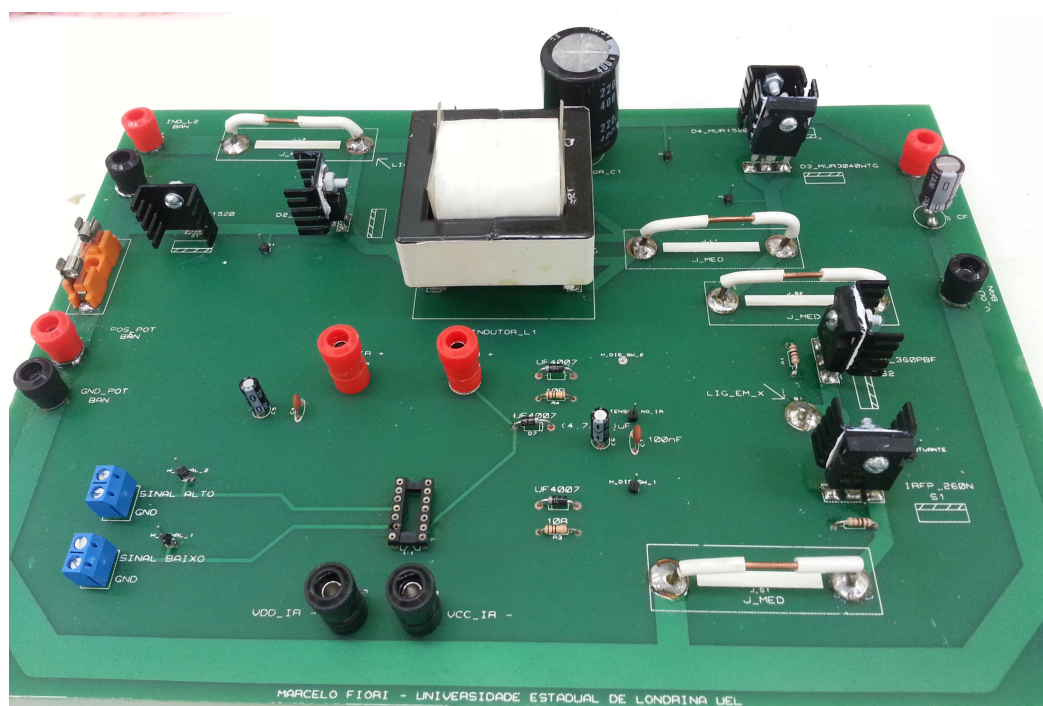

APÊNDICE D – Protótipos

D.1 Placa com *buffer* e *optodrive*



Fonte: O autor.

D.2 Placa de potência



Fonte: O autor.