



UNIVERSIDADE
ESTADUAL DE LONDRINA

MIKAEL NUNES FRANCO DE OLIVEIRA

**DESENVOLVIMENTO DE UM CONVERSOR BOOST
QUADRÁTICO COM CÉLULA DE COMUTAÇÃO SUAVE
(ZCS - ZVT)**

MIKAEL NUNES FRANCO DE OLIVEIRA

**DESENVOLVIMENTO DE UM CONVERSOR BOOST
QUADRÁTICO COM CÉLULA DE COMUTAÇÃO SUAVE
(ZCS - ZVT)**

Dissertação apresentada ao Programa de Pós-graduação em Engenharia Elétrica da Universidade Estadual de Londrina como Parte dos Requisitos para a obtenção do Título de Mestre em Engenharia Elétrica.

Área de Concentração: Sistemas Eletrônicos
Especialidade: Eletrônica de Potência

Orientador: Prof. Dr. Lúcio dos Reis Barbosa

Londrina
2015

MIKAEL NUNES FRANCO DE OLIVEIRA

**DESENVOLVIMENTO DE UM CONVERSOR BOOST QUADRÁTICO
COM CÉLULA DE COMUTAÇÃO SUAVE (ZCS - ZVT)**

Dissertação apresentada ao Programa de Pós-graduação em Engenharia Elétrica da Universidade Estadual de Londrina como Parte dos Requisitos para a obtenção do Título de Mestre em Engenharia Elétrica.

BANCA EXAMINADORA

Orientador: Prof. Dr. Lúcio dos Reis Barbosa
Universidade Estadual de Londrina - UEL

Prof. Dr. Aziz Elias Demian Junior
Universidade Estadual de Londrina - UEL

Prof. Dr. Sergio Augusto Oliveira da Silva
Universidade Tecnológica Federal do Paraná
– UTFPR

Londrina, 09 de Outubro de 2015.

Dedico este trabalho a toda minha família,
namorada e amigos que me deram força
para desenvolver esta dissertação.

AGRADECIMENTOS

Agradeço a meu orientador professor Dr. Lúcio dos Reis Barbosa, pelo tempo de relacionamento profissional entre professor e aluno, sempre se pautando no bom senso e profissionalismo, sendo o mesmo uma pessoa humanizada que soube apoiar, orientar e entender minhas limitações, instigando em mim o espírito de pesquisa e trabalho, que permitiu a conclusão deste trabalho dentro dos prazos e escopo propostos;

Agradeço aos meus pais, Aparecido e Marinete, que sempre me deram todo suporte necessário durante todo curso de mestrado, condição sem a qual a obtenção do título não seria possível;

A meus irmãos Higor e Késia, a meus tios, meus avós e minha namorada Taciane, pela extrema generosidade durante todos estes anos;

Aos colegas Alex Lemes Guedes, Marcelo Fiori, Sebastian Manrique, João Luiz Dallamuta, Francisco Licha, Marcus Vinicius Maia, Willian Bispo, Robledo Carazai e Lial Chi Tung pelo espírito de parceria durante o curso, mostrando-se sempre prestativos, trocando informações e me incentivando;

Aos técnicos de laboratório do Departamento de Engenharia Elétrica, Luis Carlos Mathias e Luiz Fernando Schmidt. Pessoas de grande competência e profissionalismo, cujo suporte prestado na fase de construção do protótipo, foi fundamental para o sucesso deste trabalho;

A Deus, por todo o resto!

OLIVEIRA, MIKAEL NUNES FRANCO DE. **Desenvolvimento de um conversor boost quadrático com célula de comutação suave (ZCS - ZVT)**. 2015. 142f. Dissertação de Mestrado (Pós-Graduação em Engenharia Elétrica) – Universidade Estadual de Londrina, Londrina, 2015.

RESUMO

Este trabalho apresenta a aplicação de uma célula de comutação suave em uma topologia de conversor elevador de tensão, com alto ganho estático, que pode ser aplicado em fontes alternativas para a produção de energia elétrica. O objetivo é reduzir as perdas por comutação a fim de obter-se um melhor rendimento do conversor e uma tensão de saída real o mais próximo possível da teórica. O conversor utilizado para isso é o Boost Quadrático e a célula de comutação suave é composta por um MOSFET (chave de comutação), um indutor, um capacitor e um diodo, que juntos formam um circuito ressonante. Este circuito tem a finalidade de proporcionar à chave principal uma tensão e corrente nula no momento em que ela passa do estado de não condução para condução, eliminando assim as perdas por interferências eletromagnéticas, resultando em um Conversor Boost Quadrático com um alto nível de eficiência energética.

Palavras-chave: Boost quadrático. Célula de comutação suave. Circuito ressonante. ZVT. ZCS.

OLIVEIRA, MIKAEL NUNES FRANCO DE. **Development of a quadratic boost converter with soft switching cell (ZCS - ZVT)**. 2015. 142f. Dissertação de Mestrado (Pós-Graduação em Engenharia Elétrica) – Universidade Estadual de Londrina, Londrina, 2015.

ABSTRACT

This paper presents the implementation of a soft-switching cell in a step-up converter topology. The used converter presents high static gain and can be applied in renewable resources for the production of electrical energy. For that matter, one of the research goals was to reduce the switching losses in order to obtain higher converter efficiency. Also, a real output voltage as close as possible to the obtained in an ideal situation is desirable. For that, a Quadratic Boost converter was used. Additionally, it has a soft-switching cell composed by a MOSFET (switching device), an inductor, a capacitor and a diode. These components result in a resonant circuit which has the finality to provide zero current to the MOSFET during the cutoff to conduction mode transition. Thus, electromagnetic interference losses are minimized, resulting in a high efficiency Quadratic Boost Converter.

Keywords: Boost quadratic. Soft switching cell. Resonant circuit. ZVT. ZCT.

LISTA DE FIGURAS

Figura 2.1 - Painel fotovoltaico, turbina eólica, célula combustível e micro turbina	24
Figura 2.2 – Processo de produção e utilização da energia solar	24
Figura 2.3 – Exemplos de um ciclo de sinal PWM	26
Figura 2.4 – Topologia do conversor Boost.....	27
Figura 2.5 – Formas de ondas do conversor Boost	27
Figura 2.6 – Curva característica do ganho do conversor Boost.....	28
Figura 2.7 – Conversor Boost em cascata	29
Figura 2.8 – Conversor Boost Quadrático.....	30
Figura 2.9 – Curvas com o ganho do conversor Boost comum e Quadrático.....	31
Figura 2.10 – Conversor Boost Quadrático de três níveis.....	32
Figura 2.11 – Formas de ondas do conversor Boost Quadrático de três níveis para condução contínua	33
Figura 2.12 – Curva de ganho do conversor Boost Quadrático, Boost Quadrático de Três Níveis e do Boost Comum.....	34
Figura 2.13 – Conversor Boost Semi Quadrático.....	35
Figura 2.14 – Comparação do ganho do conversor Boost Semi Quadrático.....	36
Figura 2.15 – Principais formas de onda do Conversor Boost Semi Quadrático para condução contínua e $d > 0,5$	37
Figura 2.16 – Conversor Boost com a nova célula ZCT-PWM.....	39
Figura 2.17 – Formas de Onda do Conversor Boost com a nova célula ZCT- PWM.	40
Figura 2.18 – Conversor Boost com a Célula ZVT-ZCT PWM para conversores.....	41
Figura 2.19 – Formas de ondas do Conversor Boost com a Célula ZVT – ZCT PWM.	42
Figura 2.20 – Célula de comutação suave	42
Figura 2.21 – Topologia do conversor Boost Entrelaçado com Célula de comutação suave	43

Figura 2.22 – Formas de onda do conversor Boost Entrelaçado com Célula de Comutação Suave	44
Figura 2.23 - Conversor Boost Quadrático com célula de auxílio a comutação SR-ZVS-QRC.	45
Figura 2.24 - Principais formas de ondas teóricas do Conversor Boost Quadrático com célula de auxílio à comutação SR-ZVS-QRC.	45
Figura 2.25 - Topologia do Conversor Boost Quadrático com a Célula de Comutação Suave.....	47
Figura 2.26 - Configuração final do Conversor Boost Quadrático com Célula de Comutação Suave (ZCS-ZVT).	47
Figura 3.1 – Primeira etapa ($\Delta T1$).....	49
Figura 3.2 – Segunda etapa ($\Delta T2$)	50
Figura 3.3 – Terceira etapa ($\Delta T3$).....	50
Figura 3.4 – Quarta etapa ($\Delta T4$).....	51
Figura 3.5 – Quinta etapa ($\Delta T5$)	51
Figura 3.6 – Sexta etapa ($\Delta T6$).....	52
Figura 3.7 – Sétima etapa ($\Delta T7$).....	52
Figura 3.8 – Oitava etapa ($\Delta T8$).....	53
Figura 3.9 – Formas de ondas teóricas do conversor proposto	54
Figura 4.1 – Formas de onda da primeira etapa ($\Delta T1$)	57
Figura 4.2 – Formas de onda da segunda etapa ($\Delta T2$)	59
Figura 4.3 – Formas de onda da terceira etapa ($\Delta T3$)	60
Figura 4.4 – Formas de onda da quarta etapa ($\Delta T4$).....	61
Figura 4.5 – Formas de onda da quinta etapa ($\Delta T5$)	66
Figura 4.6 – Formas de onda da sexta etapa ($\Delta T6$)	68
Figura 4.7 – Formas de onda da sétima etapa ($\Delta T7$)	69
Figura 4.8 – Formas de onda da oitava etapa ($\Delta T8$)	71
Figura 5.1 – Forma de onda da corrente em S1	74
Figura 5.2 – Forma de onda da corrente em SA	76
Figura 5.3 – Forma de onda da corrente em SR.....	79
Figura 5.4 – Forma de onda da corrente no diodo D1	81
Figura 5.5 – Forma de onda da corrente no diodo DA	83
Figura 5.6 – Forma de onda da corrente no diodo DB	85
Figura 5.7 – Forma de onda da corrente no diodo DR.....	87
Figura 6.1 – Valores pré-definidos de projeto	89

Figura 6.2 – Fluxo de potência e valores de tensão e corrente intra-estágios.....	94
Figura 7.1 – Layout do Conversor Boost Quadrático com célula de comutação suave no software de simulação.	104
Figura 7.2 – Blocos utilizados no simulador para gerar o sinal PWM para as chaves semicondutoras do conversor.	106
Figura 7.3 – Amostras do sinal PWM utilizado para acionar os elementos semicondutores controlados do conversor.	106
Figura 7.4 – Formas de onda da Tensão e corrente na chave principal do conversor que comprovam a comutação ZCS e ZVT.	107
Figura 7.5 – Forma de onda da Tensão em cima da chave principal juntamente com a onda da corrente na mesma.	107
Figura 7.6 – Ondulação da corrente em L1 juntamente com o sinal de comando de S1 e a tensão em SR.	108
Figura 7.7 – Sinal PWM da chave ressonante juntamente com a corrente em L2 e no indutor Ressonante.	109
Figura 7.8 – Valores RMS da corrente no momento em que a mesma se estabiliza em LR.	109
Figura 7.9 – Formas de onda do momento de ressonância entre LR e CR.....	110
Figura 7.10 – Tensão entre o capacitor ressonante e a terra juntamente com o sinal PWM de S1.	110
Figura 7.11 – Formas de onda na chave ressonante.....	111
Figura 7.12 – Momento de condução do diodo DB.	112
Figura 7.13 – Momento de condução do diodo DA.	112
Figura 7.14 – Tensão de saída do conversor.....	113
Figura 7.15 – Forma de onda da tensão nos terminais de saída do conversor.	114
Figura 8.1 – Circuito de Drive.....	116
Figura 8.1 – Esquemático de ligação do MOSFET.	117
Figura 8.2 – Sinal PWM gerado pelo DSP.	117

Figura 8.3 – Esquemático do Optodrive com diodo emissor de luz.	119
Figura 8.4 – Sinal PWM na saída do Optodrive.	119
Figura 8.5 – Tensão real de saída do conversor.....	119
Figura 8.6 – Corrente em L1.	121
Figura 8.7 – Corrente em L2.	122
Figura 8.8 – Tensão na chave principal.	123
Figura 8.9 – Tensão na chave ressonante.....	124
Figura 8.10 – Corrente no indutor ressonante (LR).....	124
Figura 8.11 – Tensão no Capacitor ressonante (CR) e corrente no indutor ressonante (LR).	125
Figura 8.12 – Tensão entre o capacitor ressonante (CR) e a terra do circuito.....	126
Figura 8.13 – Circuito para medição da potência.....	127
Figura 8.14 – Gráfico com o rendimento do conversor	127

LISTA DE TABELAS

Tabela 2.1 - Comparativo das vantagens e desvantagens das topologias de conversores apresentados no capítulo 2	38
Tabela 2.2 - Comparativo das vantagens e desvantagens das topologias de células de comutação suaves apresentados no capítulo 2.....	46
Tabela 7.1 - Componentes e Parâmetros Utilizados na Simulação do Conversor.....	105
Tabela 8.1 – Componentes Utilizados Para Montagem do Circuito de Drives.....	116
Tabela 8.2 – Componentes Utilizados na Entrada do MOSFET	117
Tabela 8.3 – Componentes e Semicondutores Empregados no Protótipo.....	120

LISTA DE SIGLAS

CC	Corrente continua
CRT	Cathode ray tube
DSP	Digital signal processing
EMI	Emissão de interferências eletromagnéticas
GTO	Gate turn-off thyristor
IGBT	Insulated-gate bipolar transistor
MOSFET	Metal–oxide–semiconductor field-effect transistor
NPN	Semicondutor com junção negative, positive e negativa
QRC	Circuito quase ressonante
PNP	Semicondutor com junção positive, negative e positiva
PWM	Pulse width modulation
SCR	Silicon controlled rectifier
SIN	Sistema interligado nacional
SOBRAEP	Sociedade brasileira de eletrônica de potencia
SODEBRAS	Soluções para o desenvolvimento do país
UPS	Uninterrupted power supply
VCO	Voltage-controlled oscillator
VDS	Voltage drain to source
VGS	Voltage gate to source
ZCS	Zero current switching
ZVS	Zero voltage switching
ZVT	Zero voltage transition

LISTA DE SÍMBOLOS

C - Capacitor

$CF1$ - Capacitor de filtro um

$CF2$ - Capacitor de filtro dois

CR, Cr – Capacitor ressonante

D, d - Razão cíclica

DA - Diodo auxiliar de saída

DB - Diodo auxiliar de saída do circuito ressonante

DR, Dr – Diodo da célula ressonante

$D1$ - Diodo Boost um

$D2$ - Diodo Boost dois

f, F – Frequência

f_r, F_r – Frequência de ressonância

G - Ganho

G_q - Ganho quadrático

G_{B1} - Ganho Boost um

G_{B2} - Ganho Boost dois

i_{D1} – Corrente no diodo do Boost um

i_{ef} - Corrente Eficaz

i_L – Corrente no indutor

$i_{L1}, IL1$ - Corrente no indutor um

$i_{L2}, IL2$ - corrente no indutor dois

i_{LR} - Corrente no indutor ressonante

i_{med} - Corrente média

i_{S1} - Corrente na chave principal

i_{in}, I_{in} - Corrente de entrada do conversor

i_{out}, I_{out} – Corrente de saída do conversor

i_1, I_1 - Corrente de saída do Boost um

L – Indutor

$L1$ - Indutor um

$L2$ - Indutor Boost dois

LR, Lr – Indutor Ressonante

P_1 - Potência de saída do Boost um
 P_{in} – Potência de entrada do conversor
 P_{out} – Potência na saída do conversor
 q_0 - Carga inicial do capacitor ressonante
 SA - Chave auxiliar
 SR, Sr – Chave do circuito ressonante
 $S1$ - Chave principal do conversor
 $S2$ - Chave Boost dois
 t - Tempo
 t_{on} - Tempo em nível lógico alto
 t_{off} - Tempo em nível lógico baixo
 v_{CR} - Tensão no capacitor ressonante
 $v_{CRmáx}$ - Tensão máxima do capacitor ressonante
 v_{CR0} - Tensão inicial do capacitor ressonante
 v_{LR} – Tensão no indutor ressonante
 V_{in} - Tensão de entrada do conversor
 V_{out} - Tensão de saída do conversor
 V_{oint} - Tensão de saída do Boost um
 v_1, V_1 – Tensão de saída do Boost um
 v_{SR}, V_{SR} - Tensão na chave ressonante
 Z_0 - Impedância do capacitor ressonante
 η - Rendimento
 $\eta_{Boost I}$ - Rendimento Boost um
 $\eta_{Boost II}$ – Rendimento Boost dois
 $\eta_{conversor}$ - Rendimento total do conversor
 Δt - Variação de tempo
 ω_R - Frequência angular de ressonância
 λ - Constante de relação cíclica de $S1$ e $S2$ no conversor Boost de Três Níveis
 ρ – Ondulação de ripple de corrente
 σ - Ondulação de ripple de tensão
 ΔVC - Máxima variação de tensão no capacitor
 ΔIL - Máxima variação de corrente no indutor

SUMÁRIO

1	INTRODUÇÃO	19
1.1	MOTIVAÇÃO	20
1.2	JUSTIFICATIVAS	21
1.3	OBJETIVOS	21
1.4	TRABALHOS PUBLICADOS.....	22
2	TOPOLOGIA PROPOSTA	23
2.1	APLICAÇÃO DOS CONVERSORES CC-CC	23
2.2	SINAL DE COMANDO DOS MOSFET	25
2.3	CONVERSOR BOOST CONVENCIONAL.....	26
2.4	CONVERSOR BOOST EM CASCATA E QUADRÁTICO	28
2.5	CONVERSOR BOOST QUADRÁTICO DE TRÊS NÍVEIS	31
2.6	CONVERSOR BOOST SEMI QUADRÁTICO	34
2.7	CÉLULA DE COMUTAÇÃO SUAVE	39
2.7.1	Nova célula ZCT-PWM para conversor com reduzidas perdas por condução e estresse de corrente.....	39
2.7.2	Célula ZVT-ZCT PWM para conversores CC-CC.....	41
2.7.3	Célula de comutação suave utilizado no estudo.....	42
2.8	CONVERSOR BOOST QUADRÁTICO COM CÉLULA DE COMUTAÇÃO SUAVE (ZCS-ZVT)	46
2.9	CONCLUSÕES	47
3	ANÁLISE QUALITATIVA DO CONVERSOR BOOST QUADRÁTICO COM CÉLULA DE COMUTAÇÃO SUAVE	49
3.1	PRIMEIRA ETAPA	49
3.2	SEGUNDA ETAPA.....	50
3.3	TERCEIRA ETAPA	50
3.4	QUARTA ETAPA.....	51

3.5	QUINTA ETAPA	51
3.6	SEXTA ETAPA	52
3.7	SÉTIMA ETAPA	52
3.8	OITAVA ETAPA	53
3.9	FORMAS DE ONDAS TEÓRICAS DO CONVERSOR PROPOSTO	53
3.10	CONCLUSÕES	55
4	ANÁLISE QUANTITATIVA DO CONVERSOR BOOST QUADRÁTICO COM CÉLULA DE COMUTAÇÃO SUAVE	56
4.1	PRIMEIRA ETAPA ($\Delta T1$)	56
4.2	SEGUNDA ETAPA ($\Delta T2$)	58
4.3	TERCEIRA ETAPA ($\Delta T3$)	59
4.4	QUARTA ETAPA ($\Delta T4$)	60
4.5	QUINTA ETAPA ($\Delta T5$)	66
4.6	SEXTA ETAPA ($\Delta T6$)	68
4.7	SÉTIMA ETAPA ($\Delta T7$)	68
4.8	OITAVA ETAPA ($\Delta T8$)	68
4.9	CONCLUSÕES	72
5	EQUACIONAMENTO DOS VALORES MÉDIOS E EFICAZES	73
5.1	CHAVE PRINCIPAL S1	73
5.1.1	Corrente Média S1	74
5.1.2	Corrente eficaz S1	75
5.2	CHAVE AUXILIAR SA	76
5.2.1	Corrente Média SA	77
5.2.2	Corrente eficaz SA	77
5.3	DIODO D2	78
5.4	CHAVE RESSONANTE SR	78
5.4.1	Corrente Média SR	79
5.4.2	Corrente eficaz SR	80
5.5	DIODO D1	81
5.5.1	Corrente Média D1	82

5.5.2	Corrente eficaz D1	82
5.6	DIODO DA	83
5.6.1	Corrente Média DA	83
5.6.2	Corrente eficaz DA	84
5.7	DIODO DB	84
5.7.1	Corrente Média DB	85
5.7.2	Corrente eficaz DB	86
5.8	DIODO DR	86
5.8.1	Corrente Média DR	87
5.8.2	Corrente eficaz DR	88
5.9	CONCLUSÃO	88
6	MÉTODOLOGIA DE PROJETO DO CONVERSOR	89
6.1	VALORES INICIAIS.....	89
6.2	CÁLCULO DO RENDIMENTO DO CONVERSOR	90
6.2.1	Máxima potência de entrada do conversor.....	90
6.3	CORRENTE DE SAÍDA DO CONVERSOR	91
6.4	GANHO EM CADA ESTÁGIO.....	91
6.5	TENSÃO DE SAÍDA DO BOOST I.....	92
6.6	POTÊNCIA NA SAÍDA DO BOOST I.....	93
6.7	CORRENTE DE SAÍDA DO BOOST I E ENTRADA DO CONVERSOR BOOST II	93
6.8	CORRENTE DE ENTRADA DO BOOST I E DO CONVERSOR BOOST QUADRÁTICO COM CÉLULA DE COMUTAÇÃO SUAVE	94
6.9	RAZÃO CÍCLICA DO CONVERSOR	95
6.10	RAZÃO CÍCLICA CONSIDERANDO AS PERDAS.....	95
6.11	DIMENSIONAMENTO DOS INDUTORES.....	96
6.11.1	Ondulação de corrente dos indutores.....	96
6.11.2	Cálculo dos indutores.....	97
6.12	DIMENSIONAMENTO DOS CAPACITORES DE FILTRO	98
6.12.1	Ondulação da tensão nos capacitores	98
6.12.2	Cálculo da capacitância do filtro do Boost I.....	99
6.12.3	Cálculo da capacitância do filtro do Boost II.....	99
6.13	DIMENSIONAMENTO DO CIRCUITO RESSONANTE.....	100

6.13.1	Determinando a frequência de ressonância	100
6.13.2	Cálculo do indutor e capacitor ressonante	100
6.14	CONCLUSÕES	103
7	RESULTADOS DE SIMULAÇÃO	104
7.1	LAYOUT DO CIRCUITO PROPOSTO.....	104
7.2	GERAÇÃO DO SINAL PWM	105
7.3	PRINCIPAIS FORMA DE ONDA DO CONVERSOR	106
7.4	CONCLUSÕES	114
8	RESULTADOS EXPERIMENTAIS	115
8.1	CIRCUITO DE CONTROLE DOS SEMICONDUTORES.....	115
8.2	PROTÓTIPO DO CONVERSOR EM ESTUDO	119
8.3	RESULTADO DA COMUTAÇÃO ZCS-ZVT	123
8.4	ANÁLISE DA ÉTAPA DE RESSONÂNCIA	125
8.5	ANÁLISE DO RENDIMENTO DO PROTÓTIPO COM E SEM COMUTAÇÃO SUAVE	127
8.6	CONCLUSÕES	129
9	CONCLUSÕES GERAIS	130
	REFERÊNCIAS	132
	BIBLIOGRAFIA	134
	APÊNDICES	136
	APÊNDICE A – Código do programa do DSP que gerou o sinal PWM	137
	APÊNDICE B – Circuito do Buffer de corrente e Drives de acionamento dos Mosfet – Proteus	139
	APÊNDICE C – Circuito do Conversor e seu Layout final – Proteus.....	141

1 INTRODUÇÃO

O desenvolvimento dos conversores CC-CC chaveados tem alavancado diversos setores da tecnologia, aumentando assim sua gama de aplicabilidade, destacando-se principalmente em fontes alternativas para a produção de energia elétrica como a energia solar, energia de células combustíveis e energia eólica (BRITTO, 2009). Os conversores são utilizados, pois a maior parte dessas fontes de energia dispõe em sua saída de uma diferença de potencial com valores nominais abaixo das tensões comerciais, dessa forma é necessária à elevação da tensão para que os mesmos possam ser aproveitados e utilizando nas indústrias, comércio e residências. As pesquisas envolvendo essa área se desenvolveram nos últimos trinta anos atingindo resultados satisfatórios, sempre buscando uma melhor eficiência energética, maiores ganhos estáticos, melhores densidades de potência e redução do número de componentes (BARBI, 2007).

Já existem várias topologias (modelos de conversores) na literatura, porém alguns mais simples apresentam problemas como: baixo rendimento, baixa densidade de potência, reduzidos ganhos estáticos e elevadas taxas de interferências eletromagnéticas. Isto abre um leque para o desenvolvimento de novas pesquisas, a fim de melhorar esses circuitos e suas características, propondo a conservação e a racionalização da energia elétrica e agregando qualidade a mesma.

Nessa dissertação é estudada e analisada a topologia de conversor CC-CC conhecida como Conversor Boost Quadrático, que apresenta um elevado ganho de tensão como vantagem. Basicamente, ela é composta pela associação de dois conversores Boost convencionais em cascata, ou seja, dois conversores em série de modo que o ganho final da tensão seja o produto do ganho em cada estágio.

Por outro lado, quando se aumenta o número de etapas de conversão de energia, também há um aumento nos componentes que trazem perdas para o sistema. Contudo, a topologia apresentada nesse trabalho possui a integração de alguns componentes redundantes. Sendo assim, com um único semicondutor é possível modular as etapas de conversão para os dois estágios, já que a razão cíclica para ambos os níveis é idêntica, aumentando assim eficiência do mesmo.

Na eletrônica de potência geralmente são utilizadas altas frequências de chaveamento, o que possibilita uma redução física nos elementos de filtro,

proporcionando ao circuito uma alta densidade de potência (dispositivo que processa uma alta potência com reduzido tamanho físico). Porém, nessa topologia a alta frequência aumenta a emissão de interferência eletromagnética (EMI), pelo fato dessa comutação ser feita abruptamente com a presença de elevada tensão e corrente no interruptor durante o chaveamento.

Para eliminar ou mesmo minimizar as perdas de conversão é necessário realizar a comutação com tensão ou corrente nula na chave. Esta condição é chamada na literatura de comutação em zero tensão (ZVS) e zero corrente (ZCS). Quando a chave conduz e bloqueia sob tensão nula se tem a transição com zero de tensão (ZVT) (BARBOSA, 1999). Nesse trabalho foi aplicada uma célula de comutação suave com intuito de possibilitar uma comutação em (ZVS) no momento em que a chave principal passa a conduzir bem como a chave deixa de conduzir. Conseqüentemente possa ser possível obter uma redução no ruído gerado por (EMI).

Após a conferência dos resultados simulados foi possível observar um resultado interessante do ponto de vista da pesquisa, pois o conversor Boost Quadrático com a célula de comutação teve um rendimento superior ao mesmo conversor sem a célula de comutação suave.

1.1 MOTIVAÇÃO

Atualmente muito se fala em utilização de novas fontes energéticas para suprir a alta demanda de energia do planeta, porém para utilizar essas fontes alternativas geralmente a energia deve ser processada para que ela atinja os consumidores na amplitude e na forma desejada.

O grande desafio de utilizar essas modalidades de geração de energia é que quase sempre elas produzem a energia elétrica com baixos níveis de tensão, em forma não senoidal e quase nunca com um valor contínuo em seus terminais de saída. Com isso se faz necessário meios para elevar a amplitude da tensão utilizando-se de conversores de tensão e caso seja necessário transformá-la de um sinal contínuo no tempo em senoidal deve-se implementar inversores de frequência.

Com isso, evidencia-se a motivação de desenvolver e estudar topologias e sistemas de controle desses dispositivos possibilitando a maximização do rendimento, aumentando a densidade de potência e obtendo altos ganhos estáticos.

Foco este que motiva as pesquisas nessa área, para que assim possa ser apresentando à sociedade novas alternativas para exploração energética no planeta.

1.2 JUSTIFICATIVAS

Os primeiros conversores de tensão apresentados na literatura dispunham de baixo rendimento, diminuta densidade de potência e reduzidos ganhos estáticos, o que limitavam suas aplicações práticas.

Com isso, observou-se a necessidade de aumentar a frequência de chaveamento dos elementos semicondutores responsáveis por controlar as etapas de funcionamento desses dispositivos, pois quanto mais rápidos os ciclos de conversão acontecem menores são os componentes de filtro (capacitores e indutores) tanto em valores nominais intrínsecos como em valores de dimensões físicas, melhorando assim a densidade de potência das topologias e dessa forma possibilitando o desenvolvimento e comercialização de equipamentos eletrônicos menores e menos pesados no mercado consumidor.

Porém essa alta frequência faz com que haja a emissão de ruídos gerados por interferências eletromagnéticas (EMI) que interferem no circuito, reduzindo o rendimento final do conversor. A EMI é produzida, pois as chaves são fechadas e abertas abruptamente com corrente e tensão em seus terminais causando um o estresse de comutação, o que justifica a utilização da comutação suave para obter uma comutação com zero de corrente ou tensão na chave principal do conversor.

1.3 OBJETIVOS

O objetivo principal desta dissertação é:

- I. Estudo, projeto e construção em laboratório de um conversor CC-CC com 19 V de entrada – 211 V de saída, 300 W, que utiliza uma configuração Boost quadrática, com uma célula ressonante para comutação ZVT;
- II. Investigar o funcionamento da Topologia do conversor Boost Quadrático juntamente com a célula de comutação suave;

- III. Comparar os dados teóricos com os resultados práticos, verificar a eficiência energética da topologia proposta com e sem comutação suave.

1.4 TRABALHOS PUBLICADOS

Como resultado desta pesquisa realizada durante o desenvolvimento da Dissertação do curso de Mestrado em Engenharia Elétrica foi publicado no XXXIII International SODEBRAS Congress, um artigo intitulado: **Conversor Boost Quadrático com Célula de Comutação Suave**, posteriormente na revista online da SODEBRAS (Soluções para o desenvolvimento do país) Volume 10 – Número 111 - Março de 2015.

2 TOPOLOGIA PROPOSTA

O desenvolvimento dos conversores chaveados só foi possível devido ao também desenvolvimento dos semicondutores, que são hoje dispositivos fundamentais na eletrônica de potência, funcionando como chaves automáticas que possibilitam um controle em relação à carga e descarga dos elementos de filtros como os indutores e capacitores. O primeiro semiconductor acionado por um gatilho foi o tiristor, isso ocorreu na década de 60 quando também surgiram os primeiros conversores de tensão, já na década de 70 foi desenvolvido o MOSFET, que possibilitou o chaveamento em altas frequências, trazendo benefícios para a engenharia como: maior eficiência energética e redução no tamanho dos elementos de filtro, dessa forma foi possível aliar alto nível de transferência de energia a circuitos menores e menos pesados.

2.1 APLICAÇÃO DOS CONVERSORES CC-CC

Como já dito anteriormente existe uma tendência mundial para o aprimoramento e disseminação de fontes de energia renováveis, as quais possibilitem uma substituição gradual da matriz energética mundial que atualmente é proveniente de combustíveis fósseis.

O uso intensivo do petróleo e carvão mineral trazem alguns efeitos colaterais ao meio ambiente e nos dois últimos séculos este consumo excessivo fez com que houvesse mudanças climáticas no planeta terra o que acelerou o fenômeno do aquecimento global e o efeito estufa.

As principais fontes de energia alternativas são: energia solar, energia eólica, energia proveniente das marés, células combustíveis, micro-turbinas e a energia produzida através da gaseificação de biomassas, (figura 2.1), porém o alto valor de implementação destas tecnologias e os baixos rendimentos energéticos que as mesmas propiciam limitam a aplicação desses sistemas e devido a estes fatores (alto custo e o baixo rendimento) tem havido um esforço dos pesquisadores envolvidos no assunto, com o propósito de minimizar esses impactos, entretanto, a área da engenharia elétrica é encarregada de pesquisar ferramentas e topologias de circuitos que maximizam o rendimento do processo de geração da energia, processamento energético e distribuição final aos consumidores.

Figura 2.1 – Pannel fotovoltaico, turbina eólica, célula combustível e micro turbina.

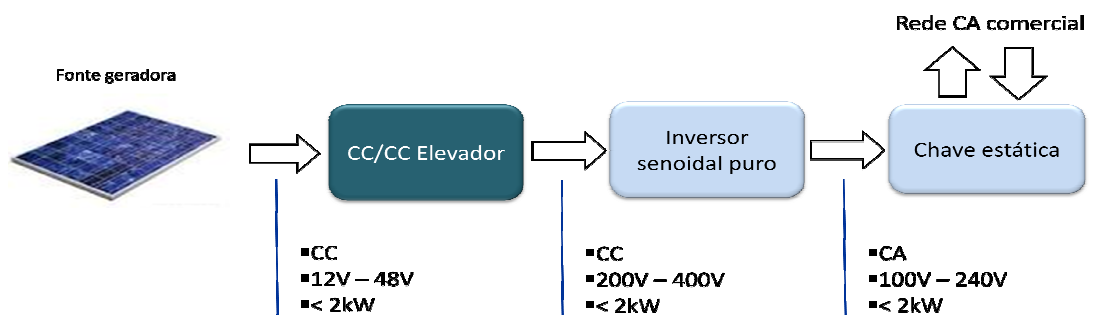


Fonte: Imagens da Internet

Para que a energia gerada por essas fontes alternativas chegue ao consumidor final e possa ser utilizada em residências, nos comércios e até mesmo nos mais diversos setores industriais, ela deve ser processada ao longo do caminho e esse processamento implicará principalmente na forma de onda gerada, na amplitude do sinal e na ligação dela com o sistema de distribuição comercial.

Por exemplo, um pannel fotovoltaico que possui a característica de converter a energia solar em elétrica através da incidência dos raios solares em um material semicondutor (célula fotovoltaica), é fabricado para produzir energia com tensões na saída com valores entre 12V e 48V, valor esse que depende do processo construtivo (área e quantidade de células utilizadas), porém a tensão na saída ainda pode sofrer variação na qual está estritamente ligada a temperatura e a radiação solar (porém a maior variação estará na corrente), desse modo esse pannel dependerá de um conversor elevador para suspender os valores de tensão em sua saída à níveis comerciais, como os de baixa tensões que são: 127, 220 e 380V. Além disso, a tensão e corrente serão contínuas no tempo sendo necessárias passar por um conversor CC-CA (inversor de frequência) para que ser convertida em alternada e comercialmente utilizada.

Figura 2.2 – Processo de produção e utilização da energia solar



Fonte: Dallamuta (2014)

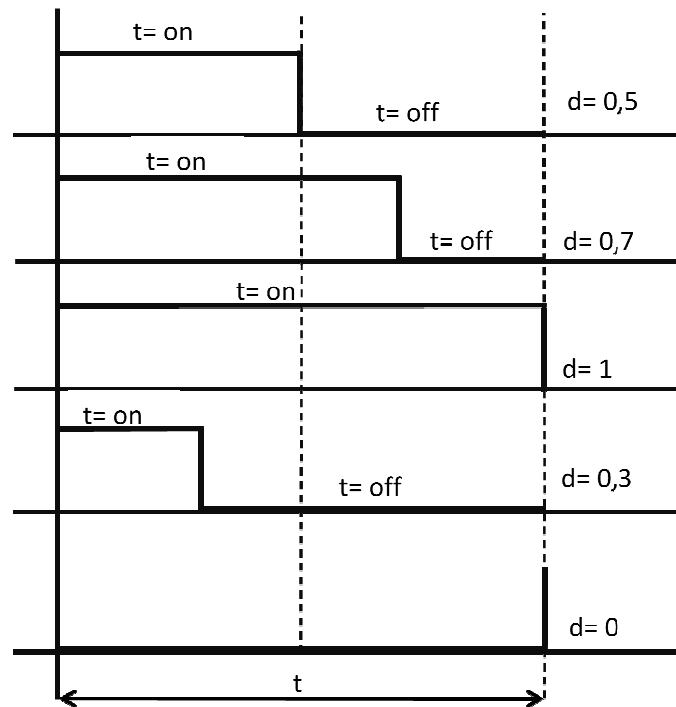
A chave estática apresentada no fluxograma da figura (2.2), tem a função de fazer a conexão da rede com o sistema de geração, com intento de controlar o fluxo de potência entre elas. O presente trabalho terá foco nos conversores CC/CC elevadores que são apenas uma parte desse processamento energético.

2.2 SINAL DE COMANDO DOS MOSFET

Os MOSFET são dispositivos eletrônicos, construídos com um material específico (silício, gálio arsênico e diamante), que dão a eles a característica semicondutora, possibilitando que os mesmos funcionem como chaves automáticas controladas. Para acionar a chave é necessário que seja injetado em seu portão (*gate*) um sinal de tensão fazendo com que a resistência no caminho entre os terminais de entrada (*dreno*) e saída (*source*) tenha sua característica alterada, podendo ou não conduzir corrente elétrica. A principal característica do MOSFET é que ele conduz e deixa de conduzir em uma faixa de tempo muito pequeno, fator esse que faz com que sua utilização prática seja amplamente difundida. Existem chaves semicondutoras de junção PN onde a mesma passa a conduzir quando o sinal em seu terminal de acionamento esta em nível lógico alto, e os NP que bloqueiam quando o sinal no *gate* é alto.

Em fontes chaveadas são utilizadas diferentes forma de modulação, sendo que a mais comum é a modulação por largura de pulso (PWM), o sinal PWM utilizado para controlar os MOSFET é uma onda quadrada de tensão (figura 2.3) que possui dois níveis lógicos (nível lógico máximo e nível lógico mínimo) geralmente são 0 e 10V (podendo variar dependendo do processo construtivo do semicondutor). Um sinal PWM possui um tempo de duração t fixo variando apenas o tempo ligado denominado t_{on} que é o tempo em que o sinal fica em nível lógico alto.

Figura 2.3 – Exemplos de um ciclo de sinal PWM



Fonte: o próprio autor

A razão cíclica é a denominação dada à razão entre o tempo em que a chave conduz e o tempo total de um ciclo, conforme expressão (2.0).

$$D = \left(\frac{t_{on}}{t} \right) \quad (2.0)$$

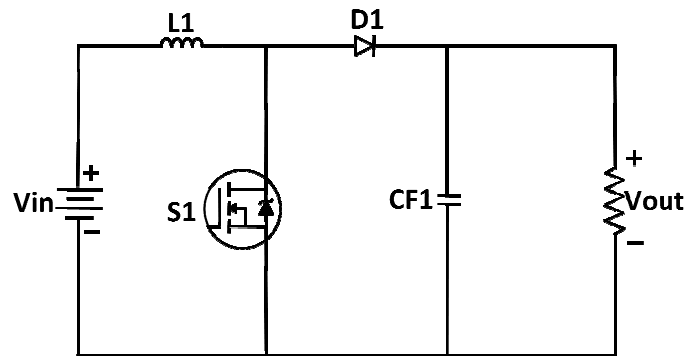
2.3 CONVERSOR BOOST CONVENCIONAL

O conversor elevador mais utilizado segundo BARBI (2007) é o Boost, trata-se de uma topologia simples e com baixo número de componentes (Figura 2.4), porém o seu ganho é limitado, principalmente para razões cíclicas acima de 0,7 devido às perdas por condução e ao tempo muito pequeno para descarga dos elementos de filtro.

A equação do ganho estático do conversor Boost é mostrada na equação (2.1) onde D é a razão cíclica do mesmo.

$$\frac{V_{out}}{V_{in}} = \left(\frac{1}{1 - D} \right) \quad (2.1)$$

Figura 2.4 – Topologia do conversor Boost

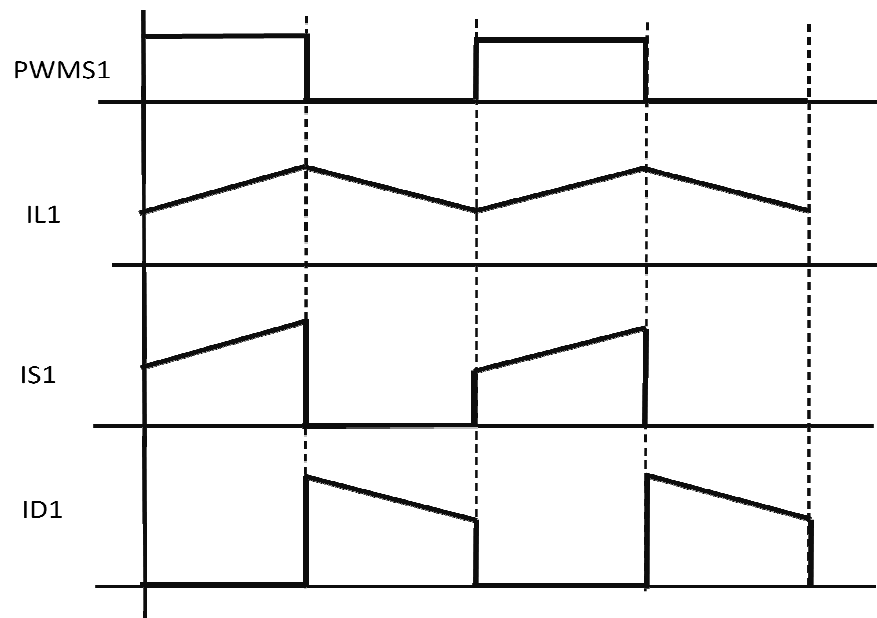


Fonte: o próprio autor

O conversor Boost possui basicamente duas etapas de funcionamento, a primeira quando a chave $S1$ está fechada, o indutor $L1$ armazena energia e a carga é alimentada pelo capacitor $Cf1$, $D1$ está bloqueado, e a segunda quando a chave $S1$ deixa de conduzir e o indutor transfere energia para a carga através de $D1$.

Na figura (2.5) têm-se as formas de onda teórica para o conversor Boost, nessa figura o conversor está configurado em um sistema de condução contínua, ou seja, a corrente no indutor nunca se anula.

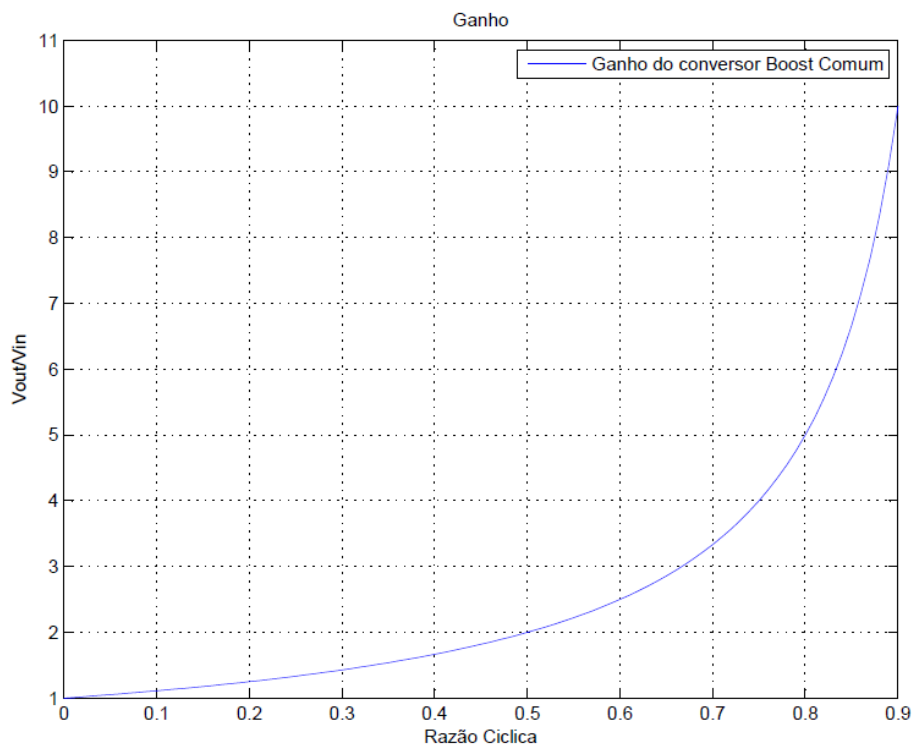
Figura 2.5 – Formas de ondas do conversor Boost.



Fonte: o próprio autor

A curva com o ganho do conversor Boost é visualizada graficamente na figura (2.6).

Figura 2.6 – Curva característica do ganho do conversor Boost.



Fonte: o próprio autor

Nos últimos trinta anos muito tem se trabalhado na topologia base de conversor (MELO, 1996) buscando aprimorar o seu circuito e melhorar o seu rendimento. Existem vários grupos de pesquisas espalhados pelo mundo, principalmente em países da Europa, Ásia e América como: Índia, China, Coréia e no Brasil, que após anos de pesquisas já chegaram há resultados consideráveis.

É importante salientar que com essas pesquisas surgiram diferentes topologias de conversores isolados e não isolados, apresentando características de condução contínua e condução descontínua, comutação suave e forçada, conversores entrelaçados e outros. Desta forma, todas as topologias desenvolvidas apresentam características próprias e suas aplicações são estabelecidas através dos critérios de cada projeto, como potência, ganho, níveis de tensão e etc.

2.4 CONVERSOR BOOST EM CASCATA E BOOST QUADRÁTICO

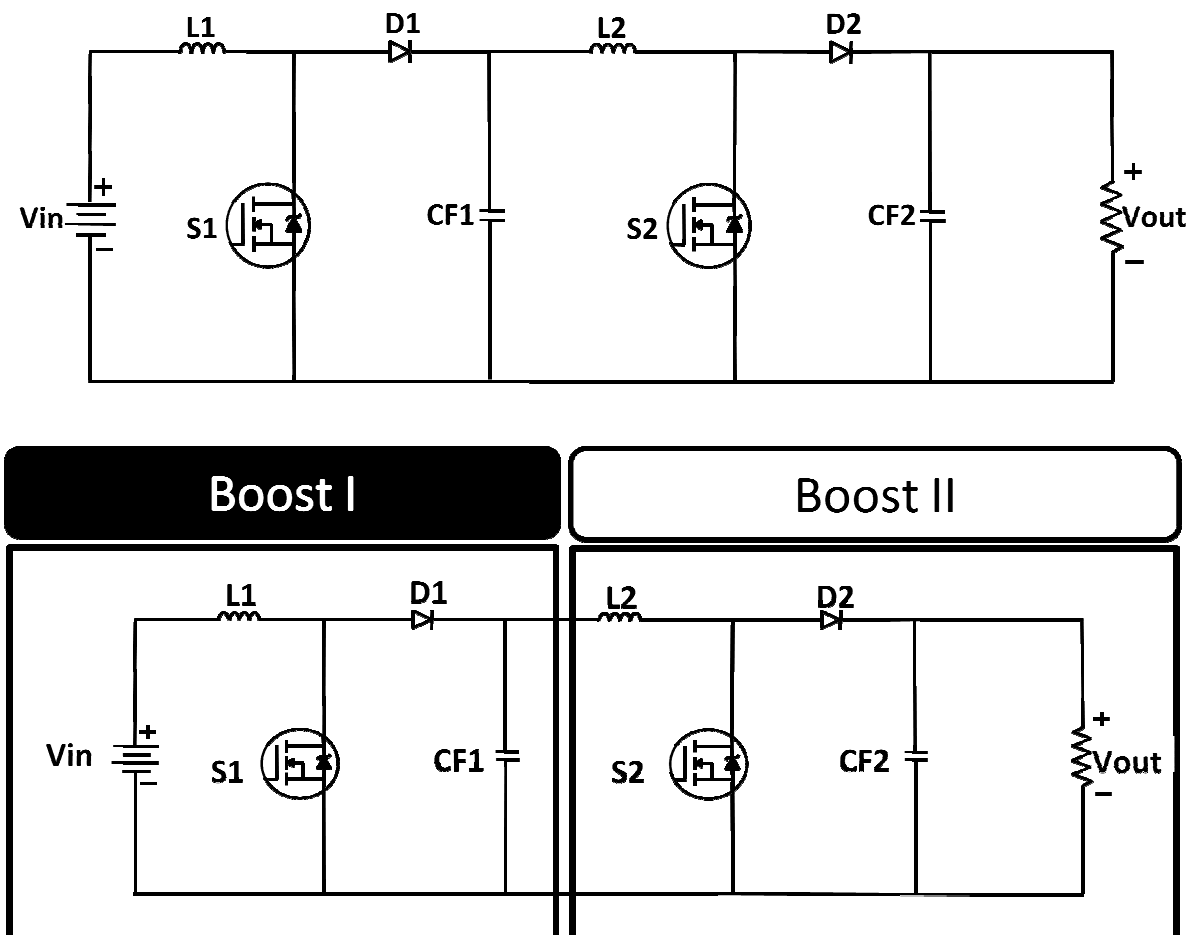
Para minimizar os problemas do conversor Boost foi desenvolvida uma topologia que funciona com a associação de dois conversores Boost em série

(BARRETO, 2003) como pode ser visto na figura (2.7). Desse modo a saída do Boost 01 (primeiro estágio) é a entrada do Boost 02 (segundo estágio), com isso foi possível obter um maior ganho de tensão, fazendo com que não haja a necessidade de trabalhar com razões cíclicas tendendo a unidade, reduzindo as perdas por comutação.

Dessa forma é possível obter o ganho quadrático, característica essa que é o destaque da topologia. Na equação (2.2) é apresentada a equação do ganho de tensão para esse circuito.

$$\frac{V_{out}}{V_{in}} = \left(\frac{1}{1-D} \right)^2 \quad (2.2)$$

Figura 2.7 – Conversores Boost em cascata



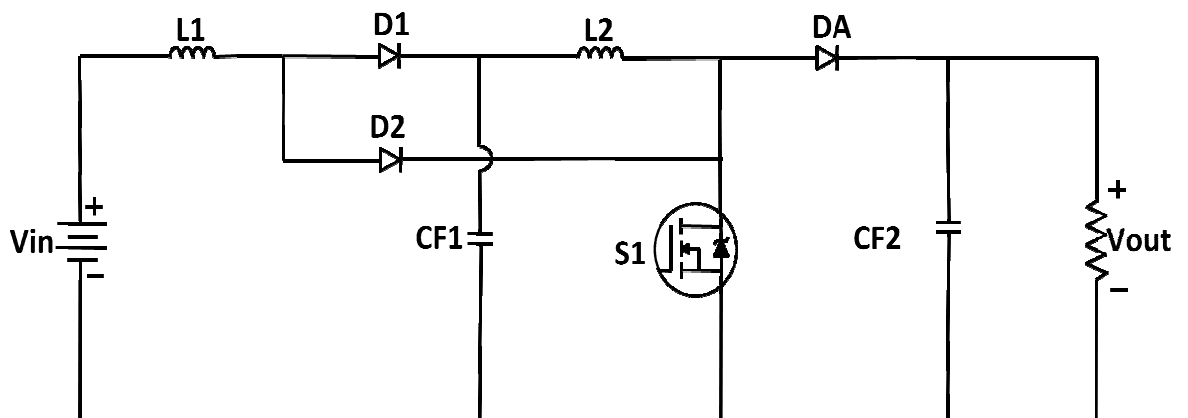
Fonte: Barreto (2003)

A dificuldade dessa topologia é que seu circuito é volumoso, sendo necessárias duas chaves semicondutoras para realizar os ciclos de conversão de energia corretamente. Porém foi apresentado um novo circuito para esse conversor onde foi possível eliminar um dos semicondutores trocando o mesmo por um diodo,

surgindo assim o conversor Boost Quadrático, demonstrado na figura (2.8), sendo que as duas etapas de conversão são moduladas pela razão cíclica de apenas uma chave.

O conversor Boost Quadrático (BARRETO, 2005) também possui as duas etapas de funcionamento que o Boost comum detém, porém tudo acontece para os dois conversores em série (Boost I e Boost II). Na primeira etapa quando a chave S1 conduz existe apenas o armazenamento de energia por parte dos indutores ($L1$ e $L2$), a fonte transfere energia para $L1$ e $Cf1$ transfere energia para $L2$, já $Cf2$ transfere energia para a carga e D1 e DA permanecem bloqueados; na segunda etapa a chave S1 deixa de conduzir e a energia armazenada em $L1$ e $L2$ se somam e são fornecidas para a carga através de DA. Dessa forma o ganho de tensão final é o produto do ganho de cada estágio.

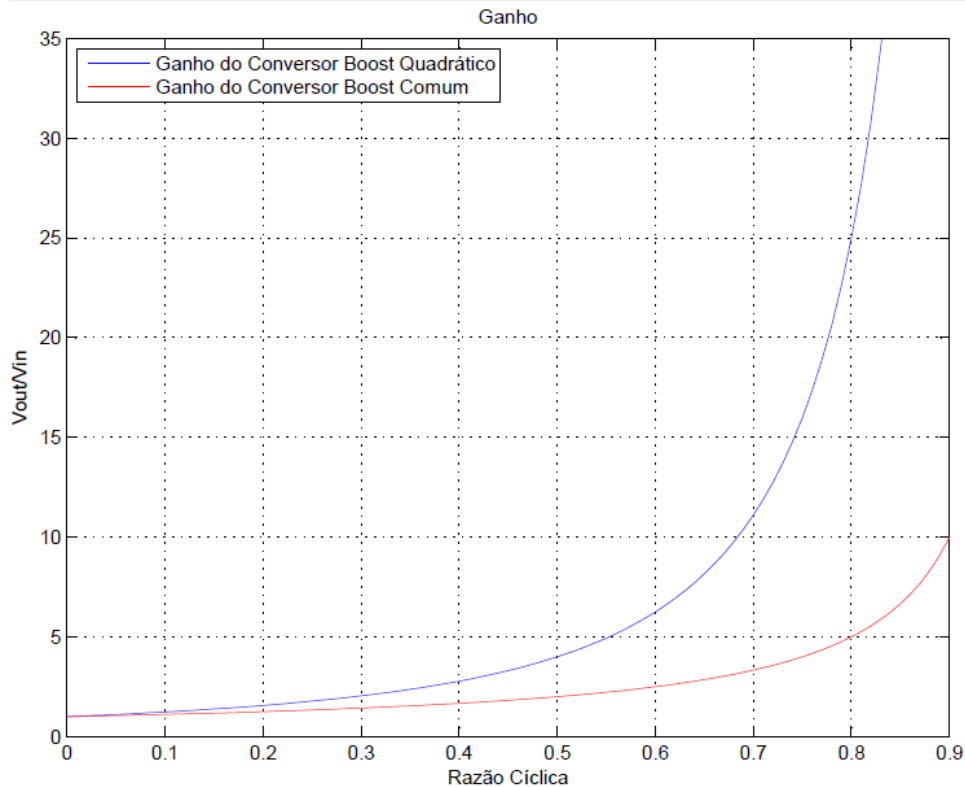
Figura 2.8 – Conversor Boost Quadrático.



Fonte: o próprio autor

Na figura (2.9) pode se observar a diferença entre o conversor Boost convencional e o Boost Quadrático em relação ao ganho. Para uma razão cíclica de 0,7 no conversor Boost convencional tem-se um ganho de 3,3; já para o Boost Quadrático esse ganho é de aproximadamente 11 vezes.

Figura 2.9 – Curvas com o ganho do conversor Boost comum e o Boost Quadrático.



Fonte: O próprio autor.

2.5 CONVERSOR BOOST QUADRÁTICO DE TRÊS NÍVEIS

A eletrônica de potência é uma área da engenharia que está em constante aprimoramento e o desenvolvimento de uma nova topologia faz com que novos pontos a serem melhorados surgem constantemente. Um exemplo disso é o conversor Boost Quadrático de Três Níveis (NOVAES, 2006), sua topologia foi desenvolvida baseada no conversor Boost Quadrático (Figura 2.8), e seu objetivo foi o de reduzir a tensão suportada durante o bloqueio da chave principal.

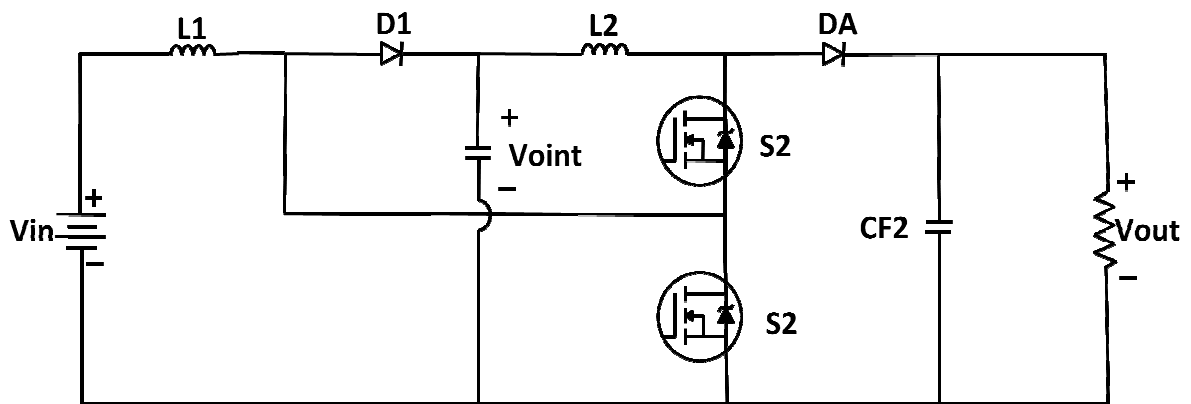
Para isso foi necessário o acréscimo de uma chave semicondutora controlada (Figura 2.10), dessa forma a tensão nos terminais *dreno* e *source* tanto de S1 quanto de S2 é menor do que a tensão de saída do conversor, o que faz com que a potência dissipada por esses semicondutores sejam inferiores a do caso anterior. A desvantagem dessa topologia é que a corrente em S2 sofre um aumento e o ganho que ele apresenta não é exatamente quadrático.

O ganho estático é mostrado na expressão (2.3) onde é possível observar a presença de uma constante lambda (λ), essa constante é a relação da diferença da

razão cíclica de S2 e S1. Para o bom funcionamento da topologia o pulso de comando de S2 sempre será menor que o de S1, entretanto nunca se terá um lambda igual a um, pois o tempo em condução das chaves serão diferentes uma da outra, dessa forma o ganho estático desse conversor sempre será menor do que a do conversor Boost Quadrático.

$$\frac{V_{out}}{V_{in}} = \frac{D(\lambda - 1) + 1}{(D\lambda - 1)(D - 1)} \quad (2.3)$$

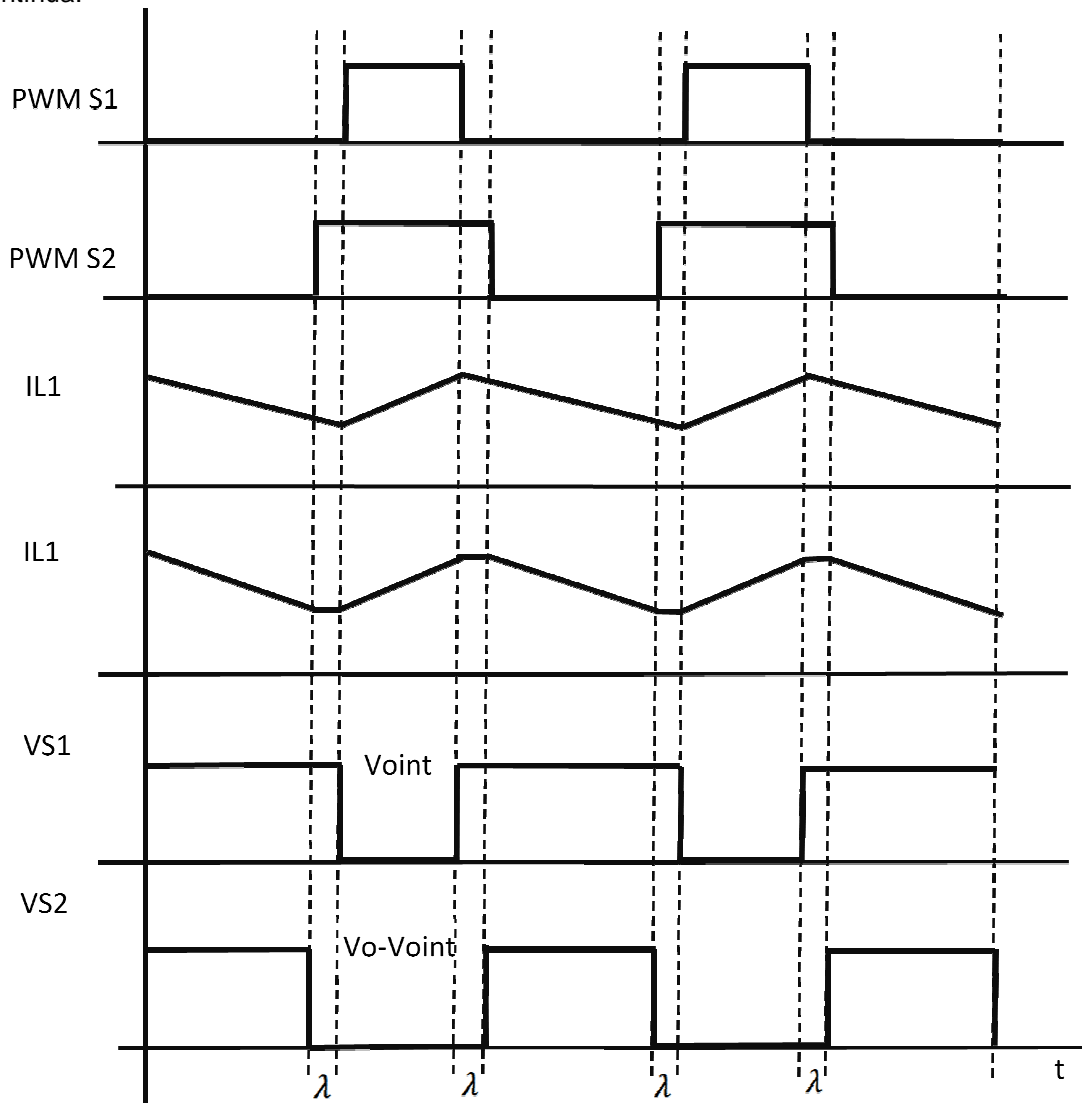
Figura 2.10 – Conversor Boost Quadrático de três níveis.



Fonte: Novaes (2006)

Já na figura (2.11) observam-se os sinais de comando dos interruptores, nela é possível observar a defasagem que existe entre as duas chaves, além disso, é possível verificar a forma de onda da corrente nos indutores.

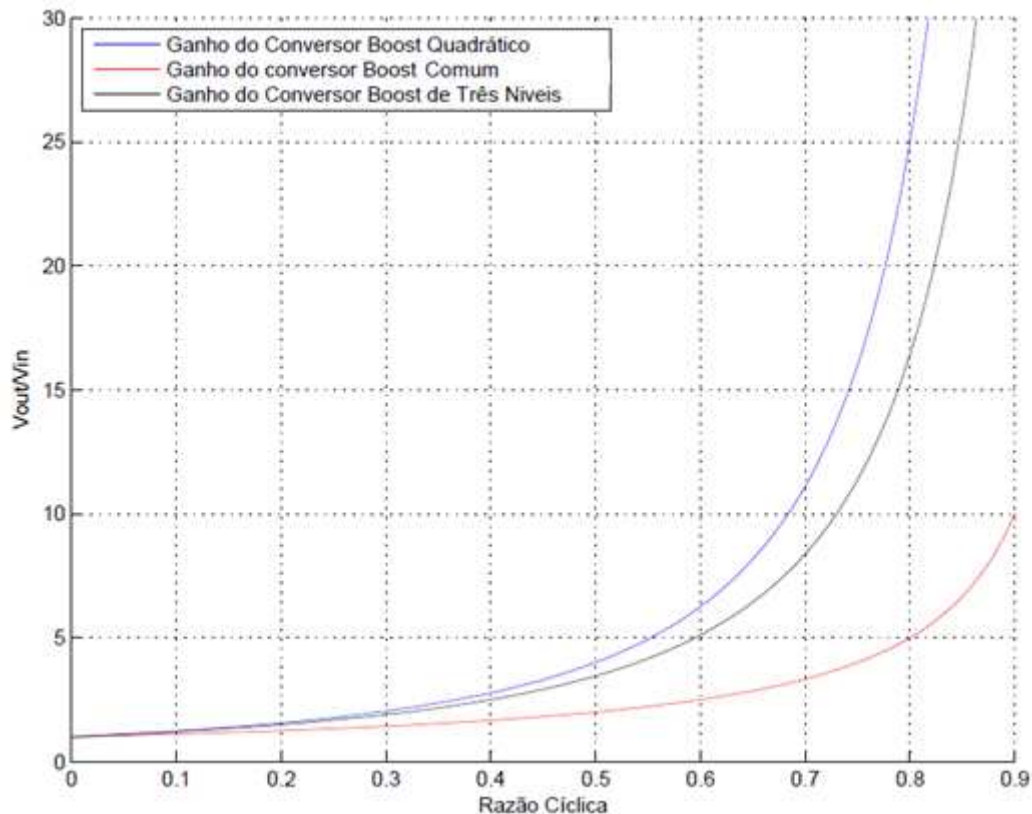
Figura 2.11 – Formas de ondas do conversor Boost Quadrático de três níveis para condução contínua.



Fonte: Novaes (2006)

Por sua vez na figura (2.12) encontra-se a comparação entre as curvas de ganho do conversor Boost Quadrático e Boost Quadrático de três Níveis, para a modulação do segundo foi utilizado um $\lambda = 0,9$, desse modo para uma razão cíclica de 0,7 o conversor Boost Quadrático obtém um ganho de aproximadamente 11 vezes a tensão de entrada, enquanto que para o de Três níveis essa valor é próximo de 9 vezes.

Figura 2.12 – Curva de ganho do conversor Boost Quadrático, Boost Quadrático de Três Níveis e do Boost Comum.



Fonte: Novaes (2006)

2.6 CONVERSOR BOOST SEMIQUADRÁTICO

Também já foi apresentado na literatura um conversor denominado Boost Semi Quadrático (CABRAL, 2013) essa topologia foi derivada do conversor Boost Quadrático com apenas um interruptor e do conversor Boost Quadrático de três níveis, sua proposta é fazer com que a corrente na chave principal não sofra um aumento assim como ocorre no de três níveis, sendo o valor da corrente que passa pelas chaves de comando exatamente a corrente de L1 e L2, além disso, que a tensão nas chaves de comando seja metade da tensão de saída ($\frac{1}{2} V_{out}$).

Para isso foi necessário utilizar dois capacitor de filtro de saída, e assim como no conversor de três níveis foi implementado duas chaves semicondutoras (figura 2.13), para que com uma modulação adequada fizessem com que todas as etapas de conversão ocorressem de forma a fornecer à saída um elevado ganho estático. A dificuldade desse circuito de potência é que o ganho de tensão não é quadrático e sim, semiquadrático, pois para uma razão cíclica de 0,5 o ganho desse

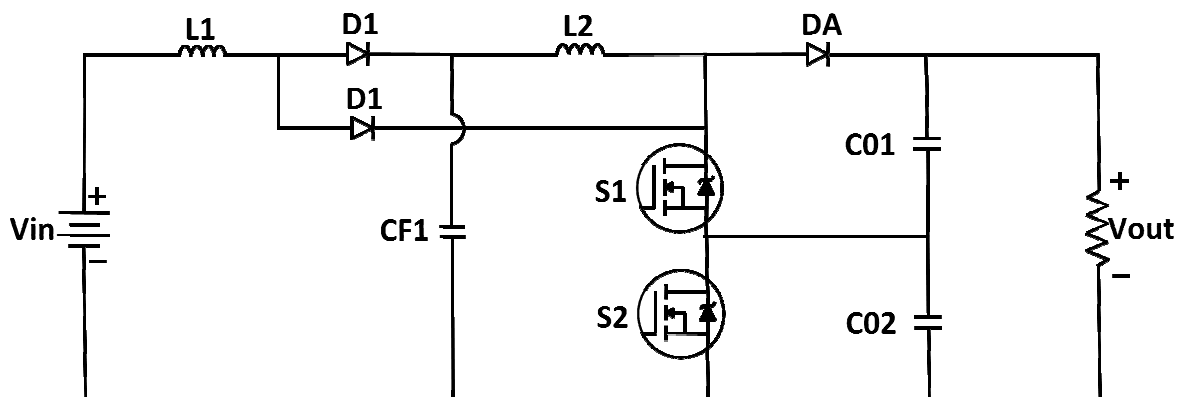
conversor será exatamente a metade do ganho total do conversor Boost Quadrático. A expressão que dimensiona o ganho para razões cíclicas maiores que 0,5 desse conversor é mostrada em (2.4).

$$\frac{V_{out}}{V_{in}} (D > 0,5) = \frac{1}{2(1 - D)^2} \quad (2.4)$$

Já para razões cíclicas menores do que 0,5 a equação que dimensiona o ganho estático é apresentada em 2.5.

$$\frac{V_{out}}{V_{in}} (D < 0,5) = \frac{1}{(2 \cdot D^2) - (2 \cdot D) + 1} \quad (2.5)$$

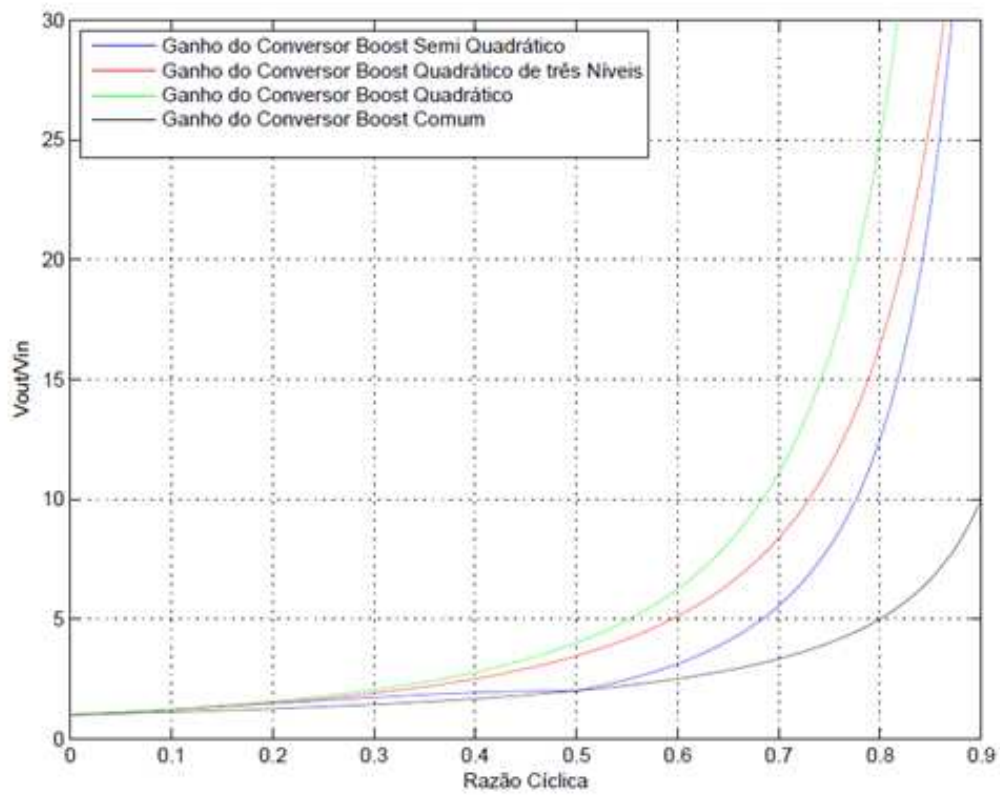
Figura 2.13 – Conversor Boost Semi-Quadrático.



Fonte: o próprio autor

Também na figura (2.14) é comparado as curvas do ganho de tensão do conversor Semi-Quadrático e do Quadrático, pode se observar que para uma razão cíclica $d = 0,5$ o ganho do Boost Semi-Quadrático é de duas vezes, já o Boost Quadrático possui um ganho de quatro vezes, sendo o ganho do segundo o dobro do primeiro, além disso, no gráfico estão presentes as curvas de ganho do conversor Boost Comum e do conversor Boost Quadrático de Três Níveis.

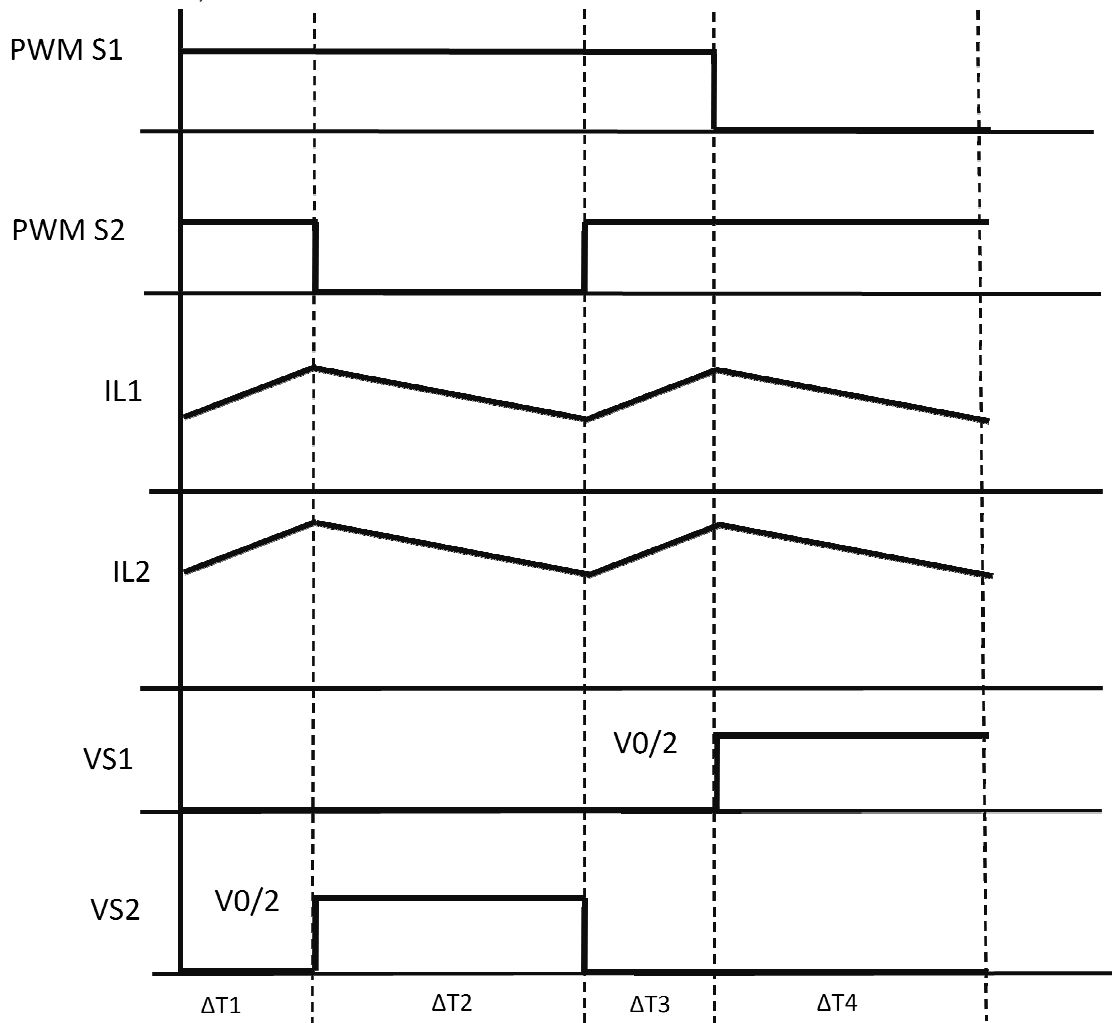
Figura 2.14 – Comparação do ganho do conversor Boost Semi Quadrático.



Fonte: o próprio autor

Já a figura (2.15) apresenta as principais forma de onda do conversor Boost semi-quadrático, sendo que essas ondas são para uma razão cíclica superior a 0,5 e para o sistema de condução contínua, ou seja, a corrente nos indutores nunca chegam à zero.

Figura 2.15 – Principais formas de onda do Conversor Boost Semi-Quadrático para condução contínua e $d > 0,5$.



Fonte: Cabral (2013)

Dessa forma na Tabela 2.1 encontra-se o comparativo entre as vantagens e desvantagens das topologias de conversores de tensão apresentado no estudo da arte.

Tabela 2.1 – Comparativo das vantagens e desvantagens das topologias de conversores apresentados no capítulo 2.

Tabela Comparativa		
Topologia	Vantagens	Desvantagens
Conversor Boost Comum	Circuito simplificado	Baixo Ganho estático
	Baixa perda por estresse de chaveamento	Ganho infinito para razões cíclicas elevadas
		Perdas por condução
Conversor Boost em Cascata	Alto ganho estático	Elevadas perdas por estresse de chaveamento
		Tensão na chave principal igual à tensão de saída
		Baixo rendimento
		Circuito complexo
Conversor Boost Quadrático	Circuito simplificado	Elevadas perdas por estresse de chaveamento
	Alto Ganho estático	Baixo rendimento
		Tensão na chave principal igual a tensão de saída
		Circuito complexo
Conversor Boost de três Níveis	Alto ganho estático	Ganho inferior ao Quadrático devido ao λ
	Tensão na chave principal menor que a da saída	
	Perda por estresse de chaveamento reduzido	Alta corrente na chave controlada
		Circuito complexo
Conversor Boost Semi-Quadrático	Baixa corrente na chave controlada	Ganho Semi-quadrático
	Perda por estresse de chaveamento reduzido	Circuito complexo
	Tensão na chave principal igual à metade da tensão de saída	

Fonte: o próprio autor

2.7 CÉLULA DE COMUTAÇÃO SUAVE

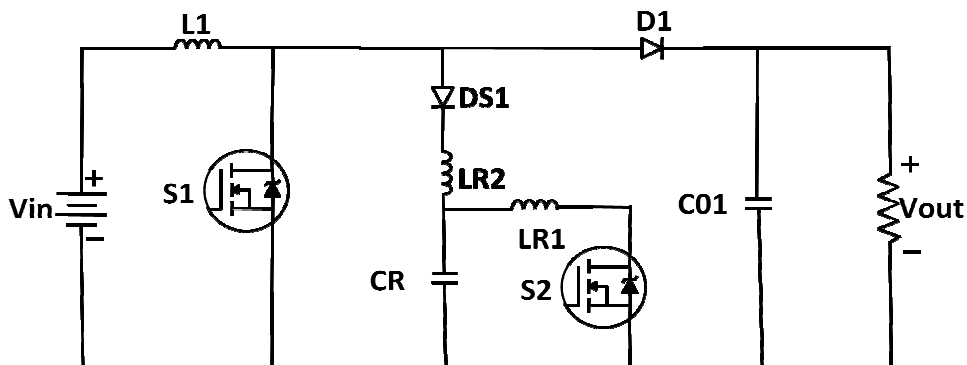
Como já foi exposto, outro fator fundamental quando se fala de conversores CC-CC é a frequência com que a chave é comutada. Alta frequência de chaveamento foi possibilitada com o desenvolvimento de semicondutores com alta capacidade de condução e bloqueio, esses semicondutores são conhecidos como MOSFET e sua frequência de operação pode chegar à casa dos MHz. Todavia quando se trabalha com altas frequências existe um stress de chaveamento e elevadas taxas de ruído geradas por EMI.

Para minimizar esses problemas existem algumas técnicas que já foram aplicadas em conversores Boost e até mesmo nos Boost Quadráticos (BARBOSA, 2013) como: os snubbers e os conversores quase ressonantes, porém apresentam limitações de carga e dificuldade de controle. A seguir serão citados alguns exemplos de dispositivos que auxiliam a comutação da chave principal de conversores.

2.7.1 Nova célula ZCT-PWM para conversor com reduzidas perdas por condução e estresse de corrente.

Assim como os conversores, as células de comutação suave têm sido amplamente estudadas nas academias, sendo que diferentes configurações com distintas características já foram apresentada a sociedade científica mundial, um exemplo é a ilustrada na figura (2.16) (WU *et al.*, 2010), essa célula foi desenvolvida por uma equipe de estudos do colégio de engenharia elétrica da universidade de Zhejiang na China e aplicada em um conversor Boost, a mesma é composta por um diodo dois indutores um capacitor e uma chave semicondutora.

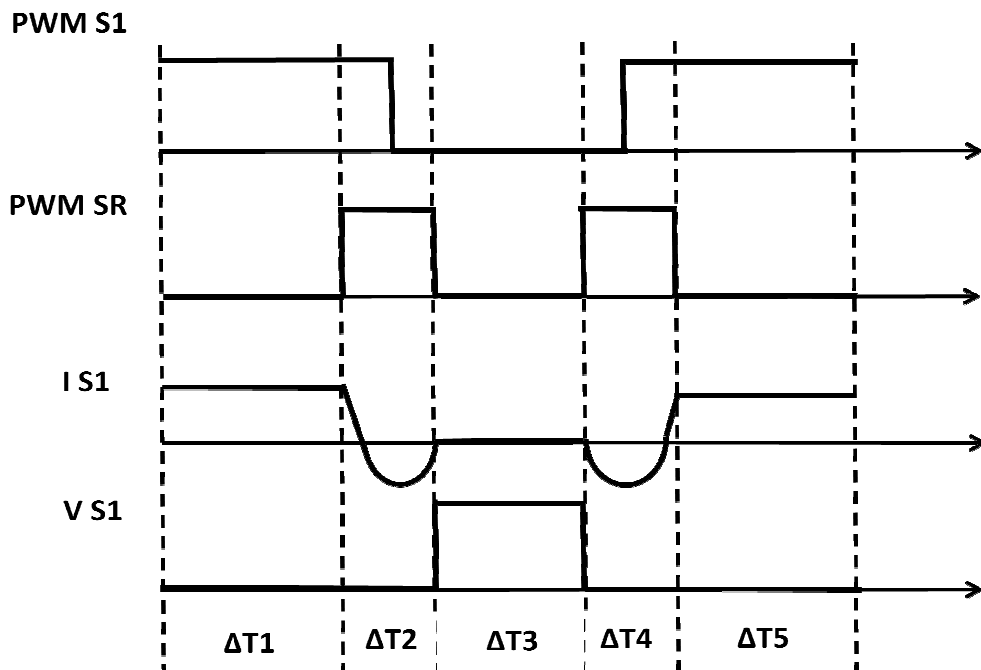
Figura 2.16 – Conversor Boost com a nova célula ZCT-PWM.



Fonte: Wu *et al.* (2010)

A função dessa célula é fazer com que a corrente na chave principal (S1) esteja com a polaridade invertida no momento em que ela passa do estado de não condução para o de condução ou vice e versa, e que essa corrente flua pelo diodo antiparalelo interno da chave, dessa forma a potência dissipada pela chave no momento da comutação é nula, fazendo com que as perdas pelo o stress de comutação sejam minimizadas.

Figura 2.17 – Formas de Onda do Conversor Boost com a nova célula ZCT-PWM.



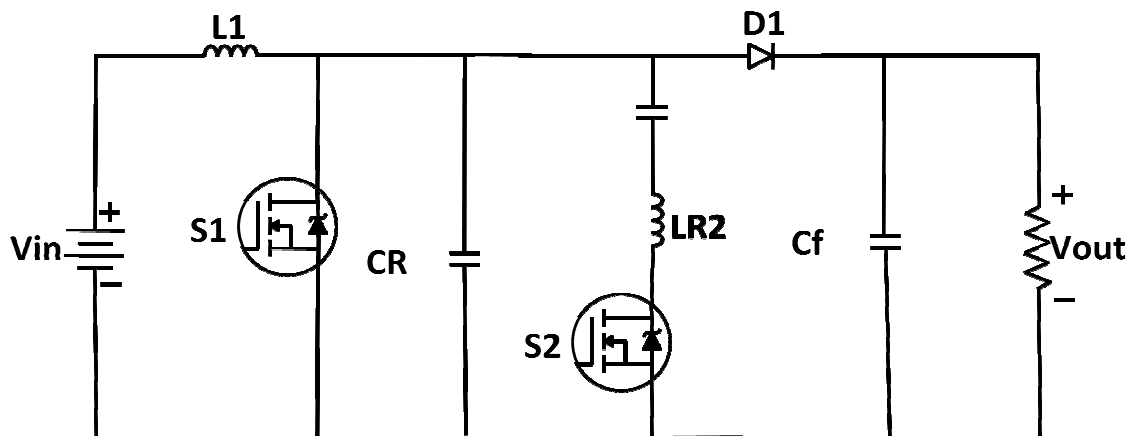
Fonte: Wu et al. (2010)

O que torna o circuito não muito interessante é a frequência de chaveamento do semicondutor ressonante, pois ela é o dobro da de operação do conversor da figura (2.17), como se deseja trabalhar com uma alta frequência na topologia em projeto para assim melhorar a densidade de potência, isso poderia dificultar a montagem prática e o controle do mesmo, pois a frequência da chave ressonante seria ainda maior, o que afetaria os componentes tanto semicondutores como os *drives* de acionamento que possuem um tempo de resposta limitado. Além disso, essa célula possui dois indutores o que faz com que ele se torne robusto, maior e pesado, reduzindo assim a densidade de potência.

2.7.2 Célula ZVT-ZCT PWM para conversores CC-CC.

Também foi desenvolvida no departamento de engenharia elétrica da universidade técnica de Yildiz na Turquia uma célula de comutação suave mais simples e com um menor custo em relação à anterior (BAKAN; BODUR; AKSOY, 2005), ela possui a característica de proporcionar a chave principal um acionamento com uma tensão zero (ZVT) e um desligamento com uma corrente igual à zero (ZCT). Esse circuito é composto apenas por dois capacitores, um indutor e uma chave semicondutora (Figura 2.18).

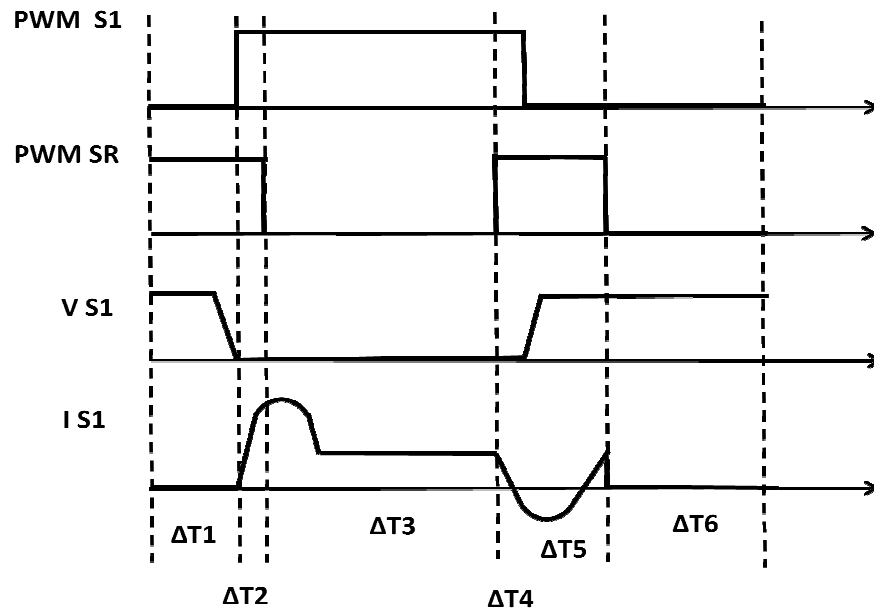
Figura 2.18 – Conversor Boost com a Célula ZVT- ZCT PWM para conversores.



Fonte: Bakan, Bodur e Aksoy (2005)

A dificuldade no circuito novamente passa ser a necessidade de se trabalhar com o dobro da frequência para chave ressonante, além disso, o capacitor ressonante (CR) está em paralelo com a chave principal, sendo assim o mesmo valor de tensão aplicado na chave esta sobre ele, o que faz com que o mesmo precise de uma maior taxa de isolamento, o que implicaria no tamanho do componente o que afetaria diretamente a densidade de potência final.

Figura 2.19 – Formas de ondas do Conversor Boost com a Célula ZVT – ZCT PWM

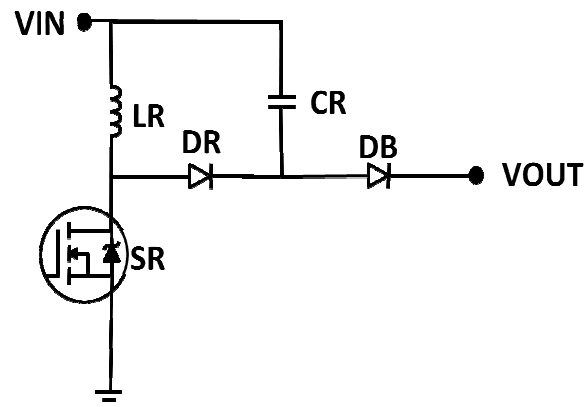


Fonte: A Bakan, Bodur e Aksoy (2005)

2.7.3 Célula de comutação suave utilizado no estudo.

Este trabalho propõe a utilização de uma célula de comutação suave que foi desenvolvida na Universidade Federal de Uberlândia (VILELA *et al.*, 1996), e aplica - lá no conversor Boost Quadrático, analisando os benefícios que isso agrega a topologia. A célula de comutação suave é composta por uma chave, um indutor e um capacitor tendo todas as características ressonantes como pode ser visto na figura (2.20).

Figura 2.20 – Célula de comutação suave.

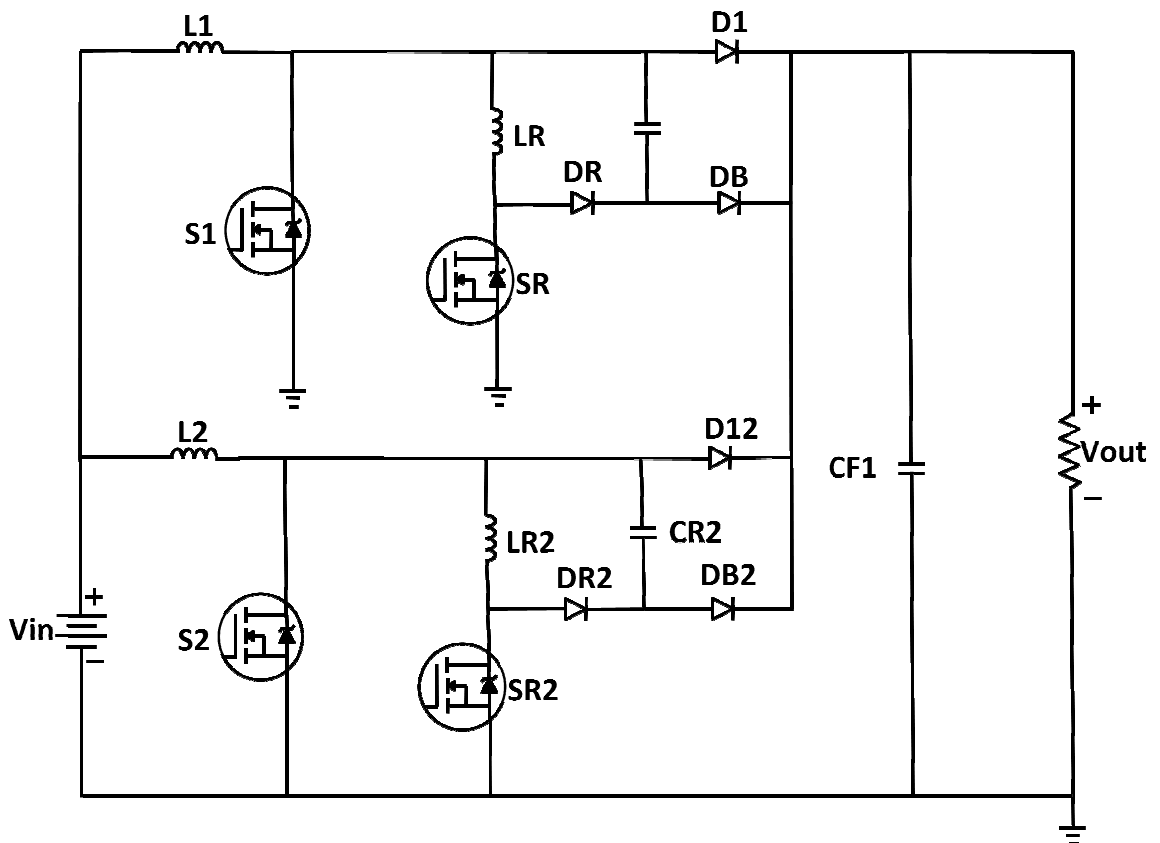


Fonte: Vilela *et al.* (1996)

A utilização da célula de comutação suave no conversor Boost Quadrático (figura 2.25) permitirá que a chave principal (S1) seja comutada com uma tensão nula (ZVS) ou uma corrente igual à zero (ZCS), ou seja, S1 terá comutação suave, dessa forma a chave não sofrerá esforços para conduzir e deixar de conduzir corrente elétrica, fazendo com que as perdas por comutação sejam eliminadas ou minimizadas.

Essa célula já foi apresentada na literatura e utilizada em um conversor Boost entrelaçado (CESAR, 2004) a figura (2.21) mostra a topologia de conversor Boost entrelaçada (dois boost em paralelos) com uma comutação ZVT ou ZCT, porém esse conversor não apresenta um elevado ganho estático o que impossibilita sua utilização para tensões muito elevadas em sua saída ou muito baixa em sua entrada.

Figura 2.21 – Topologia do conversor Boost Entrelaçado com Célula de comutação suave



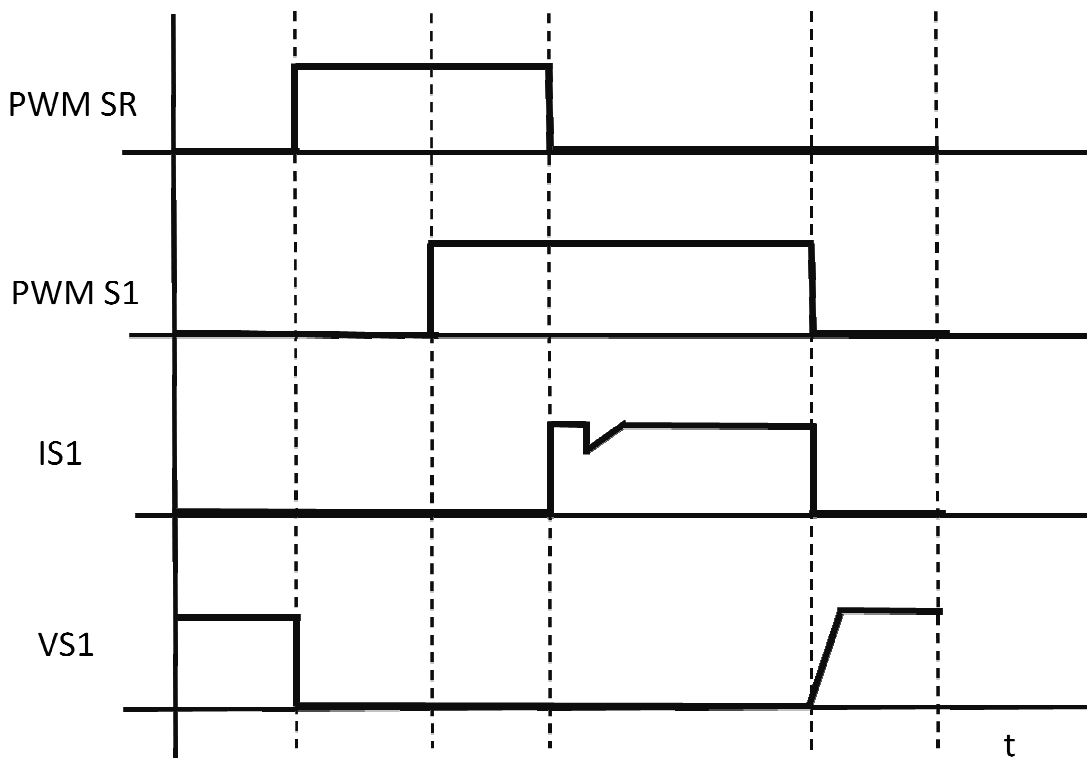
Fonte: Cezar (2004)

As principais formas de onda obtida no conversor Boost entrelaçado são semelhantes a do conversor boost comum, elas podem ser observadas na figura (2.22). Uma das diferenças é que realizando o entrelaçamento a tensão processada

por cada braço é a metade da potência de saída, desse modo às formas de onda se repetem para cada braço, porém com uma defasagem de 50% (DALLAMUTA, 2014).

O interessante da célula de comutação em questão é que a frequência da chave ressonante (que faz parte da célula de comutação suave) é a mesma da chave principal, o que facilitará no momento da montagem do protótipo, já o capacitor ressonante não está em paralelo com a chave principal e sim como o indutor também ressonante.

Figura 2.22 – formas de onda conversor Boost Entrelaçado com Célula de comutação suave

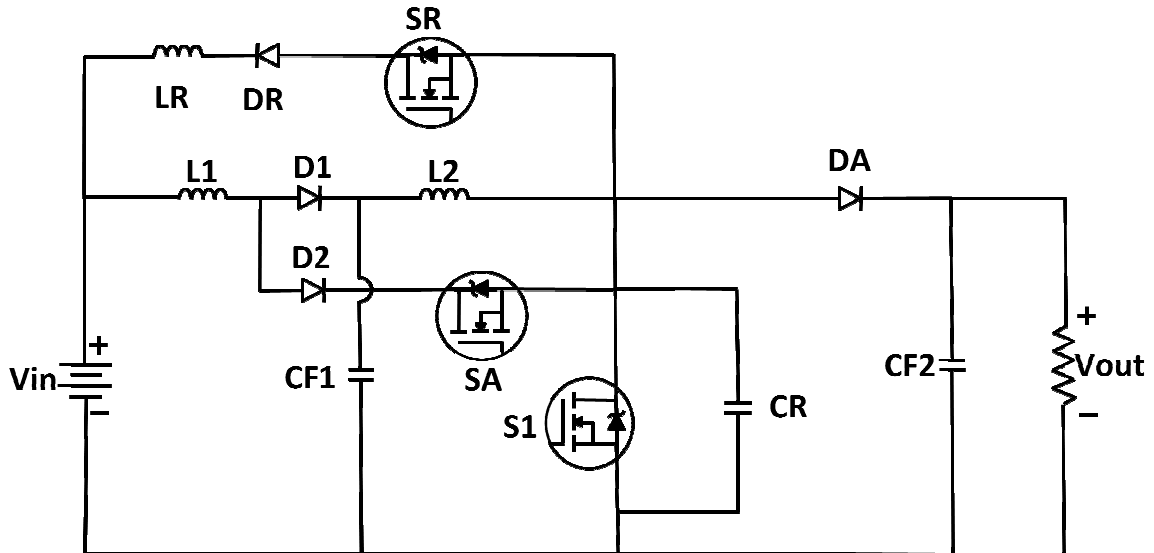


Fonte: Cezar (2014)

No conversor Boost Quadrático que é a topologia em questão neste trabalho também já foram feitos alguns trabalhos para minimizar o *stress* causado por alta frequência de chaveamento em cima da chave principal (VILEFORTE, 2011) a figura (2.23) mostra um circuito que foi apresentado em uma dissertação de mestrado intitulada “Conversor Boost Quadrático PWM com célula de auxílio a comutação SR-ZVS-QRC” utilizando uma célula ZCS-QRC.

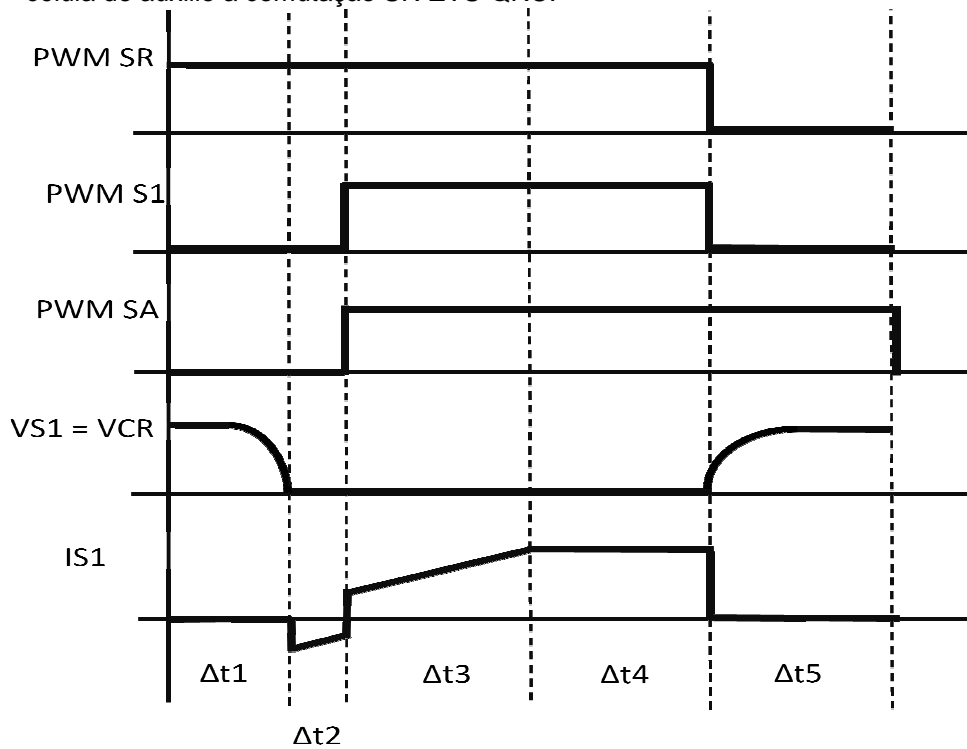
A figura (2.24) mostra as principais formas de onda para o conversor, onde é possível observar as características de modulação do mesmo e também a comutação suave de S1.

Figura 2.23 – Conversor Boost Quadrático com célula de auxílio a comutação SR-ZVS-QRC.



Fonte: Vileforte (2011)

Figura 2.24 – Principais formas de ondas teóricas do Conversor Boost Quadrático com célula de auxílio a comutação SR-ZVS-QRC.



Fonte: Vileforte (2011)

A Tabela 2.2 mostra o comparativo entre as vantagens e desvantagens das células de comutação suave apresentada no capítulo dois.

Tabela 2.2 – Comparativo das vantagens e desvantagens das topologias de células de comutação suave apresentados no capítulo 2.

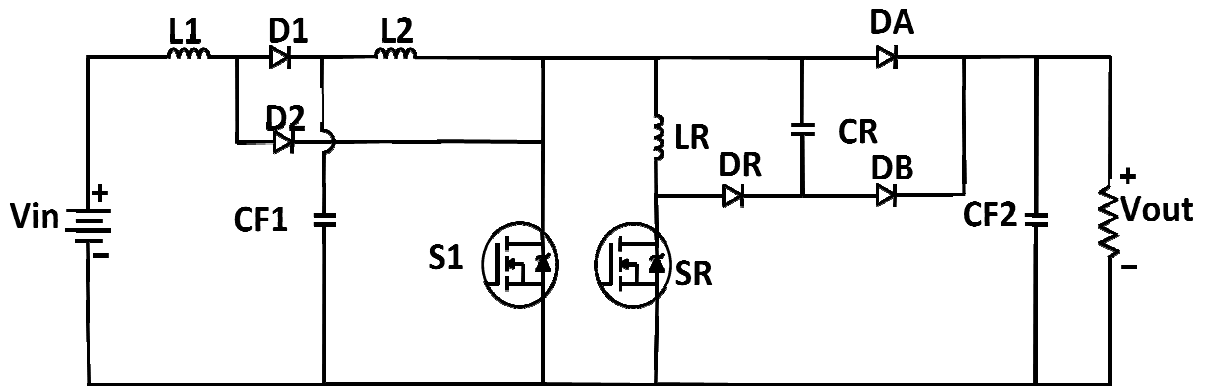
Tabela Comparativa		
Topologia	Vantagens	Desvantagens
Nova célula ZCT-PWM	Proporciona a comutação suave com corrente zero na transição	Frequência da chave ressonante igual ao dobro da chave principal
		Circuito complexo
Célula ZVT – ZCT PWM	Proporciona comutação suave com corrente igual a zero na transição	Frequência da chave ressonante igual ao dobro da chave principal
	Proporciona a comutação suave com tensão igual zero na transição	Circuito complexo
Célula de comutação suave (ZVT)	Proporciona a comutação suave com tensão igual zero na transição	Transição com corrente na chave principal
	Circuito simplificado	
	Frequência da chave ressonante igual a da chave principal	
célula de auxílio a comutação SR-ZVS-QRC	Proporciona a condução com tensão igual a zero.	Transição com corrente na chave principal
	Frequência da chave ressonante igual a da chave principal	Circuito complexo

Fonte: o próprio autor

2.8 CONVERSOR BOOST QUADRÁTICO COM CÉLULA DE COMUTAÇÃO SUAVE (ZCS-ZVT)

Através do estudo bibliográfico pode-se definir a topologia que será estudada nesse trabalho (figura 2.25), como pode ser observado na célula apresentada nesse projeto o capacitor ressonante esta em paralelo com o indutor também ressonante.

Figura 2.25 – Topologia do Conversor Boost Quadrático com a Célula de comutação suave.

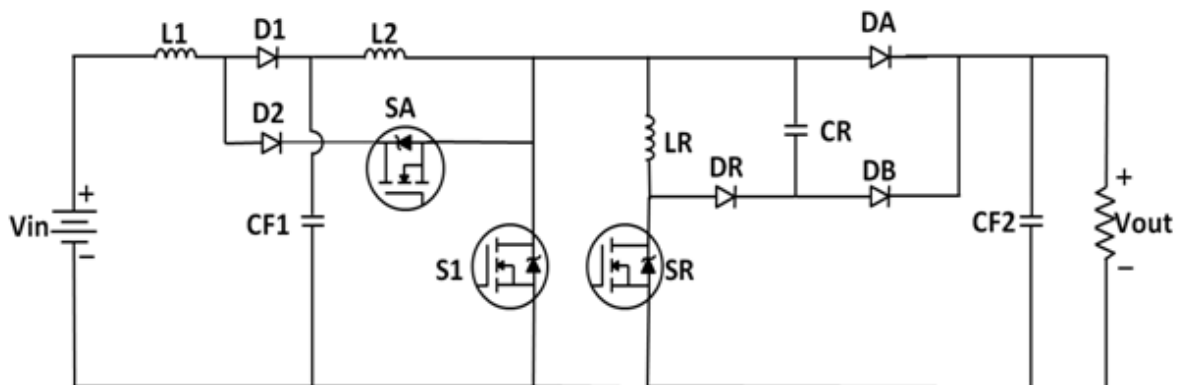


Fonte: o próprio autor.

Também foi necessário o acréscimo de uma chave auxiliar em série com o diodo D2 figura (2.26). Essa chave terá a função de evitar que haja condução desse diodo na etapa de ressonância, o que faria com que surgisse uma tensão na chave principal durante sua comutação, impossibilitando uma comutação com tensão nula (ZVT).

Sendo assim, na figura (2.26) encontra-se a configuração final do conversor que será analisado nesse trabalho.

Figura 2.26 – Configuração final do conversor Boost Quadrático com célula de comutação Suave (ZCS-ZVT).



Fonte: o próprio autor

2.9 CONCLUSÕES

O capítulo dois teve o intuito de demonstrar os resultados da pesquisa bibliográfica realizada durante o desenvolvimento do curso de mestrado em Engenharia Elétrica e mostrar a evolução das tecnologias de processamento de energia, através dele é possível identificar a metodologia de pesquisa adotada para

o projeto e o processo evolutivo que fez chegar a um modelo final de conversor na qual será analisada nos capítulos subsequentes.

3 ANÁLISE QUALITATIVA DAS ETAPAS DE FUNCIONAMENTO DO CONVERSOR BOOST QUADRÁTICO COM CÉLULA DE COMUTAÇÃO SUAVE

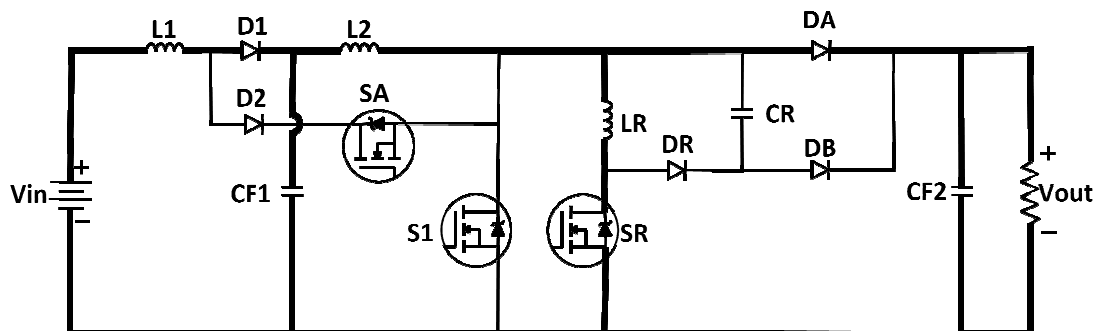
A seguir é realizada a análise qualitativa do conversor, esse estudo é feito para um período (T) de operação sendo que esse período é determinado pela frequência de operação do mesmo, segundo a equação (3.1).

$$T = \frac{1}{f} \quad (3.1)$$

Para o projeto desse conversor foi utilizado uma frequência de 100kHz dessa forma o tempo de cada período T é igual a 10us, e todas as etapas de funcionamento descrito abaixo se repete em cada ciclo.

3.1 PRIMEIRA ETAPA

Figura 3.1- Primeira etapa ($\Delta T1$)

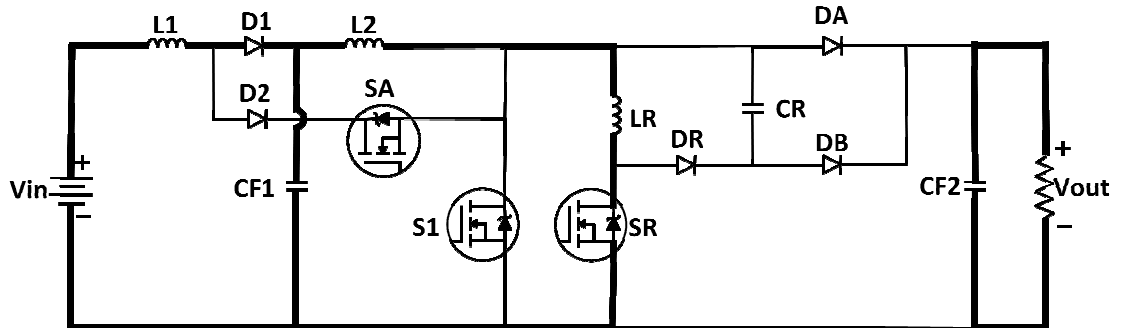


Fonte: o próprio autor.

A primeira etapa de funcionamento começa quando a chave ressonante (SR) é fechada, dessa forma a corrente no indutor ressonante (LR) cresce linearmente até que o mesmo seja igual à corrente no indutor dois (L2). Quando a corrente no indutor ressonante se iguala a corrente em L2 o diodo DA é bloqueado, encerrando assim a primeira etapa, nessa fase a chave principal S1 e a chave auxiliar SA estão bloqueadas.

3.2 SEGUNDA ETAPA

Figura 3.2- Segunda etapa (ΔT_2)

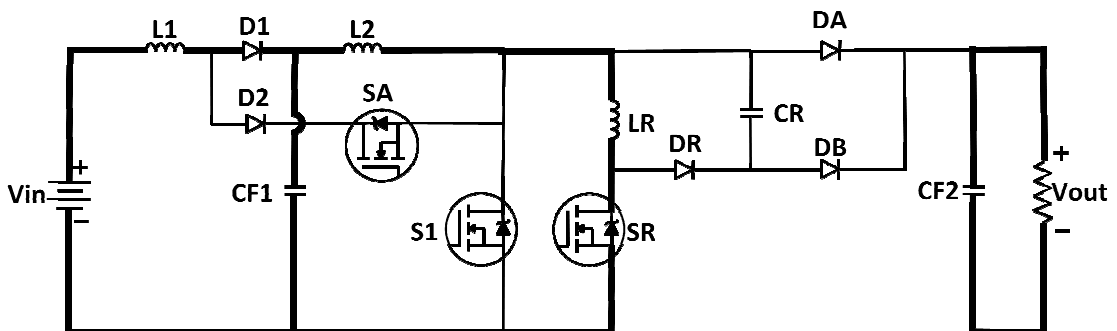


Fonte: o próprio autor

Essa etapa inicializa quando a corrente em L2 se iguala a corrente em LR dessa forma DA é bloqueado, a chave auxiliar (SA) permanece aberta para evitar que o diodo D2 conduza o que faria com que o conversor tivesse problemas em seu funcionamento, LR permanece carregado com uma corrente constante e CF2 alimenta a carga, nesta etapa inicia o estágio de armazenamento de energia no indutor L2, esse período se finda quando S1 é fechada.

3.3 TERCEIRA ETAPA

Figura 3.3- Terceira etapa (ΔT_3)

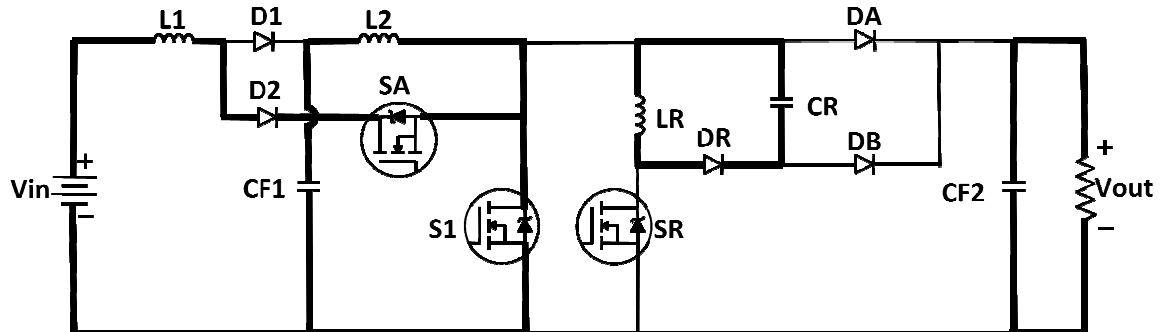


Fonte: o próprio autor.

A terceira etapa de funcionamento começa quando a chave principal (S1) é fechada em zero de tensão (ZVT) e zero de corrente (ZCS) fazendo com que as perdas eletromagnéticas por comutação (EMI) sejam mínimas.

3.4 QUARTA ETAPA.

Figura 3.4- Quarta etapa (ΔT_4)



Fonte: o próprio autor

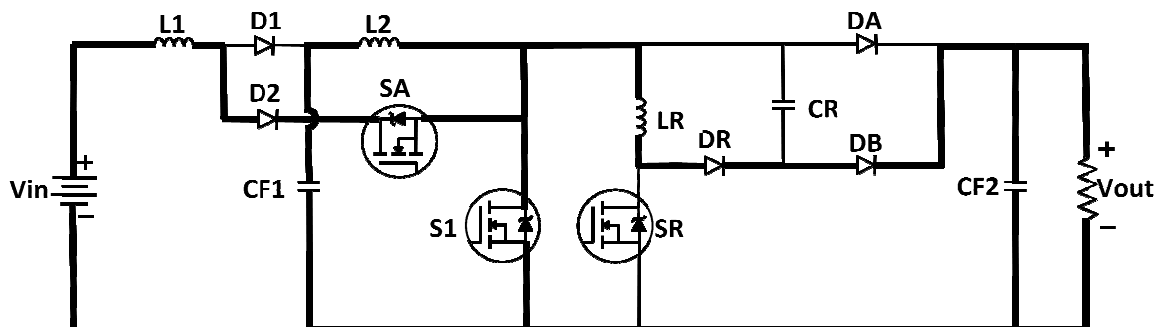
Essa fase começa quando SR é aberto e inicia a etapa de ressonância entre LR e o capacitor ressonante (CR), quando SR deixa de conduzir S1 assume toda a corrente do conversor, ou seja, corrente de L1 e L2, já a energia armazenada em LR é transferida para CR que armazena essa mesma energia em forma de tensão.

Também a chave SA passa a conduzir, pois para evitar que houvesse tensão em S1 no momento em que ela entrou em condução foi necessário que SA estivesse aberta, portando assim que a etapa anterior (3ª Etapa) ocorreu é dado um tempo para que SA volte a conduzir, dessa forma é possível garantir ZCS na chave principal, pois somente nessa quarta etapa que o diodo D2 volta a conduzir e a corrente do indutor um (L1) e o indutor dois (L2) flui por S1.

Estágio de armazenamento de energia em L1.

3.5 QUINTA ETAPA.

Figura 3.5- Quinta etapa (ΔT_5)

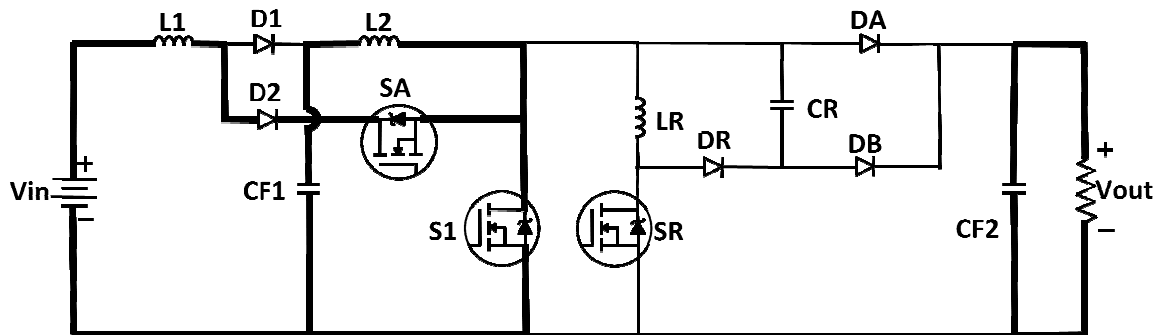


Fonte: o próprio autor.

Quando a tensão no capacitor ressonante atingir seu pico ela será grampeada pelo diodo DB e pela chave S1, sendo assim a tensão se estabilizará, caso o indutor LR ainda possuir energia o mesmo entregará para a carga através de DB. Dessa forma parte da corrente em L2 também fluirá por DB, fazendo que haja um decréscimo momentâneo na corrente em S1, que se restabelecerá no final dessa etapa assim que a corrente em LR for igual à zero.

3.6 SEXTA ETAPA.

Figura 3.6- Sexta etapa (ΔT_6)

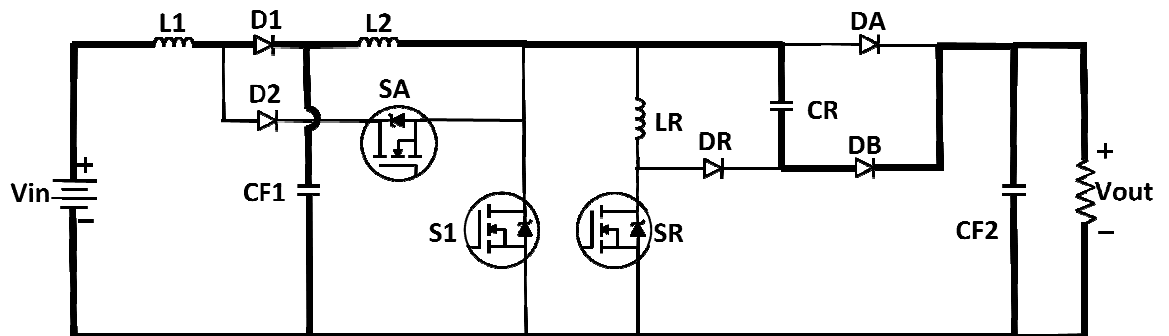


Fonte: o próprio autor

Na sexta etapa a tensão em CR estará estabilizada no seu pico máximo, LR estará totalmente descarregado, CF2 transfere energia para a carga, somente haverá o armazenamento de energia por parte do indutor L1 e L2 através de S1.

3.7 SÉTIMA ETAPA

Figura 3.7- Sétima etapa (ΔT_7)

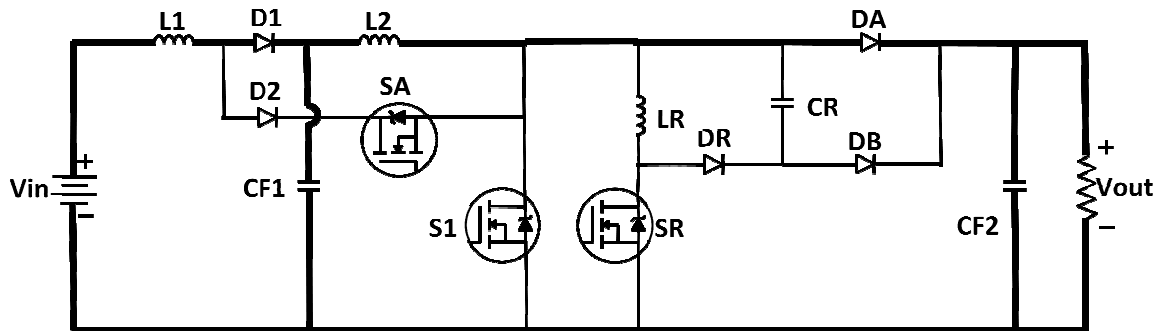


Fonte: o próprio autor

Essa fase se inicia quando a chave S1 é aberta, logo após o capacitor ressonante e os indutores L1 e L2 começam a descarregar de forma linear sobre a carga através de DB.

3.8 OITAVA ETAPA

Figura 3.8 - Oitava etapa (ΔT_8)



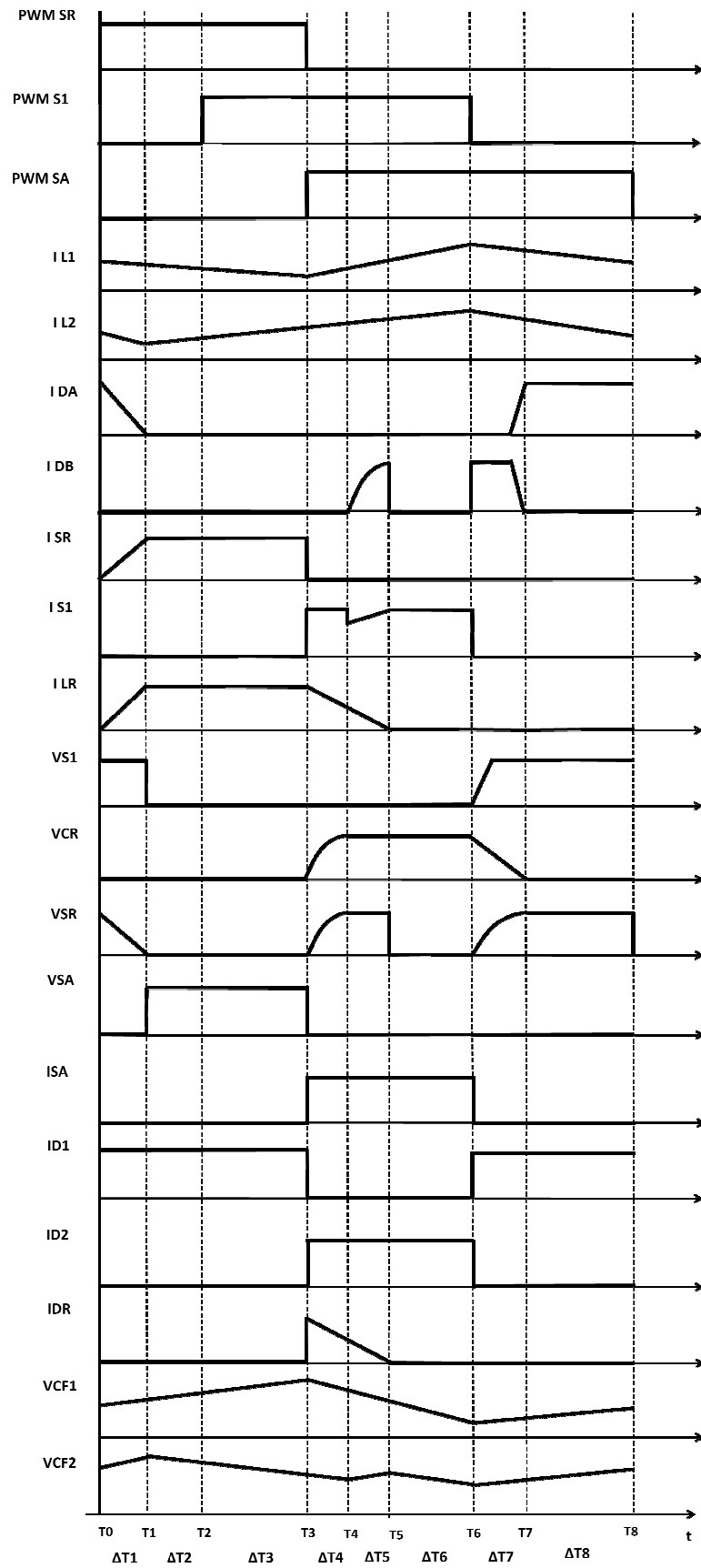
Fonte: o próprio autor

Após o capacitor C_r descarregar toda a energia para a carga o diodo DB será bloqueado, e o indutor $L1$ e $L2$ fornecerão energia para a carga através do diodo DA .

3.9 FORMAS DE ONDAS DO CONVERSOR

Na figura (3.9) encontram-se as principais formas de ondas para esse conversor, essas formas de ondas foram construídas conforme a análise qualitativa do conversor desenvolvida nesse capítulo e demonstra a característica e o comportamento da tensão ou corrente elétrica em cada um dos componentes presentes na topologia.

Figura 3.9 – Formas de ondas teóricas do conversor proposto.



Fonte: o próprio autor

3.10 CONCLUSÕES

Nesta parte do trabalho foram apresentadas as etapas de funcionamento do conversor, nela foi possível perceber como acontece o processo de conversão da tensão e como cada componente trabalha e executa sua função dentro desse processo. Além do que foi possível estabelecer as formas de ondas teóricas para essa topologia de conversor.

4 ANÁLISE QUANTITATIVA DO CONVERSOR BOOST QUADRÁTICO COM CÉLULA DE COMUTAÇÃO SUAVE

Com referência à análise qualitativa realizada anteriormente é feita a análise quantitativa do conversor em estudo, na qual é deduzido o equacionamento de todas as etapas de conversão dentro de um ciclo. Esses equacionamentos são feitos para um ciclo (T) de operação em que o tempo desse ciclo é determinado pela equação (4.1) onde a frequência de chaveamento é dada por (f).

$$T = \frac{1}{f} \quad (4.1)$$

Além disso, as seguintes grandezas serão utilizadas, sendo que α é um parâmetro e ω_R é a frequência de ressonância:

$$\alpha = \frac{i_{L2}}{V_{out}} \sqrt{\frac{L_R}{C_R}} \quad (4.2)$$

$$\omega_R = \frac{1}{\sqrt{L_R C_R}} \quad (4.3)$$

4.1 PRIMEIRA ETAPA (ΔT_1)

Estágio onde a corrente cresce de forma linear em LR.

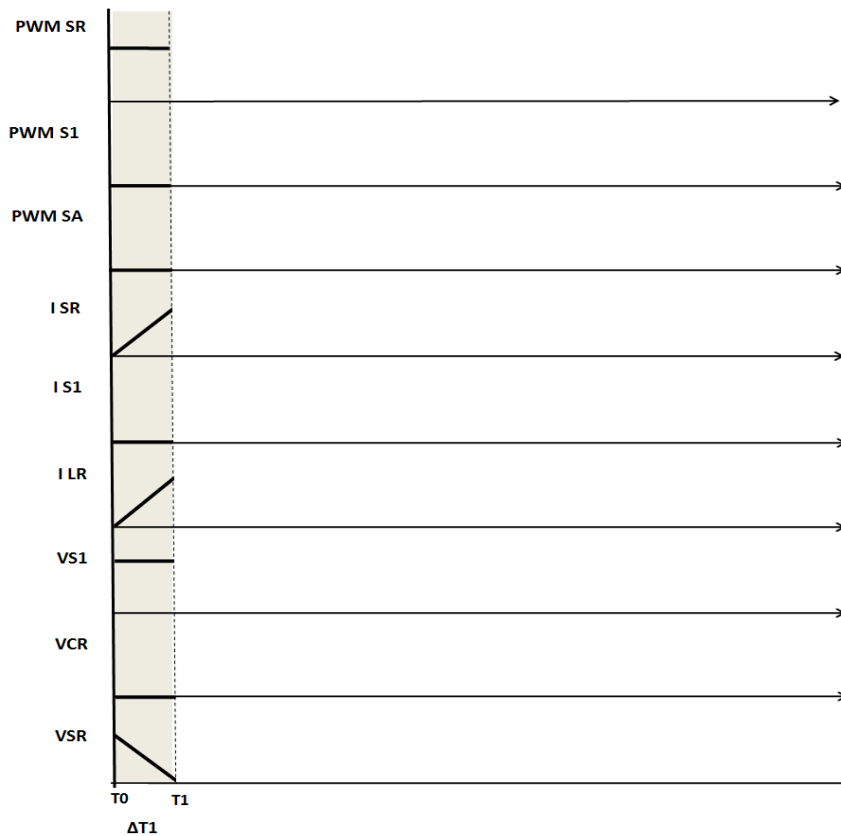
Os valores iniciais para o equacionamento serão:

$$\Delta T_1 = T_1 - T_0 \quad (4.4)$$

$$i_{LR} = 0 \quad (4.5)$$

$$v_{CR} = 0 \quad (4.6)$$

Figura 4.1- Formas de onda da primeira etapa ($\Delta T1$)



Fonte: o próprio autor.

A tensão e a corrente nos indutores e nos capacitores que fazem parte do circuito do conversor terão o seu comportamento descrito pelas equações com características diferenciais (4.7) e (4.8). Dessa forma tem-se respectivamente a corrente e a tensão nos elementos de filtro.

$$v_L = L \frac{di_L}{dt} \quad (4.7)$$

$$i_C = C \frac{dv_C}{dt} \quad (4.8)$$

Ao iniciar o ciclo ($\Delta T1$) a chave do circuito ressonante S_r é fechada e a tensão de saída V_{out} é aplicada no indutor ressonante LR. Dessa forma:

$$i_{LR}(t) = \frac{V_{out}}{LR} t \quad (4.9)$$

Essa etapa terá seu fim assim que a corrente em LR se igualar a corrente em L2.

$$i_{LR} = i_{L2} \quad (4.10)$$

Quando $i_{LR} = i_{L2}$, $t = T_1$, portanto:

$$\Delta T_1 = \frac{L_R \times i_{L2}}{V_{in}} \quad (4.11)$$

Dessa forma pode-se dizer que:

$$\Delta T_1 = \frac{\alpha}{\omega_R} \quad (4.12)$$

Já no capacitor ressonante CR para essa etapa tem-se:

$$v_{cr} = 0 \quad (4.13)$$

Como o diodo DR não conduz nessa primeira etapa a corrente que passa por SR é a mesma corrente presente em LR.

4.2 SEGUNDA ETAPA (ΔT_2)

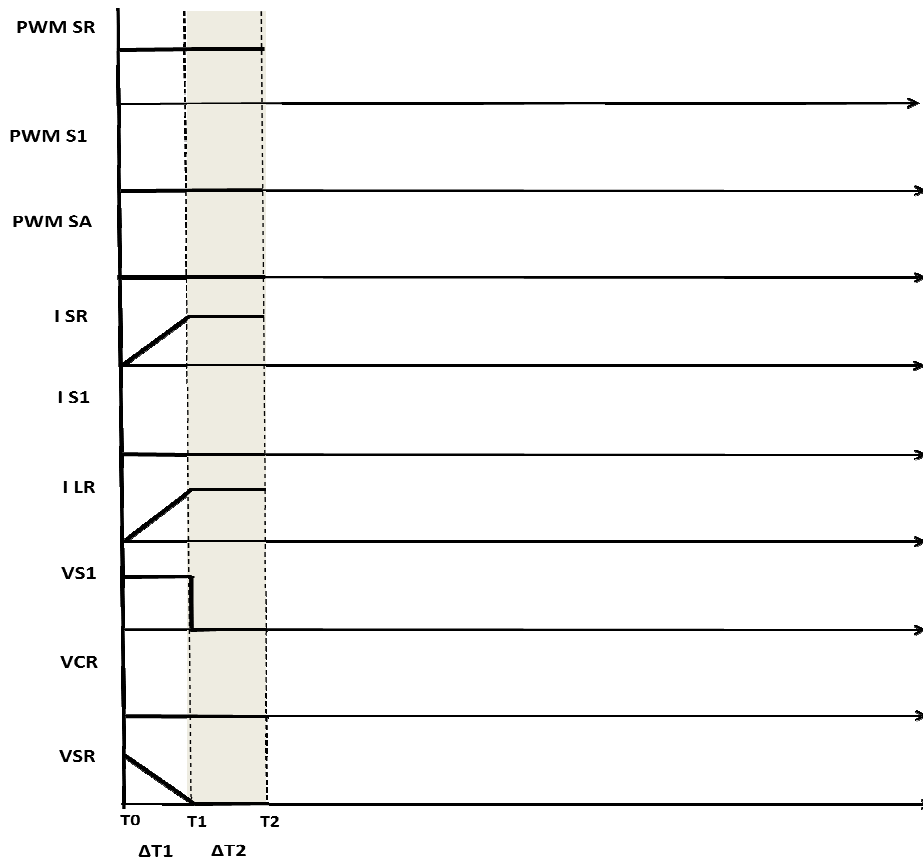
A segunda etapa inicia quando a corrente em LR se iguala a corrente em L2.

Dessa forma tem-se.

$$\Delta T_2 = T_2 - T_1 \quad (4.14)$$

$$i_{Lr} = i_{L2} \quad (4.15)$$

Figura 4.2 - Formas de onda da segunda etapa (ΔT_2)



Fonte: o próprio autor

Nesse período tanto a corrente no indutor ressonante quanto a tensão no capacitor também ressonante permanecem constantes.

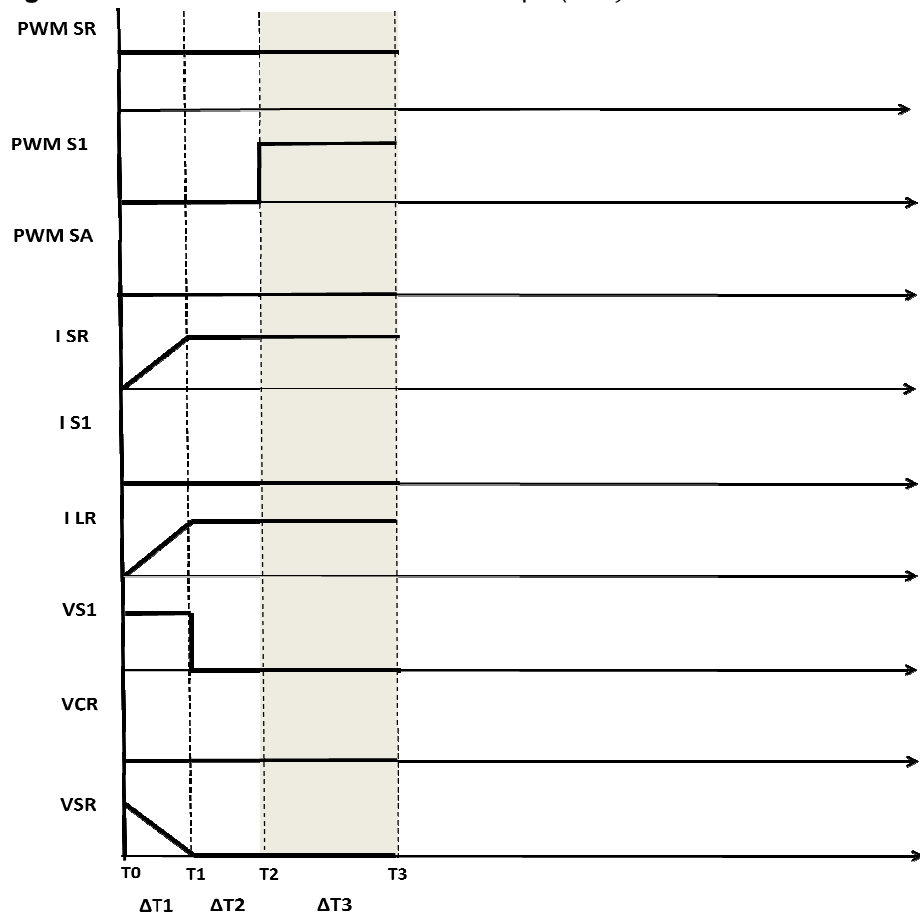
4.3 TERCEIRA ETAPA (ΔT_3).

O início dessa etapa acontece quando a chave principal S1 passa a conduzir. Nesse instante é comprovada a eficácia da célula de comutação suave.

$$\Delta T_3 = T_3 - T_2 \quad (4.16)$$

$$i_{s1} = 0 \quad (4.17)$$

$$v_{s1} = 0 \quad (4.18)$$

Figura 4.3 - Formas de onda da terceira etapa (ΔT_3)

Fonte: o próprio autor

Pode-se observar que tanto a corrente como a tensão sobre S1 são nula, possibilitando o que se chama de comutação com zero de corrente (ZCS) e comutação com zero de tensão (ZVS) em cima do semiconductor.

4.4 QUARTA ETAPA (ΔT_4).

Nessa etapa é onde se inicializa a ressonância entre LR e CR.

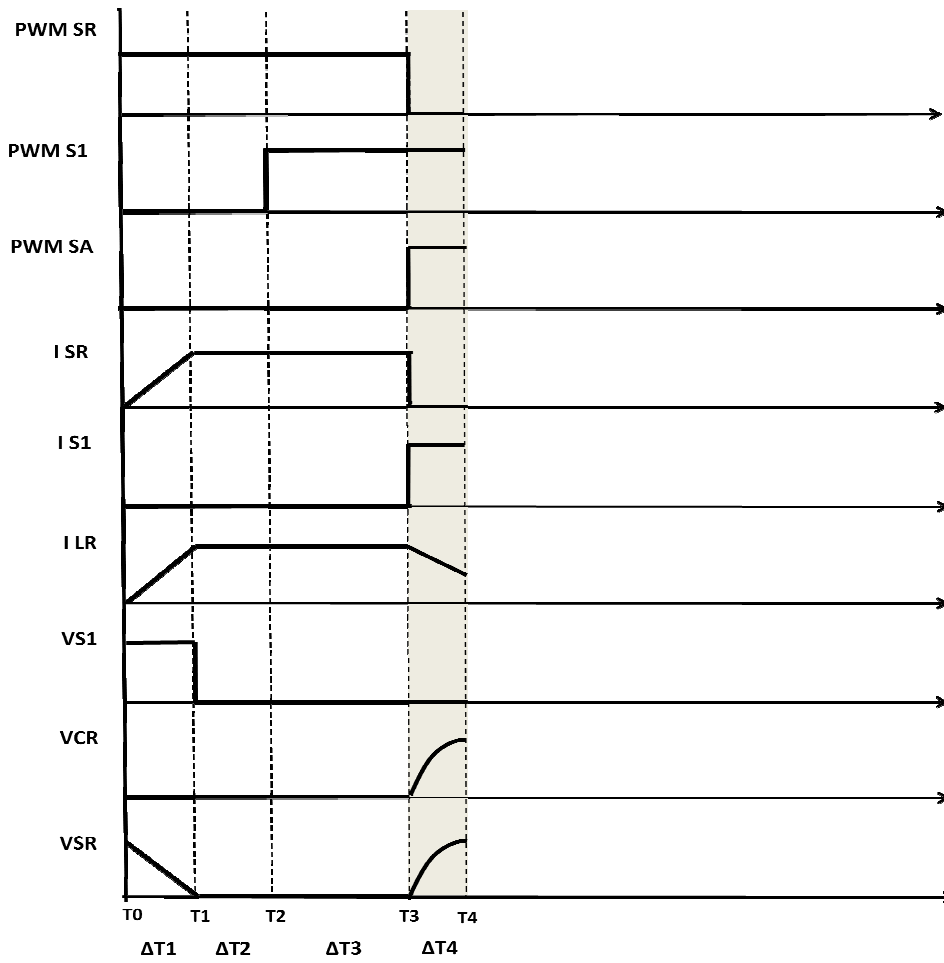
O comportamento deste estágio é descrito pelas equações abaixo.

$$\Delta T_4 = T_4 - T_3 \quad (4.19)$$

$$v_L = L \frac{di_L}{dt} \quad (4.20)$$

$$i_C = C \frac{dv_C}{dt} \quad (4.21)$$

Figura 4.4 - Formas de onda da quarta etapa (ΔT_4)



Fonte: o próprio autor

As condições iniciais de corrente e tensão são:

$$i_{LR} = i_{L2} \quad (4.22)$$

$$v_{CR} = 0 \quad (4.23)$$

Os seguintes parâmetros serão considerados:

$$Z_0 = \frac{1}{\omega_R C_R} \quad (4.24)$$

$$\alpha = Z_0 i_{L2} \quad (4.25)$$

Utilizando-se da lei de Kirchhoff para as tensões do circuito tem-se:

$$v_{Lr} + v_{CR} = 0 \quad (4.26)$$

$$i_{Lr} = i_{CR} \quad (4.27)$$

Dessa forma:

$$v_{LR} = Lr \frac{d}{dt}(i_{LR}) \quad (4.28)$$

Também:

$$v_{CR} = \frac{1}{CR} \int (i_{CR}) dt = \frac{1}{CR} \int (i_{LR}) dt \quad (4.29)$$

Aplicando a Transformada de Laplace em 4.26 obtêm-se:

$$v_{LR}(s) = LR(s i_{LR}(s) - i_{LR}(0)) \quad (4.30)$$

$$v_{LR}(s) = s LR i_{LR}(s) - LR i_{LR}(0) \quad (4.31)$$

Também aplicando em 4.27 chega-se em 4.32.

$$v_{CR}(s) = \frac{1}{CR} \left[\frac{i_{LR}(s)}{s} + \frac{f^{-1}(0_+)}{s} \right] \quad (4.32)$$

Onde

$$f^{-1}(0_+) = \int i LR dt|_{0_+} = q_0 \quad (4.33)$$

q_0 é a carga inicial do capacitor ressonante, com isso:

$$v_{CR}(s) = \frac{1}{CR} \left[\frac{i_{LR}(s)}{s} + \frac{q_0}{s} \right] \quad (4.34)$$

$$v_{CR}(s) = \left[\frac{i_{LR}(s)}{sCR} + \frac{q_0}{sCR} \right] \quad (4.35)$$

A carga inicial sobre a capacitância desse dispositivo é igual à tensão inicial do mesmo como mostra (4.36).

$$\frac{q_0}{CR} = v_{CR0} \quad (4.36)$$

Dessa forma:

$$v_{CR}(s) = \left[\frac{i_{LR}(s)}{sCR} + \frac{v_{CR0}}{s} \right] \quad (4.37)$$

Utilizando Laplace em 4.26:

$$v_{LR}(s) + v_{CR}(s) = 0 \quad (4.38)$$

Substituindo 4.31 e 4.37 em 4.39 chega-se em:

$$[s LR i_{LR}(s) - LR i_{LR}(0)] + \left[\frac{i_{LR}(s)}{sCR} + \frac{v_{CR0}}{s} \right] = 0 \quad (4.39)$$

$$i_{LR}(s) \left[s LR + \frac{1}{s CR} \right] = LR i_{LR}(0) - \frac{v_{CR0}}{s} \quad (4.40)$$

$$i_{LR}(s) = \frac{s i_{LR}(0)}{\left[s^2 + \frac{1}{CR LR} \right]} - \frac{v_{CR0}}{LR \left[s^2 + \frac{1}{CR LR} \right]} \quad (4.41)$$

Readequando a expressão, a fim de que sejam aplicados os pares tabelados da Transformada de Laplace, obtém-se a equação da corrente no indutor ressonante LR :

$$i_{LR}(s) = i_{LR}(0) \frac{s}{s^2 + \omega_R^2} - \frac{v_{CR0} \omega_R}{\omega_R LR (s^2 + \omega_R^2)} \quad (4.42)$$

$$i_{LR}(0) = i_{L2} \quad (4.43)$$

Portanto:

$$i_{LR}(s) = i_{L2}(0) \frac{s}{s^2 + \omega_R^2} - \frac{v_{CR0}}{Z_0} \frac{\omega_R}{(s^2 + \omega_R^2)} \quad (4.44)$$

Como:

$$v_{CR0} = 0 \quad (4.45)$$

Dessa forma:

$$i_{LR}(t) = i_{L2} \cos \omega_R t \quad (4.46)$$

Calculando a tensão no capacitor:

Substituindo a equação 4.46 em 4.29, obtém-se:

$$v_{CR}(t) = \frac{1}{CR} \int [i_{L2} \cos \omega_R t - \frac{v_{CR0}}{Z_0} \text{sen} \omega_R t] dt \quad (4.47)$$

$$v_{CR}(t) = \frac{1}{CR} \left[\frac{i_{L2}}{\omega_R} \text{sen} \omega_R t - \frac{v_{CR0}}{Z_0 \omega_R} \cos \omega_R t + k \right] dt \quad (4.48)$$

$$v_{CR}(t) = \frac{i_{L2}}{\omega_R CR} [\text{sen} \omega_R t] - \frac{v_{CR0}}{Z_0 \omega_R CR} \cos \omega_R t + \frac{k}{CR} \quad (4.49)$$

$$v_{CR}(t) = Z_0 i_{L2} \text{sen} \omega_R t - v_{CR0} \cos \omega_R t + \frac{k}{CR} \quad (4.50)$$

Cálculo da constante k:

Para t = 0 tem-se:

$$v_{CR}(t_0) = v_{CR0} = 0 \quad (4.51)$$

$$v_{CR}(t) = Z_0 i_{L2} \text{sen} (0) - v_{CR0} \cos (0) + \frac{k}{CR} \quad (4.52)$$

$$k = 0 \quad (4.53)$$

A equação da tensão no capacitor ressonante CR é obtida substituindo os resultados adquiridos em 4.51 e 4.53 na equação 4.50.

$$v_{CR}(t) = Z_0 i_{L2} \text{sen} \omega_R t \quad (4.54)$$

Cálculo do tempo de duração deste intervalo.

Para $t = \Delta t_4$ tem-se que $v_{CR} = v_{out}$ que aplicado em 4.54, chega-se em:

$$v_{out} = Z_0 i_{L2} \text{sen} \omega_R \Delta t_4 \quad (4.55)$$

Portanto:

$$\Delta t_4 = \frac{\arcsen \frac{1}{Z_0 i_{L2}}}{\omega_R} \quad (4.56)$$

$$\Delta t_4 = \frac{\arcsen \frac{1}{\alpha}}{\omega_R} \quad (4.57)$$

Já a corrente i_{LR} no fim deste estágio é dado por:

$$i_{LR}(t_4) = i_{L2} \text{cos} \omega_R \Delta t_4 \quad (4.58)$$

Porém

$$\text{sen}(\omega_R \Delta t_4) = \frac{1}{\alpha} \quad (4.59)$$

$$\text{sen}^2(\omega_R \Delta t_4) + \text{cos}^2(\omega_R \Delta t_4) = 1 \quad (4.60)$$

$$\text{cos}(\omega_R \Delta t_4) = \frac{\sqrt{\alpha^2 - 1}}{\alpha} \quad (4.61)$$

O valor da corrente LR no final desta etapa é calculada substituindo 4.63 em 4.60 obtém-se:

$$i_{LR} = \frac{i_{L2}}{\alpha} \sqrt{\alpha^2 - 1} \quad (4.62)$$

4.5 QUINTA ETAPA (ΔT_5)

Etapa em que a corrente em LR chega a zero.

$$\Delta T_5 = T_5 - T_4 \quad (4.63)$$

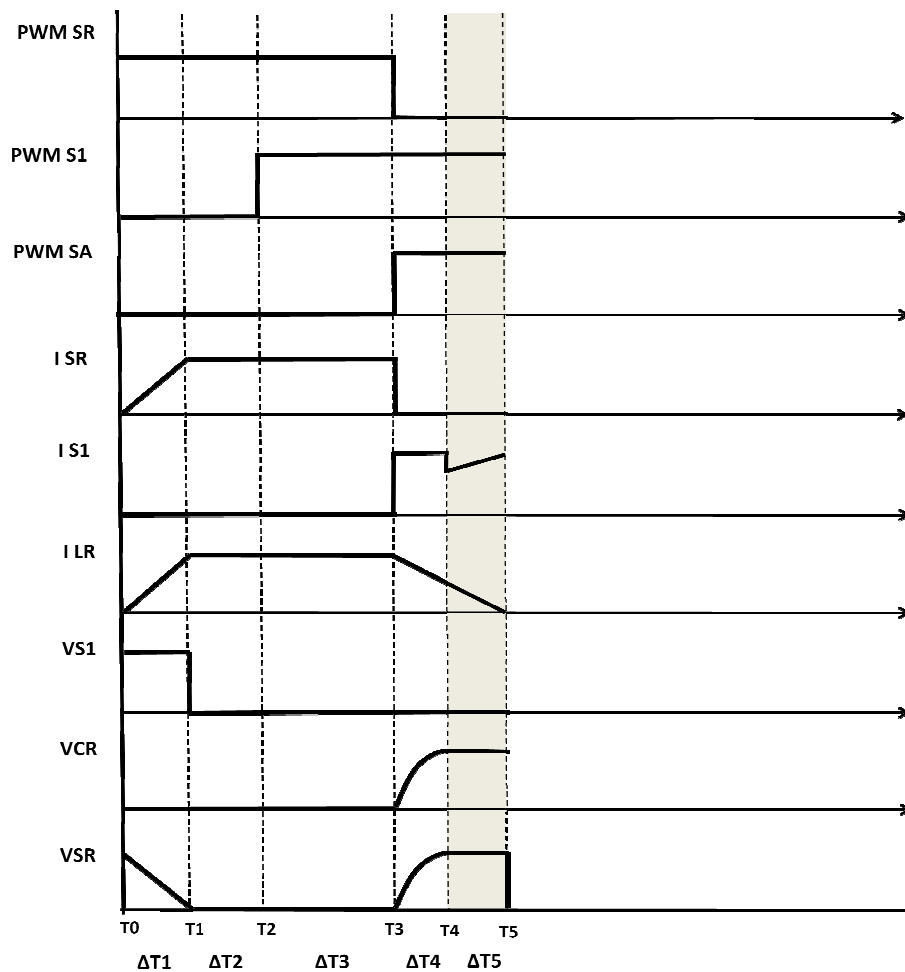
As equações da corrente no indutor LR é dada pela lei de Kirchhoff:

$$v_{out} + LR \frac{di_{LR}(t)}{dt} = 0 \quad (4.64)$$

$$i_{LR}(t) = \int -\frac{v_{out}}{LR} dt \quad (4.65)$$

$$i_{LR}(t) = -\frac{v_{out}}{LR} t + k \quad (4.66)$$

Figura 4.5- Formas de onda da quinta etapa (ΔT_5)



Fonte: o próprio autor

Em $t = 0$ (no caso dessa etapa $t = t_4$) a corrente no indutor LR é igual a:

$$i_{LR}(t_3) = \frac{i_{L2}}{\alpha} \sqrt{\alpha^2 - 1} \quad (4.67)$$

Dessa forma colocando esses valores na equação 4.66 tem-se:

$$k = \frac{i_{L2}}{\alpha} \sqrt{\alpha^2 - 1} \quad (4.68)$$

Substituindo 4.68 em 4.66 chega-se em:

$$i_{LR}(t) = -\frac{v_{out}}{LR} t + \frac{i_{L2}}{\alpha} \sqrt{\alpha^2 - 1} \quad (4.69)$$

Já o tempo de duração desta etapa é obtido a partir de 4.69, e sabendo que em Δt_5 a corrente no resistor ressonante é igual a zero, tem-se:

$$0 = -\frac{v_{out}}{LR} \Delta t_4 + \frac{i_{L2}}{\alpha} \sqrt{\alpha^2 - 1} \quad (4.70)$$

$$\Delta t_5 = \frac{i_{L2}}{v_{out}} \frac{LR}{\alpha} \sqrt{\alpha^2 - 1} \quad (4.71)$$

$$\Delta t_5 = LR \sqrt{\frac{CR}{LR}} \sqrt{\alpha^2 - 1} \quad (4.72)$$

$$\Delta t_5 = \frac{\sqrt{\alpha^2 - 1}}{\omega_R} \quad (4.73)$$

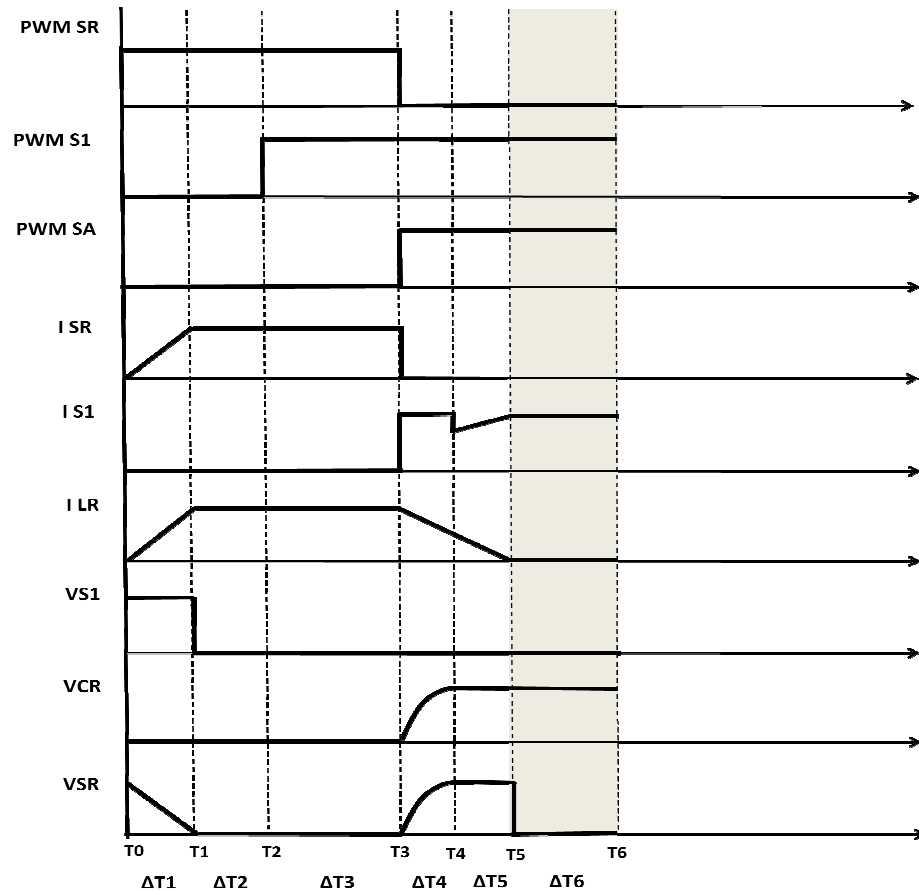
E a tensão no capacitor CR durante este intervalo permanece constante no valor da tensão de saída.

$$v_{CR}(t) = v_{out} \quad (4.74)$$

4.6 SEXTA ETAPA (ΔT_6)

Esta é a etapa de estabilização da tensão em CR e tem início quando a tensão no mesmo é grampeada por DB.

Figura 4.6- Formas de onda da sexta etapa (ΔT_6)



Fonte: o próprio autor

A tensão em cima do capacitor ressonante é dada pela equação (4.77).

$$\Delta T_6 = T_6 - T_5 \quad (4.75)$$

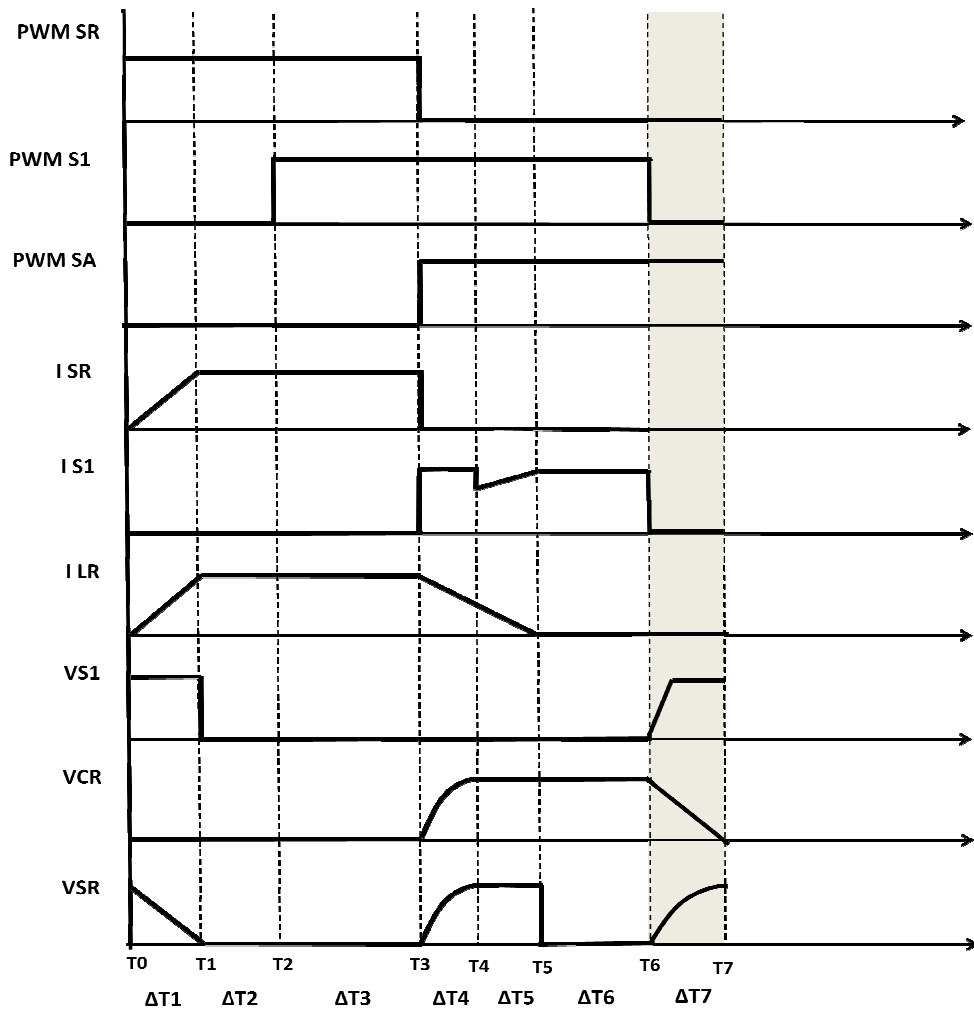
$$\frac{d v_{CR}(t)}{dt} = \frac{i_{L1} + i_{L2}}{CR} \quad (4.76)$$

$$v_{CR}(t) = v_{cr\text{máx}} = v_{out} \quad (4.77)$$

4.7 SÉTIMA ETAPA (ΔT_7)

Na sexta etapa existe o decrescimento linear da tensão em C_r .

Figura 4.7 - Formas de onda da sétima etapa (ΔT_7)



Fonte: o próprio autor

Sendo assim as equações que descreve esta etapa são:

$$\Delta T_7 = T_7 - T_6 \quad (4.78)$$

$$i_{LR}(t) = 0 \quad (4.79)$$

$$i_{CR} = CR \frac{dv_{CR}}{dt} \quad (4.80)$$

Os valores iniciais de tensão e corrente em CR e LR são respectivamente v_{out} e 0.

$$v_{CR}(t) = \frac{1}{CR} \int i_{CR} dt \quad (4.81)$$

$$v_{CR}(t) = -\frac{1}{CR} \int i_{L2} dt \quad (4.82)$$

$$v_{CR}(t) = -\frac{i_{L2}}{CR} t + k \quad (4.83)$$

A constante k é determinada na equação (4.83) é determinada com base em $t = t7$ a tensão $v_{CR} = v_{máx}$, portanto:

$$k = v_{máx} = v_{out} \quad (4.84)$$

Substituindo (4.84) em (4.78) tem-se:

$$v_{CR} = v_{máx} - \frac{i_{L2}}{CR} t \quad (4.85)$$

Como em $t = T7$ a tensão no capacitor CR é nula pode-se determinar $\Delta T7$ através de (4.85) e (4.78).

$$0 = V_{máx} - \frac{i_{L2}}{CR} \Delta T7 \quad (4.86)$$

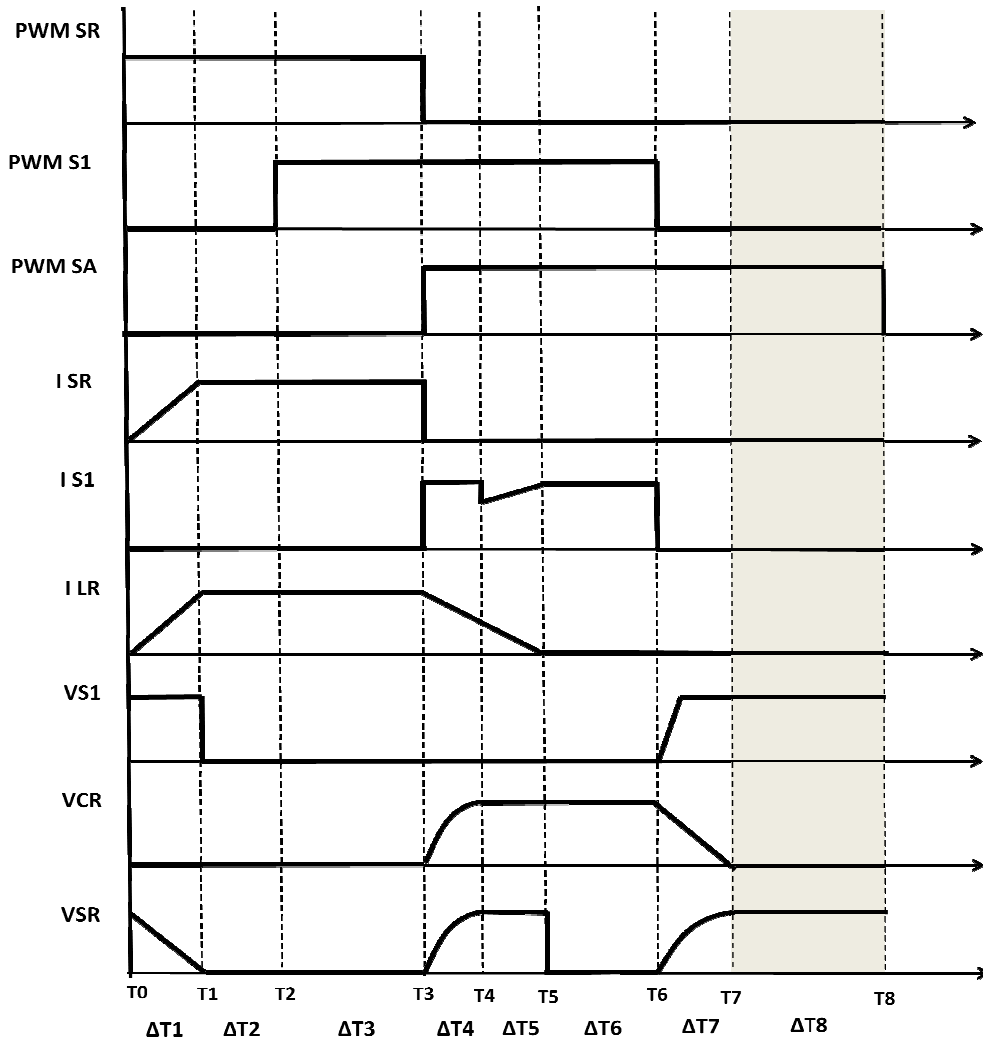
$$\Delta T7 = \frac{v_{máx} CR}{i_{L2} LR} \quad (4.87)$$

$$\Delta T7 = \frac{1}{\alpha \omega_r} \quad (4.88)$$

4.8 OITAVA ETAPA

Etapa de transferência de energia.

Figura 4.8 - Formas de onda da oitava etapa (ΔT_8)



Fonte: o próprio autor

As equações que mostram o comportamento de tensão e corrente nesse instante são:

$$\Delta T_8 = T_8 - T_7 \quad (4.89)$$

$$i_{LR} = 0 \quad (4.90)$$

$$v_{cr} = 0 \quad (4.91)$$

$$v_{s1} = v_{out} \quad (4.92)$$

4.9 CONCLUSÕES

No capítulo foi mostrado matematicamente às etapas de funcionamento do conversor, onde foram descritas e equacionadas as principais formas de ondas do conversor bem como determinados os intervalos de tempo em cada etapa em relação a um ciclo de chaveamento. Além disso, apresenta de forma gráfica essas ondas teóricas, a fim de facilitar a compreensão do funcionamento do conversor.

5 EQUACIONAMENTO DOS VALORES MÉDIOS E EFICAZ

Para que se possam dimensionar de forma precisa os componentes semicondutores como: Mosfet e diodos serão realizados no presente capítulo os cálculos dos valores de corrente média e eficaz a qual os mesmo serão submetidos, esses cálculos será realizado com base nas etapas qualitativa e quantitativa já estudada nos capítulos anteriores.

5.1 CHAVE PRINCIPAL S1

Na figura 5.1 pode-se observar em detalhe o comportamento da corrente na chave principal (S1) do conversor para um ciclo de chaveamento.

Onde:

$$DCS1 = \frac{T_6 - T_3}{T_s} = \frac{\Delta T_4 + \Delta T_5 + \Delta T_6}{\Delta T_s} \quad (5.01)$$

é a razão cíclica em relação ao tempo em que a chave principal (S1) conduz e o tempo total de um ciclo.

Para desenvolver o cálculo da corrente em S1 leva-se em consideração apenas o tempo relacionado aos momentos de condução como pode ser observado abaixo:

Quarta Etapa:

$$i_{S1} = i_{L1} + i_{L2} \quad (5.02)$$

Quinta Etapa:

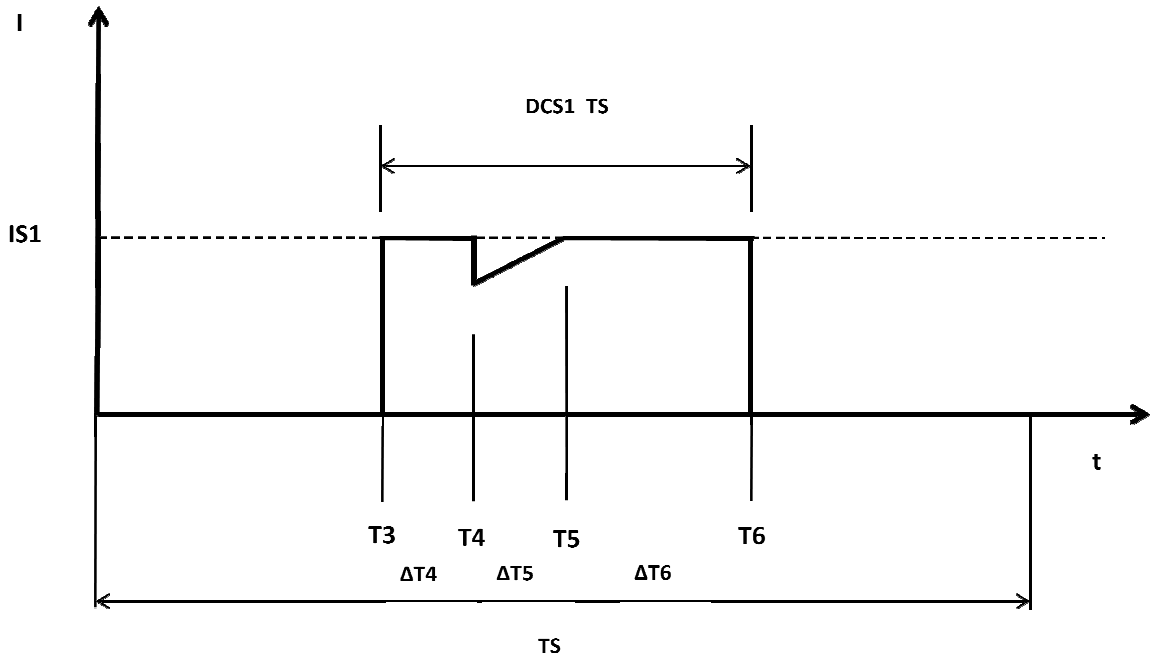
$$i_{S1} = i_{L1} + i_{L2} - i_{LR} \quad (5.03)$$

$$i_{S1} = i_{L1} + i_{L2} - \frac{i_{L2}}{\alpha} \sqrt{\alpha^2 - 1} + \frac{v_{out}}{LR} \quad (5.04)$$

Sexta etapa:

$$i_{S1} = i_{L1} + i_{L2} \quad (5.05)$$

Figura 5.1 - Forma de onda da corrente em S1



Fonte: o próprio autor.

5.1.1 Corrente Média S1

Aplicando o conceito de corrente média nas equações 5.02, 5.04 e 5.05 e somando-se seus valores, tem-se:

$$i_{\Delta T4med} = \frac{1}{T} \left\{ \int_0^{\Delta T4} i_{L1} + i_{L2} dt \right\} \quad (5.06)$$

$$i_{\Delta T5med} = \frac{1}{T} \left\{ \int_0^{\Delta T5} \left(i_{L1} + i_{L2} - \frac{i_{L2}}{\alpha} \sqrt{\alpha^2 - 1} + \frac{v_{out}}{LR} \right) dt \right\} \quad (5.07)$$

$$i_{\Delta T6med} = \frac{1}{T} \left\{ \int_0^{\Delta T6} i_{L1} + i_{L2} dt \right\} \quad (5.08)$$

$$i_{S1med} = i_{\Delta T4med} + i_{\Delta T5med} + i_{\Delta T6med} \quad (5.09)$$

As incógnitas dos limites das integrais $\Delta T4$, $\Delta T5$ já foi parametrizada no capítulo anterior, porém mostrado novamente em 5.10 e 5.11. Já o quinto intervalo é dado pela equação 5.12.

$$\Delta T4 = \frac{1}{\omega_R} \arcsen\left(\frac{1}{\alpha}\right) \quad (5.10)$$

$$\Delta T5 = \frac{1}{\omega_R} \sqrt{\alpha^2 - 1} \quad (5.11)$$

$$\Delta T6 = D_{CS1} - \Delta T4 - \Delta T5 \quad (5.12)$$

Desenvolvendo a equação 5.09 obtém a expressão 5.13 na qual representa a equação parametrizada da corrente média sobre a chave S1.

$$\frac{I_{S1med}}{I_{L1} + I_{L2}} = D_{CS1} - \frac{F_s(\alpha^2 - 1)}{2\alpha\omega_R} \quad (5.13)$$

5.1.2 Corrente eficaz S1

A corrente eficaz na chave principal (S1) é calculada utilizando a equação (5.14).

$$I_{ef}^2 = \frac{1}{T_S} \int_0^{T_S} i(t)^2 \quad (5.14)$$

Substituindo os valores das correntes nos respectivos intervalos de tempos.

$$\begin{aligned} I_{efS1}^2 = & \left\{ \frac{1}{T_S} \int_0^{\Delta t3} (i_{L1} + i_{L2})^2 dt \right. \\ & + \int_0^{\Delta t4} \left[\left(i_{L1} + i_{L2} - \frac{i_{L2}}{\alpha} \sqrt{\alpha^2 - 1} + \frac{v_{out}}{LR} \right) \right]^2 dt \\ & \left. + \int_0^{\Delta t5} (i_{L1} + i_{L2})^2 dt \right\} \quad (5.15) \end{aligned}$$

Resolvendo a equação acima utilizando 5.10, 5.11 e 5.12, chega-se em:

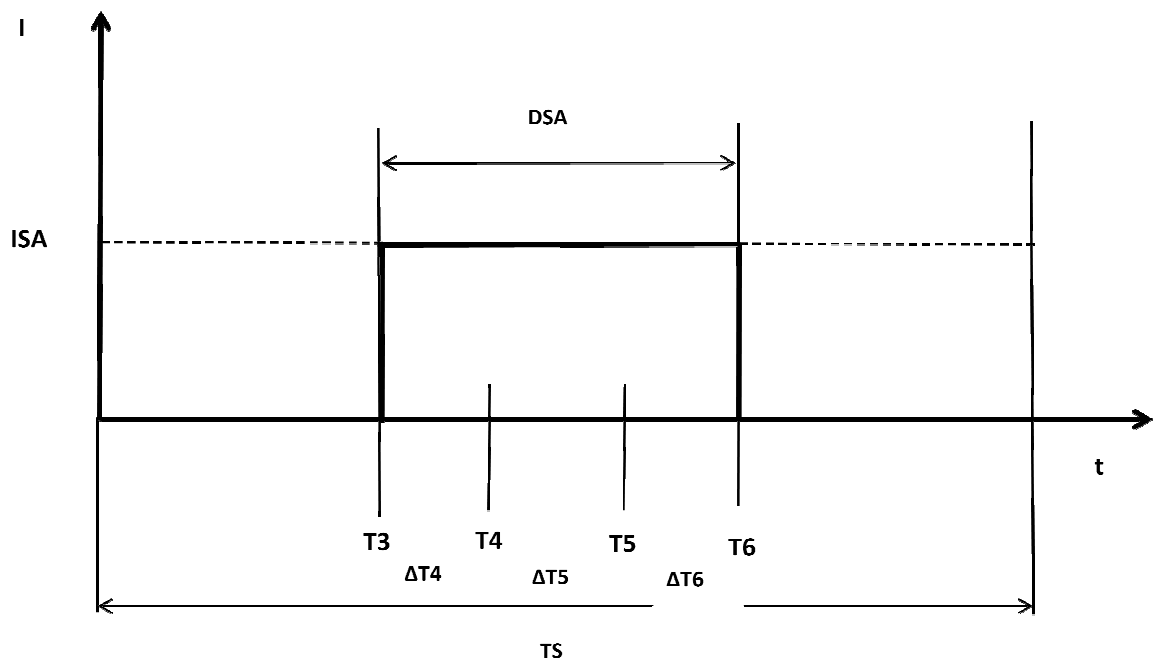
$$\frac{I_{efS1}^2}{(i_{L1} + i_{L2})^2} = D_{CS1} + \frac{F_S(\alpha^2 - 1)}{\omega_R} \left(\frac{\sqrt{\alpha^2 - 1}}{3\alpha^2} - \frac{1}{\alpha} \right) \quad (5.16)$$

$$\frac{I_{efS1}}{(i_{L1} + i_{L2})} = \sqrt{D_{CS1} + \frac{F_S(\alpha^2 - 1)}{\omega_R} \left(\frac{\sqrt{\alpha^2 - 1}}{3\alpha^2} - \frac{1}{\alpha} \right)} \quad (5.17)$$

5.2 CHAVE AUXILIAR SA

Na figura 5.2 é visualizada a forma de onda da corrente na chave auxiliar.

Figura 5.2 - Forma de onda da corrente em SA



Fonte: o próprio autor

Pode-se observar que a corrente na chave é considerada constante, sendo que a mesma é igual a corrente em L1.

$$i_{SA} = i_{L1} \quad (5.18)$$

O momento em que SA conduz é o mesmo da chave principal dessa forma têm-se os limites de tempo abaixo:

$$\Delta T4 = \frac{1}{\omega_R} \arcsen\left(\frac{1}{\alpha}\right) \quad (5.19)$$

$$\Delta T5 = \frac{1}{\omega_R} \sqrt{\alpha^2 - 1} \quad (5.20)$$

$$\Delta T6 = D_{CS1} - \Delta T4 - \Delta T5 \quad (5.21)$$

5.2.1 Corrente Média SA

Utilizando a equação base da corrente média e utilizando os dados fornecido pela figura 5.2 obteve-se:

$$i_{medSA} = \frac{1}{T} \left[\int_0^{\Delta t_3} i_{L1} dt + \int_0^{\Delta t_4} i_{L1} dt + \int_0^{\Delta t_5} i_{L1} dt \right] \quad (5.22)$$

Substituindo os valores de Δt_3 , Δt_4 e Δt_5 na integral e resolvendo a mesma chega-se em:

$$i_{medSA} = i_{L1} \left[\frac{1}{\omega_R} \arcsen\left(\frac{1}{\alpha}\right) + \frac{1}{\omega_R} \sqrt{\alpha^2 - 1} + D_{SA} - \frac{1}{\omega_R} \arcsen\left(\frac{1}{\alpha}\right) - \frac{1}{\omega_R} \sqrt{\alpha^2 - 1} \right] \quad (5.23)$$

$$\frac{i_{medSA}}{i_{L1}} = D_{SA} \quad (5.24)$$

5.2.2 Corrente eficaz SA

Semelhantemente à corrente média a eficaz e calculada através de integrais, porém com características próprias como pode ser observado no desenvolvimento dos cálculos abaixo:

$$i_{efSA}^2 = \frac{1}{T_s} \left[\int_0^{\Delta t_4} i_{L1}^2 dt + \int_0^{\Delta t_5} i_{L1}^2 dt + \int_0^{\Delta t_6} i_{L1}^2 dt \right] \quad (5.25)$$

$$\frac{i_{efSA}^2}{i_{L1}^2} = D_{SA} \quad (5.26)$$

$$\frac{i_{efSA}}{i_{L1}} = \sqrt{D_{SA}} \quad (5.27)$$

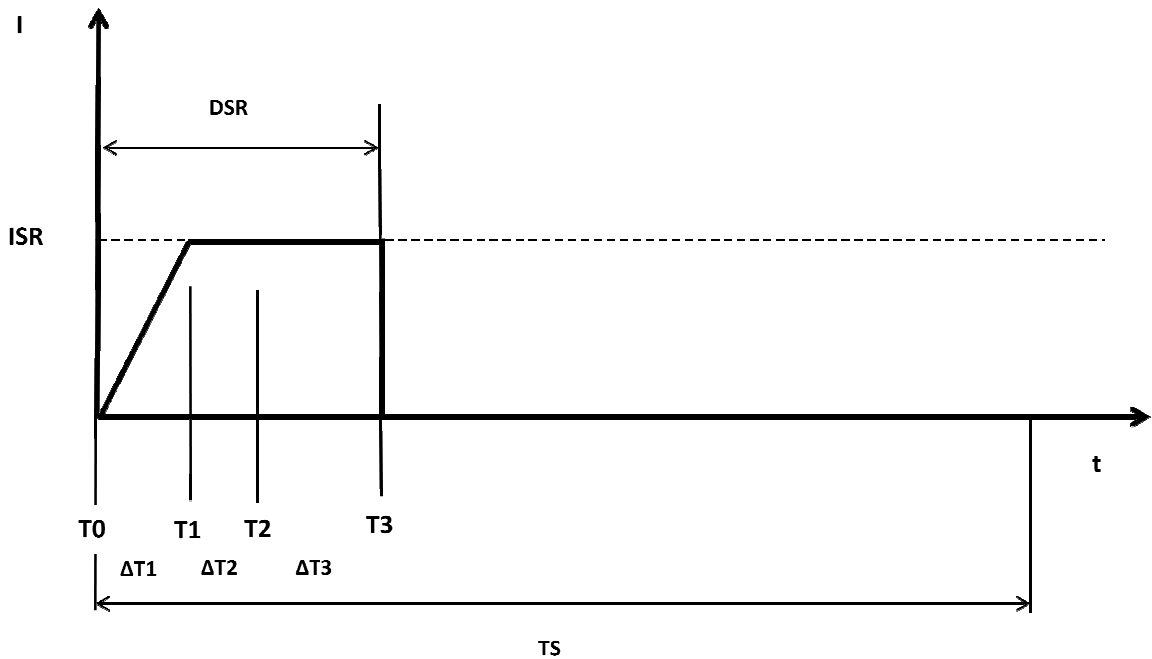
5.3 DIODO D2

O diodo D2 é utilizado para evitar que haja um curto circuito entre os dois boost que formam o boost quadrático, como ele está em série com a chave auxiliar a mesma corrente que passa por ele também passa pela chave, dessa forma podem-se considerar os mesmo valores de corrente média e eficaz de SA para o diodo D2.

5.4 CHAVE RESSONANTE SR

Na figura (5.3) encontra-se o comportamento da corrente na chave ressonante, ao analisá-la observa-se duas etapas distintas para a corrente, sendo a primeira Δ_{T1} onde existe um crescimento linear e a segunda $\Delta_{T2} + \Delta_{T3}$ que por sua vez apresentam uma estabilidade sendo o valor da mesma igual a corrente no indutor L2 até que a chave SR passe do estado de condução para o de bloqueio.

Figura 5.3 - Forma de onda da corrente em SR



Fonte: o próprio autor

Os intervalos de duração são mostrados nas equações abaixo:

$$\Delta_{t1} = \frac{\alpha}{\omega_R} \quad (5.28)$$

$$\Delta_{t2} + \Delta_{t3} = t_3 - \Delta_{t1} = D_{SR} T_s - \frac{\alpha}{\omega_R} \quad (5.29)$$

Onde:

$$D_{SR} = \frac{t_3 - t_0}{T_s} = \frac{(\Delta_{t1} + \Delta_{t2} + \Delta_{t3})}{T_s} \quad (5.30)$$

é a razão ciclica referente ao tempo de condução da chave ressonante SR.

5.4.1 Corrente Média SR

Para o cálculo da corrente média novamente foi utilizada a equação base de corrente média, e substituída na mesma a equação das funções que geram as formas de ondas da corrente na chave ressonante.

$$I_{SRmed} = \frac{1}{T_s} \left[\int_0^{\Delta t_1} \frac{v_{out}}{L_R} dt + \int_0^{\Delta t_2} i_{L2} dt \right] \quad (5.31)$$

$$I_{SRmed} = \frac{1}{T_s} \left[\frac{v_{out}}{L_R} \frac{\alpha^2}{2} + i_{L2} D_{SR} T_s - \frac{\alpha}{\omega_R} \right] \quad (5.32)$$

$$\frac{I_{SRmed}}{i_{L2}} = \frac{1}{T_s} \left[\frac{1}{\omega_R} \frac{\alpha}{2} + D_{SR} T_s - \frac{\alpha}{\omega_R} \right] \quad (5.33)$$

$$\frac{I_{SRmed}}{i_{L2}} = D_{SR} - \frac{F_s \alpha}{2\omega_R} \quad (5.34)$$

5.4.2 Corrente eficaz SR

Através da identificação da função representada na figura 5.3 e utilizando as equações (5.28) e (5.29) e substituindo as mesmas na equação (5.14) pode ser calculada a corrente eficaz.

$$I_{efSR}^2 = \frac{1}{T_s} \left[\int_0^{\frac{\alpha}{\omega_R}} \left(\frac{v_{out}}{L_R} t \right)^2 dt + \int_0^{D_{SR} T_s - \frac{\alpha}{\omega_R}} i_{L2}^2 dt \right] \quad (5.35)$$

$$I_{efSR}^2 = \frac{1}{T_s} \left[\frac{v_{out}^2}{L_R^2} \frac{\alpha^2}{3\omega_R^3} + i_{L2}^2 D_{SR} T_s - i_{L2}^2 \frac{\alpha}{\omega_R} \right] \quad (5.36)$$

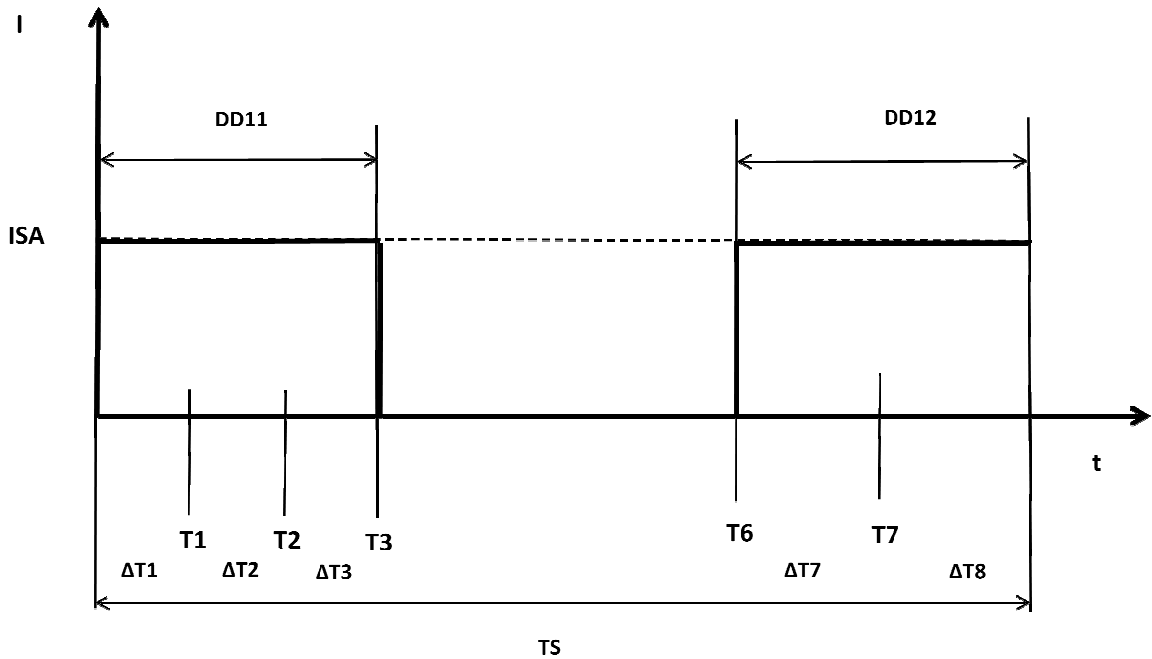
$$\frac{I_{efSR}^2}{i_{L2}^2} = D_{SR} - \frac{2F_s \alpha}{3\omega_R} \quad (5.37)$$

$$\frac{I_{efSR}}{i_{L2}} = \sqrt{D_{SR} - \frac{2F_s \alpha}{3\omega_R}} \quad (5.38)$$

5.5 DIODO D1

Na figura (5.4) é possível observar a forma de onda da corrente dessa vez no diodo D1, através dele serão analisadas os parâmetros para o cálculo das correntes.

Figura 5.4 - Forma de onda da corrente no diodo D1



Fonte: o próprio autor

Para calcular a corrente eficaz e média no diodo d1 foi considerado que pelo mesmo passa um corrente constante e igual a corrente em L1, dessa forma:

$$i_{D1} = i_{L1} \quad (5.39)$$

O diodo conduz em dois momentos dentro de um ciclo, onde esses tempos de condução foram considerados como D_{D11} e D_{D12} estes dois momentos é interrompido quando a chave principal entra em condução.

Os intervalos de tempo para D_{D11} :

$$\Delta t_1 = \frac{\alpha}{\omega_R} \quad (5.40)$$

$$\Delta t_2 + \Delta t_3 = T_3 - \Delta t_1 = D T_S - \frac{\alpha}{\omega_R} \quad (5.41)$$

E para D_{D12} :

$$\Delta t_7 = \frac{1}{\alpha \omega_R} \quad (5.42)$$

$$\Delta t_8 = t_8 - t_7 = (1 - D)T_s - \Delta t_6 = (1 - D)T_s - \frac{1}{\alpha \omega_R} \quad (5.43)$$

5.5.1 Corrente Média D1

Substituindo os valores adquiridos acima na equação base de cálculo da corrente média chega-se em:

$$i_{medD1} = \frac{1}{T} \left[\int_0^{\Delta t_1} i_{L1} dt + \int_0^{\Delta t_2 + \Delta t_3} i_{L1} dt + \int_0^{\Delta t_7} i_{L1} dt + \int_0^{\Delta t_8} i_{L1} dt \right] \quad (5.44)$$

$$i_{medD1} = i_{L1} \left[\left(\frac{\alpha}{\omega_R} \right) + (DT_s) - \left(\frac{\alpha}{\omega_R} \right) + \left(\frac{1}{\alpha \omega_R} \right) + ((1 - D)T_s) - \left(\frac{1}{\alpha \omega_R} \right) \right] \quad (5.45)$$

$$\frac{i_{medD1}}{i_{L1}} = (1 - D) \quad (5.46)$$

5.5.2 Corrente Eficaz D1

Semelhantemente ao cálculo da corrente eficaz nos semicondutores anteriores, abaixo encontra-se o cálculo da corrente eficaz em D1.

$$i_{medD1}^2 = \frac{1}{T} \left[\int_0^{\Delta t_1} i_{L1}^2 dt + \int_0^{\Delta t_2 + \Delta t_3} i_{L1}^2 dt + \int_0^{\Delta t_7} i_{L1}^2 dt + \int_0^{\Delta t_8} i_{L1}^2 dt \right] \quad (5.47)$$

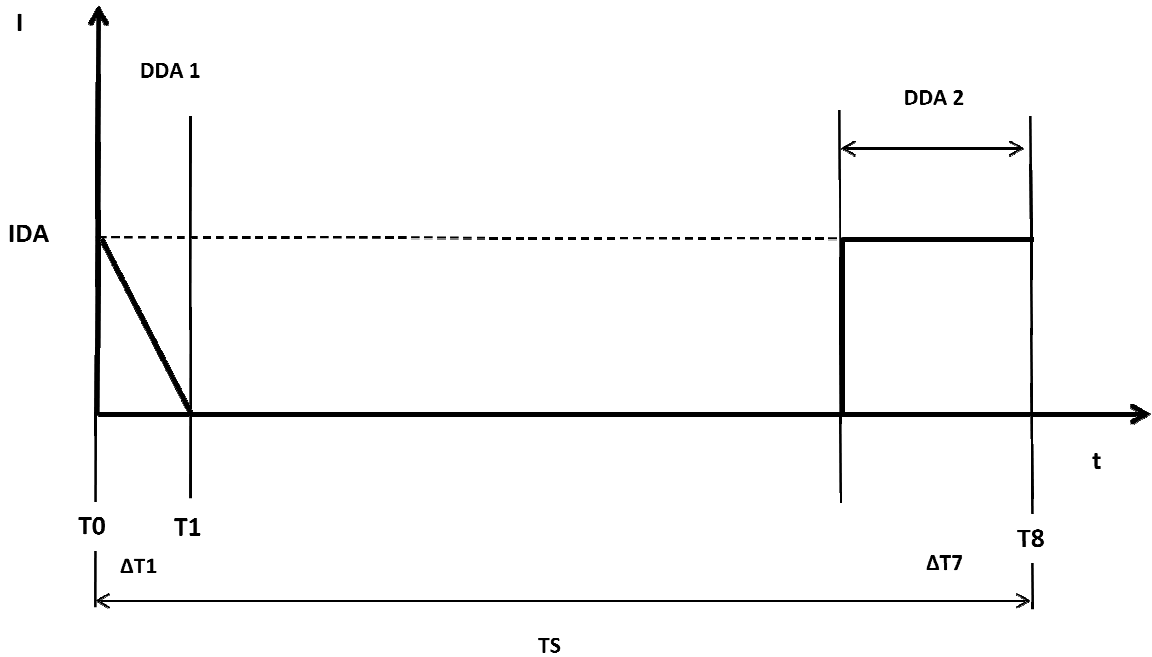
$$i_{medD1}^2 = i_{L1}^2 \left[\left(\frac{\alpha}{\omega_R} \right) + (DT_s) - \left(\frac{\alpha}{\omega_R} \right) + \left(\frac{1}{\alpha \omega_R} \right) + ((1 - D)T_s) - \left(\frac{1}{\alpha \omega_R} \right) \right] \quad (5.48)$$

$$\frac{i_{medD1}}{i_{L1}} = \sqrt{(1 - D)} \quad (5.49)$$

5.6 DIODO DA

Como pode ser observado na figura 5.5 o diodo DA conduz em dois momentos distintos dentro de um ciclo de chaveamento sendo o primeiro em ΔT_1 e o segundo em ΔT_8 .

Figura 5.5 - Forma de onda da corrente no diodo DA



Fonte: o próprio autor

O tempo de duração de cada etapa do diodo DA é mostrado nas equações 5.50 e 5.51, as quais serão utilizadas na determinação das correntes médias e eficaz do mesmo.

$$\Delta_{t1} = \frac{\alpha}{\omega_R} \quad (5.50)$$

$$\Delta_{t8} = t_8 - t_7 = (1 - D)T_s - \Delta_{t6} = (1 - D)T_s - \frac{1}{\alpha\omega_R} \quad (5.51)$$

5.6.1 Corrente Média DA

Aplicando os valores de (5.50) e (5.51) na equação que define o valor médio da corrente em DA tem-se:

$$i_{medDA} = \frac{1}{T_s} \left[\int_0^{\frac{\alpha}{\omega_R}} \left(i_{L2} - \frac{v_{out}}{LR} t \right) dt + \int_0^{(1-D)T_s - \frac{1}{\alpha\omega_R}} i_{L2} dt \right] \quad (5.52)$$

$$i_{medDA} = \frac{1}{T_s} \left[\frac{\alpha}{\omega_R} i_{L2} - \frac{v_{out}}{LR} \frac{\alpha^2}{2\omega_R^2} + i_{L2} \left((1-D)T_s - \frac{1}{\alpha\omega_R} \right) \right] \quad (5.53)$$

$$i_{medDA} = \frac{1}{T_s} \left[\frac{\alpha}{2\omega_R} i_{L2} + i_{L2} \left((1-D)T_s - \frac{1}{\alpha\omega_R} \right) \right] \quad (5.54)$$

$$\frac{i_{medDA}}{i_{L2}} = (1-D) + \frac{Fs}{\omega_R} \left(\frac{\alpha^2 - 1}{2\alpha} \right) \quad (5.55)$$

5.6.2 Corrente eficaz DA

Também se utilizando de procedimento semelhante ao da corrente média é possível determinar a corrente eficaz.

$$i_{efDA}^2 = \frac{1}{T_s} \left[\int_0^{\frac{\alpha}{\omega_R}} \left(i_{L2} - \frac{v_{out}}{LR} t \right)^2 dt + \int_0^{(1-D)T_s - \frac{1}{\alpha\omega_R}} i_{L2}^2 dt \right] \quad (5.56)$$

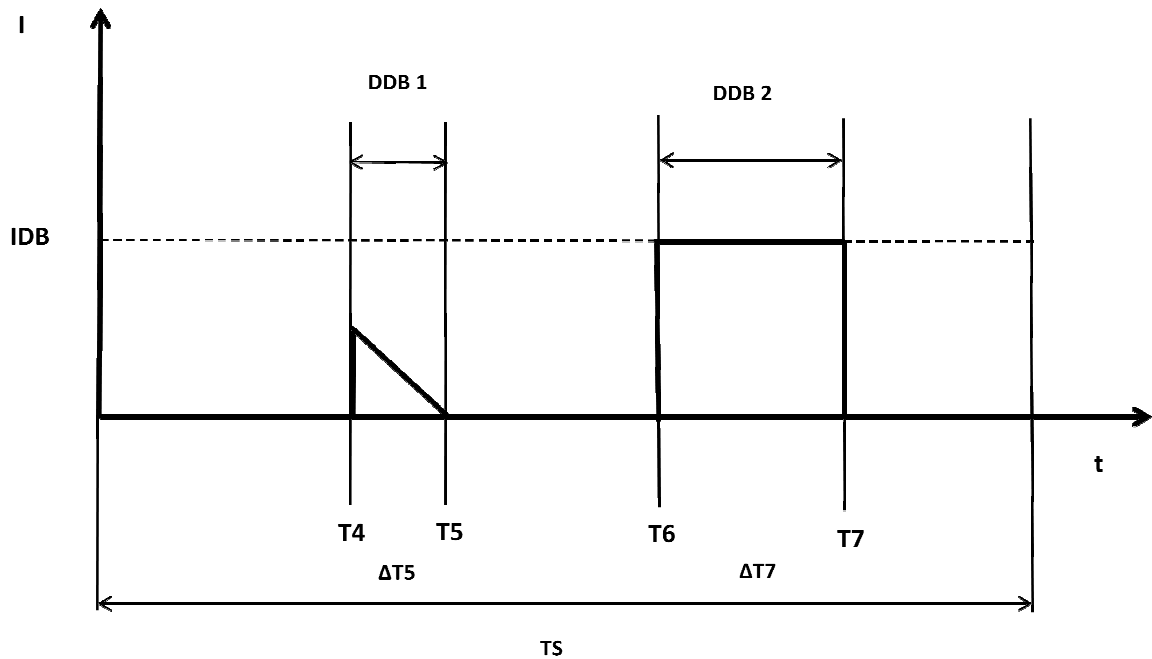
$$\frac{i_{efDA}^2}{i_{L2}^2} = (1-D) + \frac{Fs}{\omega_R} \left(\frac{\alpha^2 - 3}{3\alpha} \right) \quad (5.57)$$

$$\frac{i_{efDA}}{i_{L2}} = \sqrt{(1-D) + \frac{Fs}{\omega_R} \left(\frac{\alpha^2 - 3}{3\alpha} \right)} \quad (5.58)$$

5.7 DIODO DB

A figura 5.6 demonstra o comportamento da corrente no diodo DB durante um ciclo de chaveamento. Esse diodo entra em condução em duas etapas distintas sendo a primeira ΔT_5 e a segunda ΔT_6 e abaixo se encontra as equações que ajudará no calculo da corrente média e eficaz.

Figura 5.6 - Forma de onda da corrente no diodo DB



Fonte: o próprio autor

$$i_{LR} = -\frac{v_{out}}{L_R} + \frac{i_{L2}}{\alpha} \sqrt{\alpha^2 - 1} \quad (5.59)$$

$$\Delta_{t5} = \frac{\sqrt{\alpha^2 - 1}}{\omega_R} \quad (5.60)$$

$$i_{CR} = I_{L2} \quad (5.61)$$

$$\Delta_{t7} = \frac{1}{\alpha \omega_R} \quad (5.62)$$

5.7.1 Corrente Média DB

Aplicando as equações acima na formula de definição do valor médio encontra-se o valor mostrado em 5.64.

$$i_{med} = \frac{1}{T_S} \left[\int_0^{\frac{\sqrt{\alpha^2 - 1}}{\omega_R}} \left(\frac{v_{out}}{L_R} t + \frac{i_{L2}}{\alpha} \sqrt{\alpha^2 - 1} \right) dt + \int_0^{\frac{1}{\alpha \omega_R}} i_{L2} dt \right] \quad (5.63)$$

$$\frac{i_{medDB}}{i_{L2}} = \frac{F_s}{\omega_R} \left(\frac{\alpha^2 + 1}{2\alpha} \right) \quad (5.64)$$

5.7.2 Corrente eficaz DB

Novamente para se determinar a corrente eficaz utiliza-se a equação (5.14), e o resultado da mesma para o diodo DB é indicado em 5.67.

$$i_{efDB}^2 = \frac{1}{T_s} \left[\int_0^{\frac{\sqrt{\alpha^2-1}}{\omega_R}} \left(\frac{v_{out}}{L_R} t + \frac{i_{L2}}{\alpha} \sqrt{\alpha^2-1} \right)^2 dt + \int_0^{\frac{1}{\alpha\omega_R}} i_{L2}^2 dt \right] \quad (5.65)$$

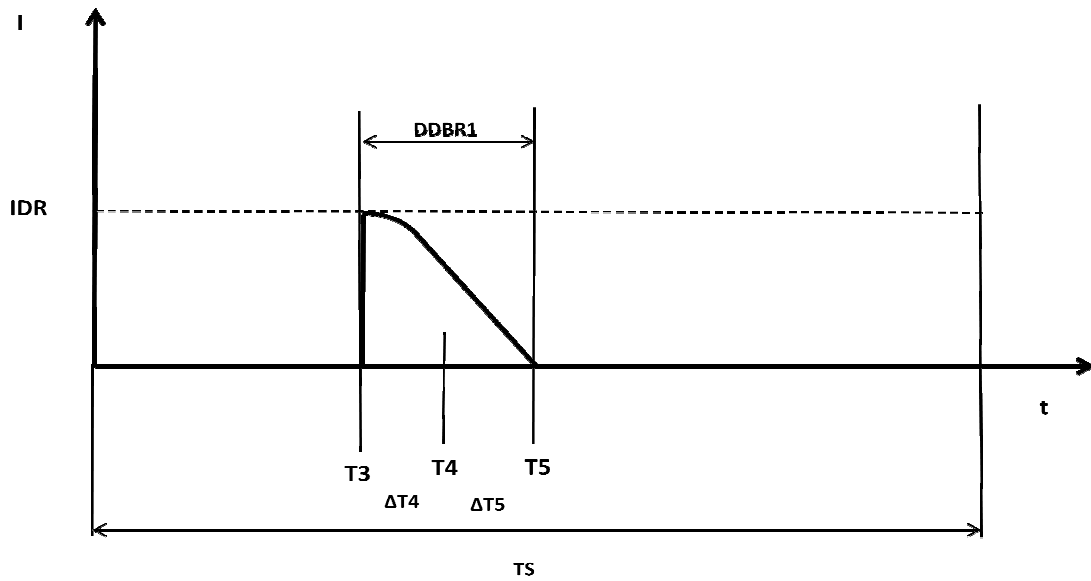
$$\frac{i_{efDB}^2}{i_{L2}^2} = \frac{F_s}{\omega_R} \left[\frac{(\alpha^2 - 1)\sqrt{\alpha^2 - 1} + 3\alpha}{3\alpha^2} \right] \quad (5.66)$$

$$\frac{i_{efDB}}{i_{L2}} = \sqrt{\frac{F_s}{\omega_R} \left[\frac{(\alpha^2 - 1)\sqrt{\alpha^2 - 1} + 3\alpha}{3\alpha^2} \right]} \quad (5.67)$$

5.8 Diodo DR

A figura (5.7) mostra o comportamento da corrente no diodo DR para um ciclo de chaveamento.

Figura 5.7 - Forma de onda da corrente no Diodo DR



Fonte: o próprio autor

Etapa 3:

$$\Delta t_3 = \frac{\text{arc sen } \frac{1}{\alpha}}{\omega_R} \quad (5.68)$$

Etapa 4:

$$\Delta t_4 = \frac{\sqrt{\alpha^2 - 1}}{\omega_R} \quad (5.69)$$

5.8.1 Corrente Média DR

O Valor da corrente média no diodo DR é mostrado na equação 5.71.

$$i_{medDR} = \frac{1}{T_S} \int_0^{\frac{\text{arcsen} \frac{1}{\alpha}}{\omega_R}} i_{L2} \cos \omega_r dt + \int_0^{\frac{\sqrt{\alpha^2 - 1}}{\omega_R}} \left(\frac{v_{out}}{L_R} t + \frac{i_{L2}}{\alpha} \sqrt{\alpha^2 - 1} \right) \quad (5.70)$$

$$\frac{i_{medDR}}{i_{L2}} = \frac{F_s}{2\omega_R} \left(\alpha + \frac{1}{\alpha} \right) \quad (5.71)$$

5.8.2 Corrente Eficaz DR

Um procedimento semelhante aquele usado no cálculo da corrente média é utilizado para o cálculo da corrente eficaz, e o resultado é mostrado em (5.74).

$$i_{efDR}^2 = \frac{1}{T_s} \left[\int_0^{\frac{\arcsen\frac{1}{\alpha}}{\omega_R}} i_{L2}^2 \cos^2 \omega_R t dt + \int_0^{\frac{\sqrt{\alpha^2-1}}{\omega_R}} \left(-\frac{v_{out}}{L_R} t + \frac{i_{L2}}{\alpha} \sqrt{\alpha^2-1} \right)^2 dt \right] \quad (5.72)$$

$$\frac{i_{efDR}^2}{i_{L2}^2} = \frac{F_s}{\omega_s} \left[\frac{\arcsen\frac{1}{\alpha}}{2} + \frac{2\sqrt{\alpha^2-1}}{4\alpha^2} + \frac{(\alpha^2-1)\sqrt{\alpha^2-1}}{3\alpha^2} \right] \quad (5.73)$$

$$\frac{i_{efDR}}{i_{L2}} = \sqrt{\frac{F_s}{\omega_s} \left[\frac{\arcsen\frac{1}{\alpha}}{2} + \frac{2\sqrt{\alpha^2-1}}{4\alpha^2} + \frac{(\alpha^2-1)\sqrt{\alpha^2-1}}{3\alpha^2} \right]} \quad (5.74)$$

5.9 CONCLUSÃO

O capítulo 5 foi utilizado para apresentar o desenvolvimento dos cálculos de valores médios e eficazes da corrente nos semicondutores presentes no circuito do conversor proposto neste trabalho, através das equações aqui apresentadas é possível conhecer os valores das corrente que serão aplicados nestes dispositivos para que os mesmos sejam adequados aos valores de projeto.

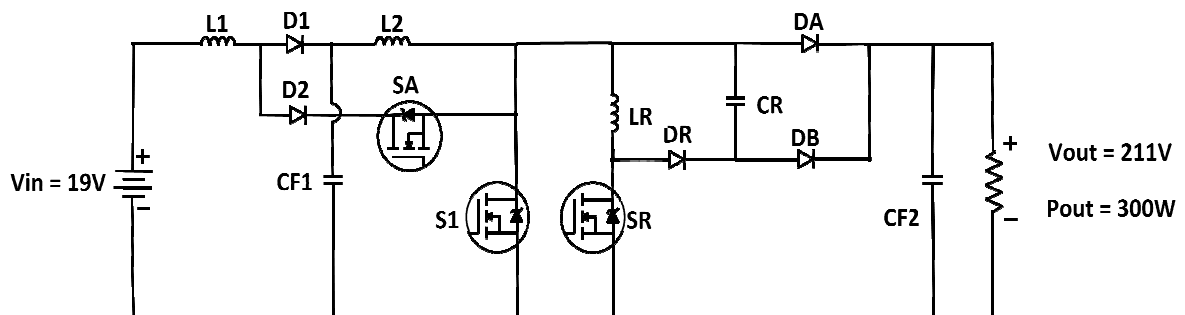
Já em relação à tensão aplicada nos terminais desses elementos como já foi visto no desenvolvimento teórico em nenhum dos semicondutores será exposta a um valor de tensão superior a tensão na carga (v_{out}) dessa forma a tensão de saída será tomada com base no dimensionamento desses dispositivos.

6 MÉTODOLOGIA DE PROJETO DO CONVERSOR

6.1 VALORES INICIAIS:

- $V_{In} = 19\text{ V}$
- $V_{out} = 211\text{ V}$
- $P_{out} = 300\text{ W}$
- $f = 100\text{ kHz}$

Figura 6.1 – Valores pré-definidos de projeto.



Fonte: o próprio autor

A tensão de entrada (V_{In}) do conversor elevador foi definida com sendo um valor comum utilizado no barramento CC dos geradores de energia eólico, além do que pode ser feito a analogia a tensão de saída do painel solar BWSM60M24 que possui uma tensão de saída máxima igual a 18V, fato esse que fará com que a simulação seja mais próxima de um caso real, já a tensão de saída (V_{out}) foi estipulada com um valor na qual o equipamento possa demonstrar sua capacidade de conversão, já que o mesmo é considerado um conversor com alto ganho de tensão, por sua vez a potência de saída (P_{out}) foi baseada em um valor que seria significativo para eletrônica de potência, mas que não fosse algo que dificultaria o projeto e a montagem do protótipo com altos valores nominais, e por fim para a frequência de chaveamento (f) que esta diretamente ligada à densidade de potência foi proposta um valor significativo, já que o circuito possui características que minimizam as perdas por alta frequência de chaveamento.

6.2 CÁLCULO DO RENDIMENTO DO CONVERSOR:

Como já foi explanado nos capítulos anteriores o conversor Boost Quadrático teve seu desenvolvimento baseado na associação de dois conversores Boost comuns em série, o que faz com que o rendimento final desse conversor seja calculado como o produto do rendimento em cada estágio de conversão, sendo eles o Boost I e o Boost II, como nos dois conversores elevadores comuns é aplicado o mesmo sinal de controle e programado o mesmo valor da razão cíclica dessa forma pode estipula-se um valor mínimo de rendimento igual para ambos (6.1) e (6.2).

$$\eta_{\text{Boost I}} = 0,95 \quad (6.1)$$

$$\eta_{\text{Boost II}} = 0,95 \quad (6.2)$$

$$\eta_{\text{Conversor}} = \eta_{\text{Boost I}} \times \eta_{\text{Boost II}} \quad (6.3)$$

$$\eta_{\text{Conversor}} = 0,9 \quad (6.4)$$

Como pode ser visto acima é calculado o rendimento final mínimo do conversor, vale lembrar que o mesmo está estritamente ligado com o rendimento em cada etapa de conversão, de forma geral é o produto do rendimento em cada boost (6.3), o que chega-se no valor final mostrado em (6.4).

6.2.1 Máxima potência de entrada do conversor:

Para determinar a potência de saída do conversor utiliza-se de uma técnica chamada de engenharia regressa, primeiro é determinado a potência que se deseja na saída (P_{out}) e com base no rendimento calculado em (6.4) é possível encontrar o valor da potência de entrada através da expressão (6.5), dessa forma já se trabalha com um valor de potência que apesar das perdas ao longo do processo de conversão atinja o valor nominal esperado na saída.

$$P_{\text{In}} = \frac{P_{\text{out}}}{\eta_{\text{Conversor}}} \quad (6.5)$$

$$P_{\text{In}} = \frac{300\text{W}}{0,9} \quad (6.6)$$

$$P_{In} = 333,3W \quad (6.7)$$

Como o rendimento do conversor é o produto do rendimento no estágio I e II dessa forma o final acaba sendo abaixo do rendimento individual de cada etapa, portanto a potência de entrada necessária para que se atinja o valor acaba sendo alta, porém são valores a níveis comerciais que podem ser atingido facilmente inclusive pelas células fotovoltaicas.

6.3 CORRENTE DE SAÍDA DO CONVERSOR:

A corrente eficaz de saída do conversor é calculado através da expressão (6.8), onde a potência e a tensão de saída já foram estipuladas nos valores iniciais do projeto, fazendo a divisão da potencia pela tensão (6.9) encontra-se o valor indicado em (6.10).

$$I_{out} = \frac{P_{out}}{V_{out}} \quad (6.8)$$

$$I_{out} = \frac{300W}{211V} \quad (6.9)$$

$$I_{out} = 1,42 A \quad (6.10)$$

6.4 GANHO EM CADA ESTÁGIO:

A fim de calcular as correntes de entrada e tensões em cada Boost é necessário primeiramente identificar o ganho que cada estágio fornecerá ao sistema, como já foi mostrado na fundamentação teórica o ganho quadrático que essa topologia fornece é proveniente da multiplicação do ganho individual de cada conversor (6.11).

$$G_Q = G_{B1} \cdot G_{B2} \quad (6.11)$$

Sendo que o ganho individual de cada conversor tem relação com o ganho quadrático mostrado em (6.12).

$$G_{B1} = G_{B2} = \sqrt{G_Q} \quad (6.12)$$

Também se pode dizer que o ganho é a diferença entre a tensão de entrada e a tensão de saída (6.13) que são informações que já foram determinadas, esses dados possibilitam determinar o ganho quadrático do conversor (6.14) e o ganho em cada boost (6.15).

$$G_Q = \frac{V_{out}}{V_{in}} \quad (6.13)$$

$$G_Q = 11,11 \quad (6.14)$$

$$G_{B1} = G_{B2} = 3,33 \quad (6.15)$$

6.5 TENSÃO DE SAÍDA DO BOOST I:

A tensão de entrada do conversor Boost Quadrático passará pelo primeiro Boost e sofrerá uma elevação em seu valor nominal, esta elevação esta diretamente ligada ao ganho do Boost I. Dessa forma para o presente projeto a tensão que sairá do primeiro Boost será: a tensão de entrada V_{in} multiplicado pelo ganho do primeiro conversor (6.15) o que fornecerá um valor igual ao mostrado em (6.18).

$$V_1 = G_{B1} \cdot V_{in} \quad (6.16)$$

$$V_1 = 3,33 \times 19 \quad (6.17)$$

$$V_1 = 63,27V \quad (6.18)$$

Já se sabe que a tensão de saída do Boost II é a tensão do conversor Boost Quadrático, ou seja, é o mesmo V_{out} .

6.6 POTÊNCIA NA SAÍDA DO BOOST I:

A potência de saída do conversor Boost I dependerá do rendimento mínimo que foi estipulado em (6.1) e da potência desejada na saída do conversor Boost Quadrático, a expressão utilizada para esse cálculo é a (6.19).

$$P_1 = \frac{P_{out}}{\eta_{Boost I}} \quad (6.19)$$

$$P_1 = \frac{300}{0,95} \quad (6.20)$$

Dessa forma é possível identificar qual será a potência de saída do Boost I e que conseqüentemente será a potencia de entrada do Boost II, valor esse que é mostrado em (4.21).

$$P_1 = 315,78W \quad (4.21)$$

Também já se sabe que a potência de saída do Boost II é a mesma do Boost Quadrático, ou seja, o mesmo P_{out} .

6.7 CORRENTE DE SAÍDA DO BOOST I E ENTRADA DO CONVERSOR BOOST II:

Já a corrente de saída do Boost I que consecutivamente será a de entrada do Boost II é dada pela expressão (6.22), para esse cálculo a potência a ser utilizada é a da saída, ou seja, é considerado o rendimento do conversor, e a tensão é a da saída do Boost I (6.18). Dessa forma o valor obtido é mostrado em (6.24).

$$I_1 = \frac{P_1}{V_1} \quad (6.22)$$

$$I_1 = \frac{315,78W}{63,27V} \quad (6.23)$$

$$I_1 = 4,99A \quad (6.24)$$

6.8 CORRENTE DE ENTRADA DO CONVERSOR BOOST I E DO CONVERSOR BOOST QUADRÁTICO:

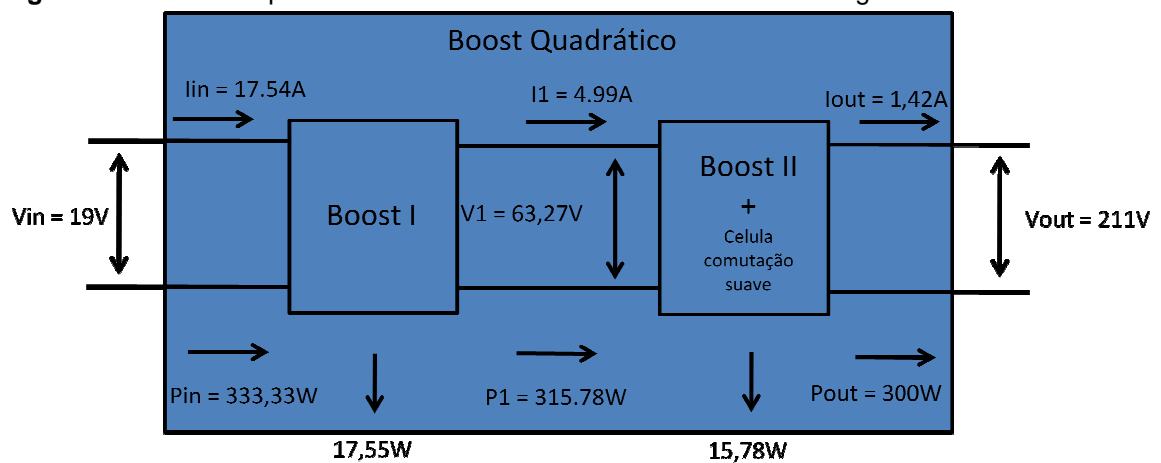
Para determinar a corrente de entrada do Boost I que é a corrente de entrada do Boost Quadrático utiliza-se da equação (6.25), o valor da tensão de entrada foi definido e o valor da potência de entrada foi calculado em (6.07), aplicando esses valores na formula a mesma indicará o valor de corrente mostrado em (6.27).

$$I_{in} = \frac{P_{in}}{V_{in}} \quad (6.25)$$

$$I_{in} = \frac{333,33}{19} \quad (6.26)$$

$$I_{in} = 17,54 A \quad (6.27)$$

Figura 6.2 – Fluxo de potência e valores de tensão e corrente intra-estágios.



Fonte: Dallamuta (2014)

6.9 RAZÃO CÍCLICA DO CONVERSOR:

A razão cíclica do conversor é o valor escalar da porcentagem de tempo em relação a um ciclo de chaveamento em que a chave S1 deve permanecer em condução para que a tensão de saída seja igual à desejada, para o cálculo da razão cíclica do conversor Boost Quadrático é utilizado a expressão (6.28), dessa forma é possível obter o valor de tempo em que o sinal PWM deve permanecer em nível lógico alto para acionar o MOSFET, isso se o mesmo for NPN, utilizando da expressão o valor da razão cíclica obtido é o mostrado em (6.30), esse valor não leva em consideração as perdas que possivelmente o conversor poderá ter.

$$D = 1 - \sqrt{\frac{V_{in}}{V_{out}}} \quad (6.28)$$

$$D = 1 - \sqrt{\frac{19}{211}} \quad (6.29)$$

$$D = 0,7 \quad (6.30)$$

6.10 RAZÃO CÍCLICA CONSIDERANDO AS PERDAS:

Como um conversor nunca terá um rendimento de 100%, ou seja, suas perdas de energia nunca serão nulas, essas perdas devem ser levadas em consideração, dessa forma o valor da razão cíclica considerando o rendimento pode ser calculado através da equação (6.31), que para o rendimento do conversor em questão apresentou o a razão cíclica dado em (6.33):

$$D = 1 - \sqrt{\eta_{\text{conversor}} \left(\frac{V_{in}}{V_{out}} \right)} \quad (6.31)$$

$$D = 1 - \sqrt{0,9 \left(\frac{19}{211} \right)} \quad (6.32)$$

$$D = 0,715 \quad (6.33)$$

6.11 DIMENSIONAMENTO DOS INDUTORES.

6.11.1 Ondulação de corrente no indutor:

O indutor é um elemento passivo capaz de armazenar e fornecer quantidades finitas de energia. Ao contrário de uma fonte ideal, eles não podem fornecer quantidades ilimitadas de energia ou manter o fornecimento de uma determinada potência média. O valor da indutância deve ser encontrada em função do ripple de corrente na mesma, para isso adota-se uma ondulação máxima do ripple de corrente de 3,5%, dessa forma em (6.34) tem-se o valor escalar que representa essa porcentagem.

$$\rho = 0,035 \quad (6.34)$$

Para calcular a variação máxima de corrente no indutor utiliza-se da expressão (6.35). Esse item é importante, pois dele depende os principais parâmetros do componente como o tamanho e o estresse de comutação nas chaves.

$$\Delta I_L = \rho \cdot I_{in} \quad (6.35)$$

1º Estágio.

Utilizando dos valores da corrente de entrada do conversor apontado em (6.27) e do valor escalar da porcentagem da ondulação da corrente no indutor é obtido através da expressão (6.35) o valor de máxima variação de corrente mostrado em (6.37).

$$\Delta I_L = 0,035 \times 17,54 \quad (6.36)$$

$$\Delta I_L = 0,6139^a \quad (6.37)$$

2º Estágio.

O cálculo da máxima variação de corrente na entrada do conversor Boost II é o mesmo utilizado no Boost I (6.34), apenas a corrente que é alterada para a corrente de entrada do Boost II, dessa forma o valor calculado é indicado em (6.40).

$$\Delta I_L = \rho \cdot I_{in} \quad (6.38)$$

$$\Delta I_L = 0,035 \times 4,99 \quad (6.39)$$

$$\Delta I_L = 0,17465^a \quad (6.40)$$

6.11.2 Cálculo dos indutores:

Após ter calculado o ΔI_L é possível calcular o valor da indutância dos componentes tanto do primeiro quanto do segundo estágio, para tal utiliza-se da equação (6.41), a equação leva em consideração o valor da tensão de entrada de cada estágio, a razão cíclica considerando as perdas de potência e a frequência de chaveamento do MOSFET, pode se perceber que quanto maior a frequência menor será essa indutância o que fará com que as dimensões dos indutores sejam também menores.

1º Estágio:

$$L1 = \frac{V_{in} \cdot D}{\Delta I \cdot f} \quad (6.41)$$

$$L1 = \frac{19 \times 0.71}{0,6139 \times 100000} \quad (6.42)$$

$$L1 = 219,74 \mu H \quad (6.43)$$

2º Estágio:

O cálculo da indutância de L2 é semelhante à de L1, porém com seus respectivos valores de tensão de entrada que foi calculado em (6.18) e máxima variação de corrente (6.40), aplicando esses valores em (6.44) obtém-se o resultado apresentado em (6.46).

$$L2 = \frac{V_1 \cdot D}{\Delta I \cdot f} \quad (6.44)$$

$$L2 = \frac{63,27 \times 0,71}{0,17465 \times 100000} \quad (6.45)$$

$$L2 = 2,57 \text{ mH} \quad (6.46)$$

6.12 DIMENSIONAMENTO DOS CAPACITORES DE FILTRO:

6.12.1 Ondulação da tensão nos capacitores:

Assim como nos indutores para os capacitores também é necessário arbitrar um valor para representar a variação de tensão no capacitor durante os ciclos de carga e descarga. Como foi feito no dimensionamento dos indutores, para o cálculo dos capacitores intermediários será considerado uma ondulação de tensão mínima de modo a compensar os efeitos sobre o conversor da sua carga não linear de saída. Assim valores máximos 0,5% de ondulação de tensão são admitidos.

Portanto aplicando esse valor na expressão (6.47) juntamente com o valor da tensão em cima desse capacitor que é a própria tensão de saída do primeiro estágio (6.18), obtém-se o valor da máxima variação de tensão nesse componente valor esse mostrado em (6.49).

$$\Delta VC = \sigma \cdot V_0 \quad (6.47)$$

$$\Delta VC = 0,05 \times 63,27 \quad (6.48)$$

$$\Delta VC = 3,16 \quad (6.49)$$

Após encontrar o ΔVC e reagrupando as equações pode-se determinar o valor da capacitância necessária para C_{f1} através da equação (6.50), lembrando que E é o valor da tensão de entrada do conversor, V_0 é a tensão no capacitor e I_0 a corrente de saída do conversor, ou melhor, a corrente que estará passando por esse capacitor no ciclo de armazenamento de energia.

$$C_{f1} = \left(\frac{I_0}{f \cdot \Delta VC} \right) \left(\frac{V_0 - E}{V_0} \right) \quad (6.50)$$

6.12.2 Cálculo da capacitância do filtro do boost I:

Substituindo os valores na equação (6.50) como mostra (6.51) chega-se no resultado apresentado em (6.53).

$$C_{f1} = \left(\frac{4,99}{100000 \times 0.599} \right) \left(\frac{63,27 - 19}{63,27} \right) \quad (6.51)$$

$$C_{f1} = (83,30 \text{ u})(0,699) \quad (6.52)$$

$$C_{f1} = 58,22 \text{ uH} \quad (6.53)$$

6.12.3 Cálculo da capacitância do filtro do boost II:

$$C_{f2} > \frac{D \cdot I_0}{\Delta V_c \cdot f} \quad (6.54)$$

$$C_{f2} > \frac{0.71 \times 1,42}{0.5 \times 100000} \quad (6.55)$$

$$C_{f2} > 20,164 \text{ uF} \quad (6.56)$$

6.13 DIMENSIONAMENTO DO CIRCUITO RESSONANTE

6.13.1 Determinando a frequência de ressonância:

Para determinar a frequência de ressonância deve-se utilizar da relação de frequência mostrada em (6.57) como a frequência do comando de chaveamento do conversor F_s é de 100 kHz a frequência de ressonância assumiu um alto valor mostrado em (6.59).

$$F_R = 12.5 \times F_s \quad (6.57)$$

$$F_R = 12.5 \times 100 \text{ KHz} \quad (6.58)$$

$$F_R = 1.25 \text{ MHz} \quad (6.59)$$

$$G = \frac{V_{out}}{V_{in}} = \frac{1}{1 - D - \frac{1}{T_s \times \omega_R} \times \left(-\alpha + \frac{1}{2 \times \alpha} \right)} \quad (6.60)$$

6.13.2 Cálculo do capacitor e indutor ressonante:

Para calcular a capacitância e a indutância dos componentes capacitivos e indutivos da célula ressonante utiliza-se da equação (6.61).

$$\omega_r = \frac{1}{\sqrt{LrCr}} = 2\pi FR \quad (6.61)$$

Reescrevendo a equação (6.61), tem-se:

$$\frac{1}{2\pi FR} = \sqrt{LrCr} \quad (6.62)$$

Substituindo (6.59) em (6.63) obtém-se:

$$\left(\frac{1}{2\pi FR}\right)^2 = LrCr \quad (6.63)$$

$$LrCr = 1,62 \times 10^{-14} \quad (6.64)$$

Sabendo que a corrente de entrada considerando a potência nominal do conversor é:

$$I_{in} = \frac{300}{19} = 15.78 A \quad (6.65)$$

E que o valor de α depende da escolha do projetista, que deve observar as particularidades do conversor em projeto para que assim possam ser conservadas as características PWM e haja uma redução nos picos de correntes nas chaves do mesmo. Adota-se:

$$\alpha = 1.15 \quad (6.66)$$

Pode se calcular a impedância do circuito ressonante através da expressão (6.67).

$$\alpha = \frac{I_{in}}{V_{out}} \times \sqrt{\frac{Lr}{Cr}} \quad (6.67)$$

Substituído os valores de α (6.66), I_{in} (6.65) e V_{out} na equação (6.67) obtém-se o valor de impedância mostrado em (6.71).

$$1.15 = \frac{15,78}{300} \times \sqrt{\frac{Lr}{Cr}} \quad (6.68)$$

$$1.15 = 0.0526 \times \sqrt{\frac{Lr}{Cr}} \quad (6.69)$$

$$\frac{1.15}{0.0526} = \sqrt{\frac{Lr}{Cr}} \quad (6.70)$$

$$Z_r = \sqrt{\frac{Lr}{Cr}} = 21,86\Omega \quad (6.71)$$

Resolvendo o sistema das equações acima se encontra a relação entre o capacitor e o indutor ressonante:

$$Lr = 21,86^2 \times Cr \quad (6.72)$$

$$Lr = 0,478 \times 10^3 \times Cr \quad (6.73)$$

$$Cr = \frac{1.62 \times 10^{-14}}{Lr} \quad (6.74)$$

Portanto:

$$Lr = 0,478 \times 10^3 \times \frac{1.62 \times 10^{-14}}{Lr} \quad (6.75)$$

$$Lr = \frac{7,74 \times 10^{-12}}{Lr} \quad (6.76)$$

$$Lr = \sqrt{7,74 \times 10^{-12}} \quad (6.77)$$

$$Lr = 2.78 \mu H \quad (6.78)$$

$$Cr = \frac{1.62 \times 10^{-14}}{2.78 \times 10^{-6}} \quad (6.79)$$

$$Cr = 5.82 nF \quad (6.80)$$

6.14 CONCLUSÕES

Neste capítulo foram realizados os cálculos necessários para o desenvolvimento do conversor em estudo no presente trabalho, com isso foi conhecido as grandezas das variáveis físicas para uma situação pré-determinada.

Dessa forma foi possível selecionar e dimensionar os componentes a serem utilizados na montagem do protótipo a fim de comprovar a teoria na prática.

7 RESULTADO DE SIMULAÇÕES

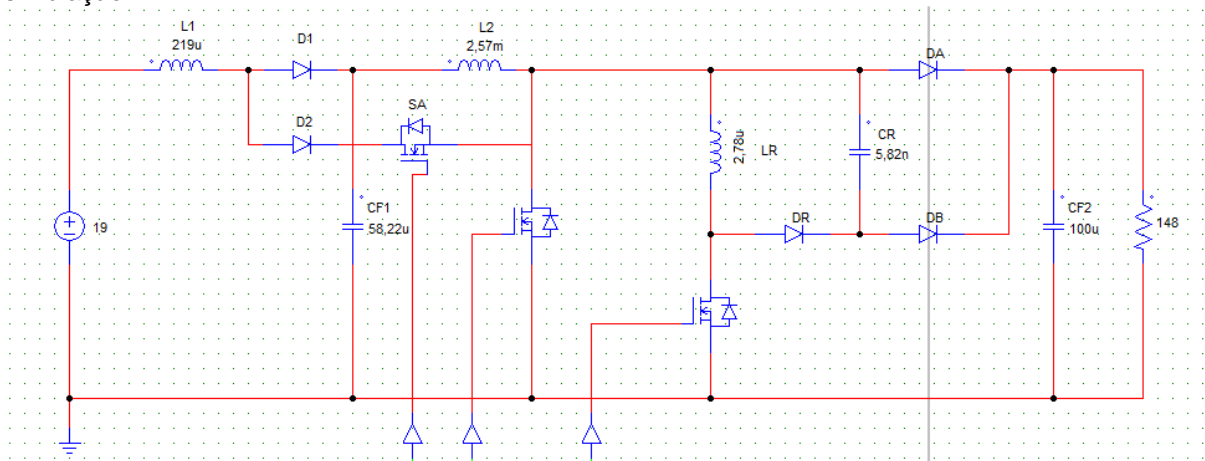
Para a simulação do circuito foi utilizado o software PSIM 9.1.1 versão estudante, a partir da topologia definida no capítulo 01 e de valores calculados na metodologia de projeto no capítulo 04 pode-se realizar os testes computacionais para verificação do funcionamento do circuito proposto neste trabalho.

7.1 LAYOUT DO CIRCUITO PROPOSTO

A montagem do circuito no PSIM não é complexa, na verdade é parecido com a maioria dos softwares de simulação de circuitos eletrônicos, o que torna o processo intuitivo. Os componentes são inseridos a partir de uma biblioteca existente na memória do programa, esses objetos possuem por padrão a característica da idealidade, porém, existe a opção de alteração de valores intrínsecos à cada componente buscando uma resposta à simulação mais precisa e perto do resultado real. Após a inserção dos componentes feitas as conexão entre os mesmos, o software já identifica os circuito de controle e os de potência, identificando-os as linhas de conexão em verde e vermelho, respectivamente.

O layout do conversor pode ser visto na figura (7.1)

Figura 7.1 – Layout do Conversor Boost Quadrático com célula de comutação suave no software de simulação.



Fonte: o próprio autor (Software Psim)

Os parâmetros utilizados para a simulação pode ser visualizado na tabela (7.1), foram dimensionados de acordo a metodologia de projeto.

Tabela 7.1 – Componentes e Parâmetros Utilizados na Simulação do Conversor

Valores de simulação	
Tensão de Entrada Vin	19V
Indutor L1	219uH
Indutor L2	2,57mH
Indutor Ressonante LR	2,78uH
Capacitor de filtro CF1	58,22uF
Capacitor de filtro CF2	100uF
Capacitor ressonante CR	5,82nF
Frequência de chaveamento f	100kHz
Resistência da carga	148Ω
Razão cíclica D	0,70

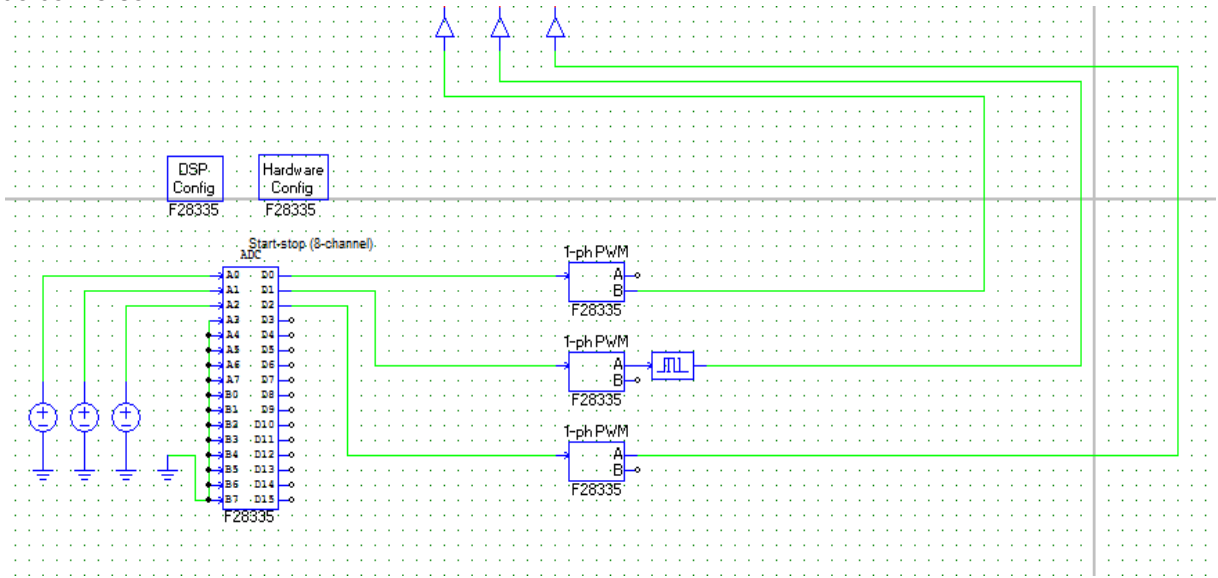
Fonte: O próprio autor

7.2 GERAÇÃO DO SINAL PWM

Para gerar o sinal PWM necessário ao acionamento dos MOSFET foram utilizados os blocos específicos do PSIM, tais blocos são compatíveis com o DSP 28335, o que facilitará a implementação do protótipo haja vista que o mesmo também será utilizado na montagem física, de forma que o DSP receberá o mesmo código utilizado na simulação. O layout pode ser visualizado na figura (7.2), a razão cíclica, ou seja, o valor escalar da porcentagem em que o sinal PWM fica em nível alto em relação a um ciclo de chaveamento, pode ser alterado e configurado variando a tensão de entrada do conversor analógico/digital (ADC) essa tensão tem o range de 0 a 1V.

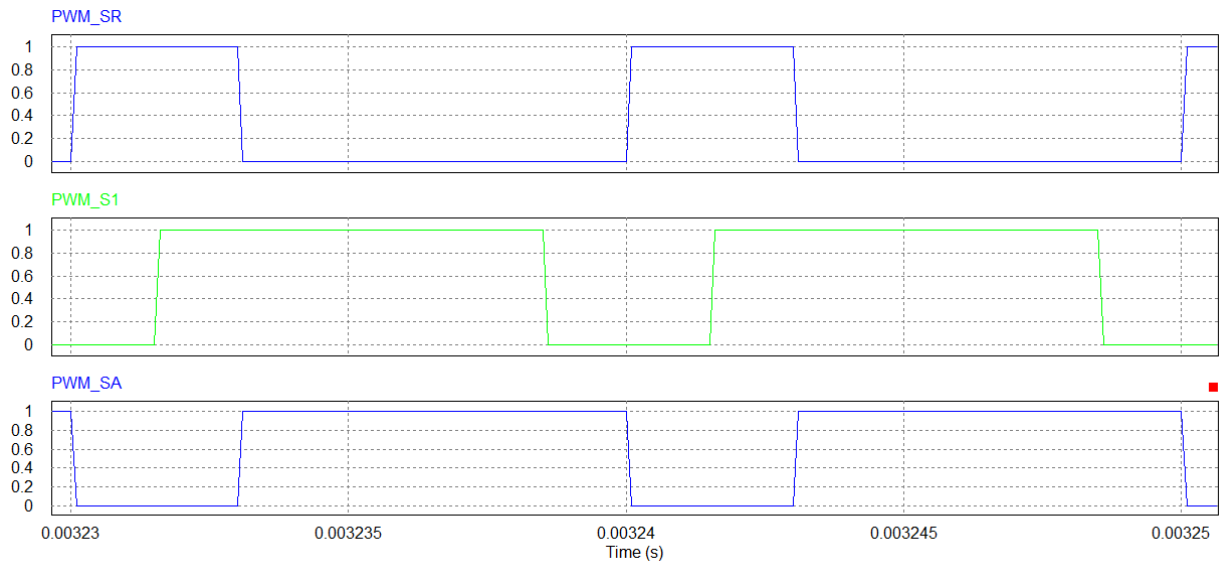
Dessa forma é possível obter os três sinais de acionamento dos semicondutores de acordo com as etapas de funcionamento apresentada no capítulo 02, as ondas geradas pelo simulador podem ser visto na figura (7.3), observa-se que primeiramente a chave ressonante SR entra em condução drenando toda a corrente dos indutores para após determinado tempo S1 entre em condução em ZVS.

Figura 7.2 – Blocos utilizados no simulador para gerar o sinal PWM para as chaves semicondutoras do conversor.



Fonte: o próprio autor (Software Psim)

Figura 7.3 – Amostras do sinal PWM utilizado para acionar os elementos semicondutores controlados do conversor.



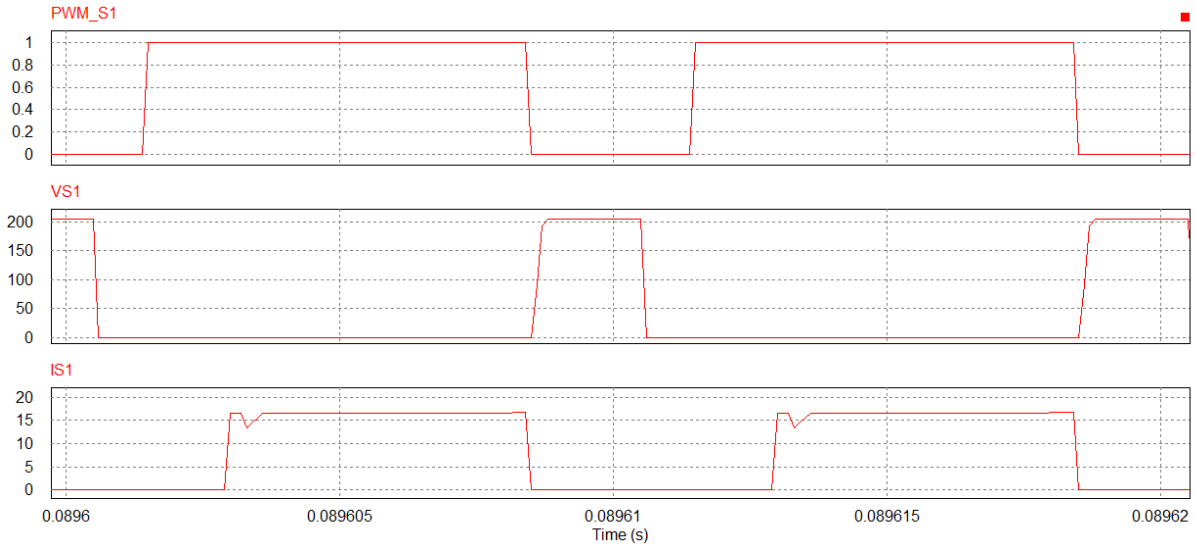
Fonte: o próprio autor (Software Psim)

7.3 PRINCIPAIS FORMAS DE ONDAS DO CONVERSOR

Através da simulação foi possível verificar a eficácia da comutação suave, pois para que a mesma cumprisse sua função no momento em que a chave principal S1 entra em condução (a tensão no terminal *gate* está em nível lógico alto) a corrente e a tensão na mesma deve ser igual à zero, isso pode ser verificado na figura (7.4). Além disso, quando a chave volta a conduzir a tensão no mesmo

também é nula a partir desse momento que ela cresce linearmente até o seu valor máximo e se comportando dessa forma como ZVT (tensão zero nas transições).

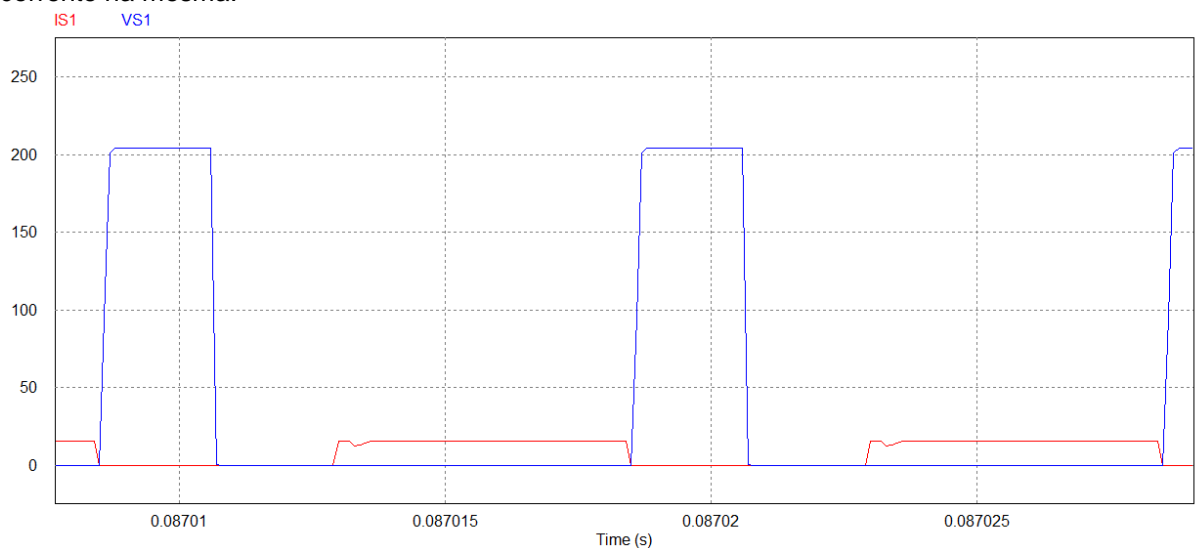
Figura 7.4 – Formas de onda da Tensão e corrente na chave principal do conversor que comprovam a comutação ZCS e ZVS.



Fonte: o próprio autor (Software Psim)

Também na figura 7.5 tem-se uma amostra da tensão na chave principal juntamente com a corrente, no momento que S1 passa a conduzir não existe tensão que é o propósito desse trabalho, mas também não existe corrente, pois a chave auxiliar aberta força a corrente a passar toda por LR. Caso não houvesse a chave auxiliar a corrente e a tensão do boost I (primeiro estágio) estaria sobre S1 impossibilitando a comutação suave.

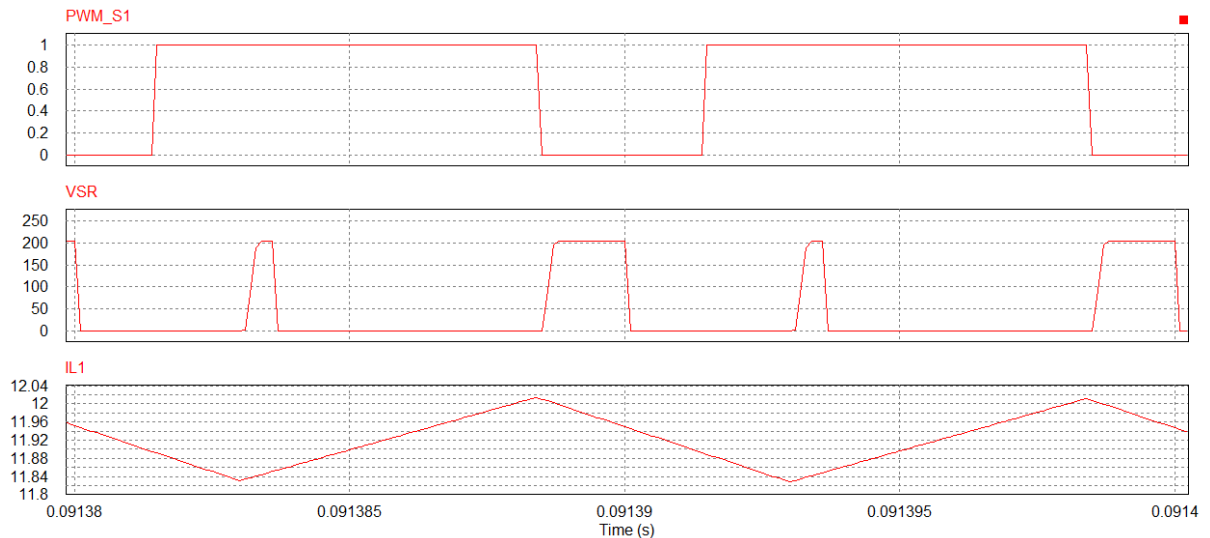
Figura 7.5 – Forma de onda da Tensão em cima da chave principal juntamente com a onda da corrente na mesma.



Fonte: O próprio autor (Software Psim)

A corrente no indutor $L1$ terá seus pontos de carga e descarga modulados pela razão cíclica da chave principal ($S1$) e da ressonante (SR). Quando a chave ressonante deixa conduzir $S1$ assume toda a corrente do conversor, e a corrente no indutor $L1$ cresce linearmente, por outro lado quando a chave principal deixa de conduzir essa corrente decresce de forma também linear. Essa característica pode ser verificada na figura (7.6).

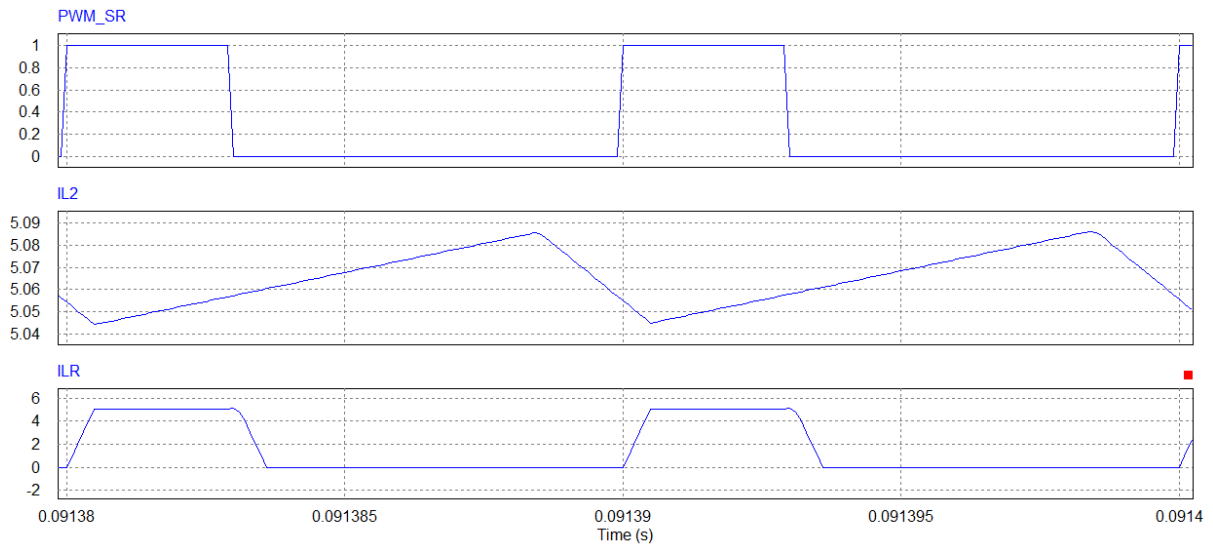
Figura 7.6 – Ondulação da corrente em $L1$ juntamente com o sinal de comando de $S1$ e a tensão em SR .



Fonte: o próprio autor (Software Psim)

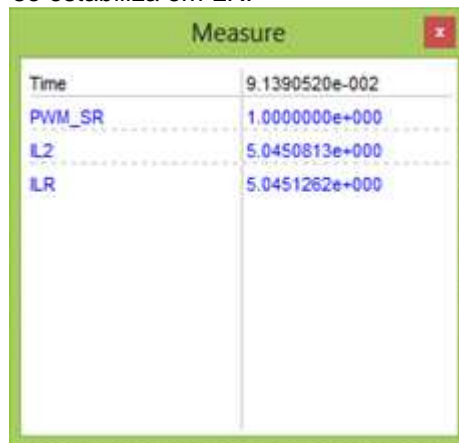
Já na figura (7.7) pode-se notar o exato momento em que o indutor LR passa a armazenar energia em forma de campo magnético, esse fato ocorre quando a chave ressonante SR é transferida do estado de bloqueio para o estado de condução, dessa forma a corrente em LR cresce linearmente até se estabilizar no mesmo valor da corrente de $L2$ (esses valores estão presentes na figura 7.8) quando há essa estabilidade o indutor $L2$ passa então a armazenar a energia até que $S1$ deixe de conduzir.

Figura 7.7 – Sinal PWM da chave ressonante juntamente com a corrente no indutor L2 e no indutor ressonante.



Fonte: o próprio autor (Software Psim)

Figura 7.8 – Valores RMS da corrente no momento em que a mesma se estabiliza em LR.

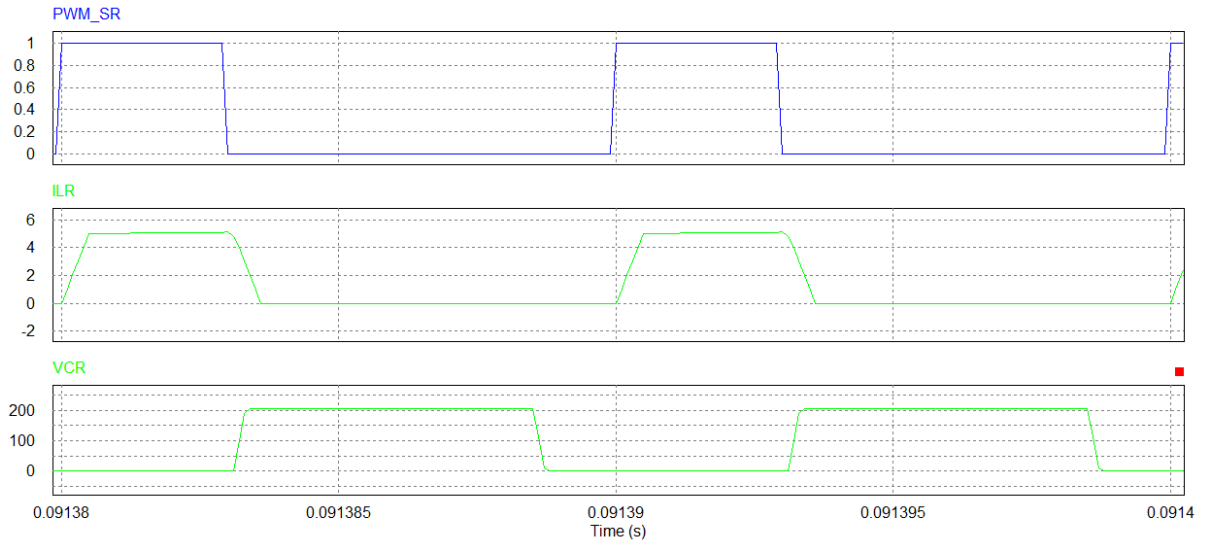


Fonte: o próprio autor (Software Psim)

No momento em que a chave ressonante é fechada o indutor LR começa a descarregar no capacitor CR toda a energia armazenada na etapa anterior, dando início a chamada etapa de ressonância, ou seja, troca de energia entre ambos os elementos. Com isso a tensão no capacitor apresenta um acréscimo, pode se observar que a $v_{CR\text{máx}}$ não é a tensão de saída do conversor, pois o mesmo não está em paralelo com a chave principal e sim com o indutor ressonante figura (7.9), tal comportamento se traduz em uma vantagem para o projeto, pois quanto maior a tensão no capacitor maior deverá ser a capacidade de isolamento do material dielétrico o que implicará em um aumento de área e complexidade construtiva do mesmo.

A tensão armazenada no capacitor ressonante só irá ser descarregada quando a chave principal deixar de conduzir, nesse momento a energia será transferida para a carga.

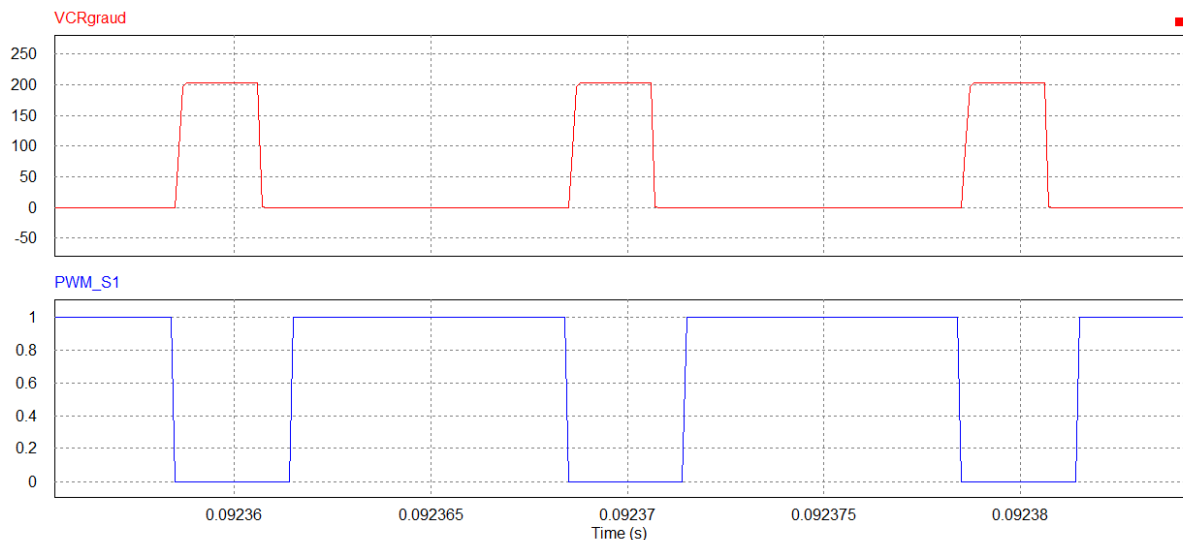
Figura 7.9 – Forma de onda do momento de ressonância entre LR e CR.



Fonte: o próprio autor (Software Psim)

Na figura (7.10) encontra-se a tensão no capacitor ressonante em relação ao terra do circuito juntamente com o sinal de comando PWM da chave principal.

Figura 7.10 – Tensão entre o capacitor ressonante e o terra juntamente com o sinal PWM de S1.



Fonte: o próprio autor (Software Psim)

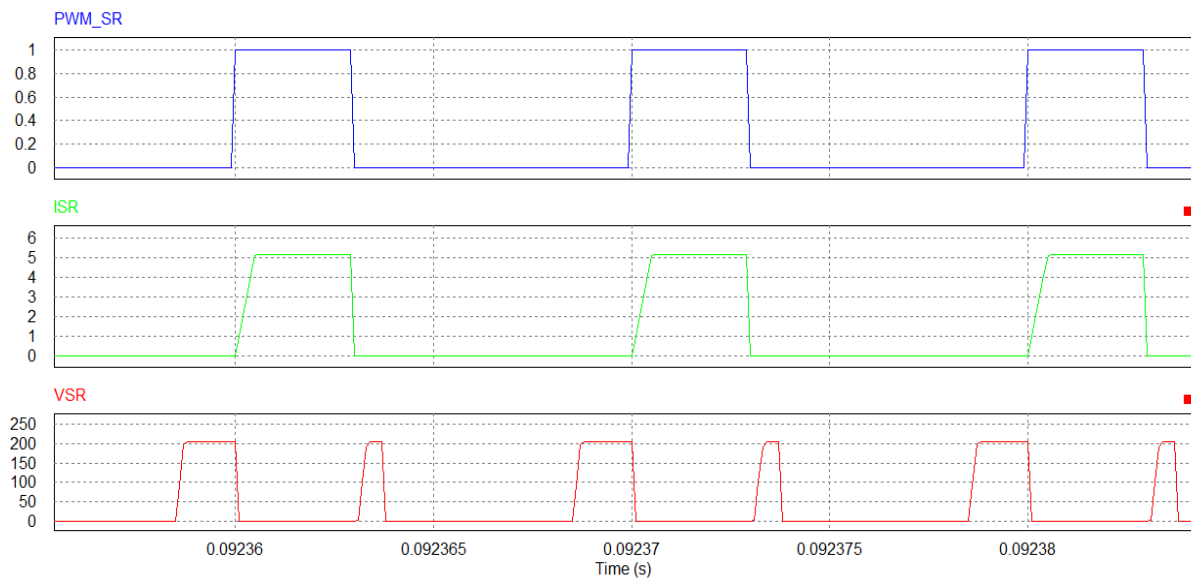
Na figura (7.11) observa-se a tensão e a corrente na chave ressonante. A tensão possui dois momentos, o primeiro na etapa de ressonância onde a mesma tensão do capacitor ressonante é aplicada em cima da chave também ressonante e

a segunda quando a chave principal deixa de conduzir e aparece no interruptor ressonante a mesma tensão de saída do conversor.

Em relação à segunda etapa quando se apresenta o pico de tensão na chave ressonante (a tensão da saída do conversor é aplicada nos seus terminais de *source* e *dreno* de S_r), pode se observar que não tem corrente passando por essa chave nesse momento, dessa forma pode-se dizer que a potência dissipada pela chave nesse instante será nula ou igual a zero, o que faz com que as perdas por indução eletromagnética que poderia haver nesse componente também sejam minimizadas.

Já as figuras (7.12) e (7.13) mostra a polarização dos dois diodo que servem de caminho para transferência de energia para a carga, o diodo DA é polarizado quando essa energia é transferido diretamente dos indutores L1 e L2 e o diodo DB quando a energia é transferida passando pela célula de comutação suave.

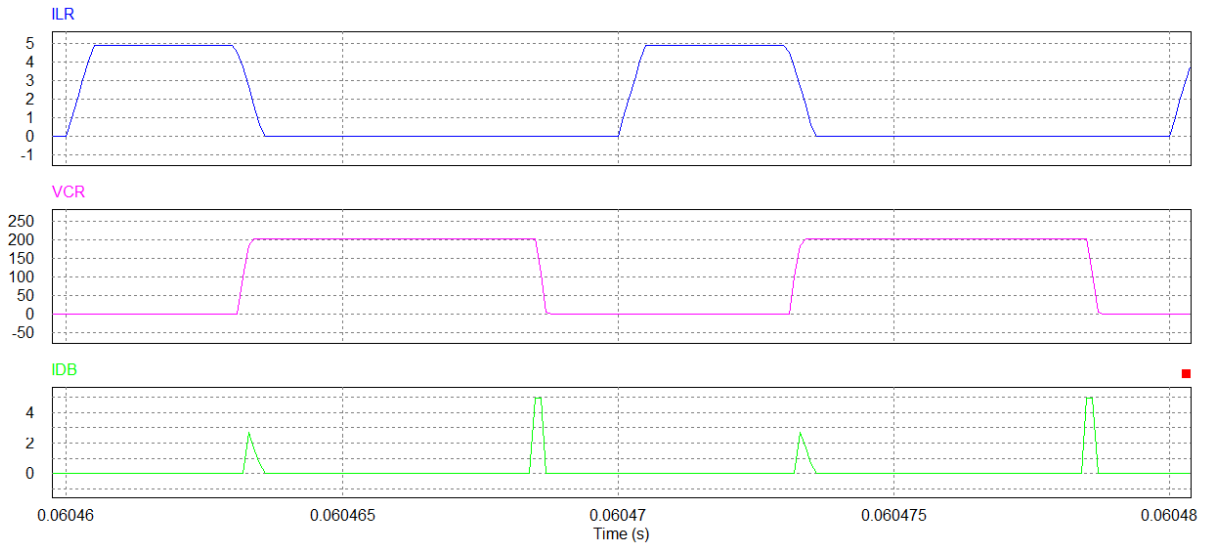
Figura 7.11 – Forma de onda na chave ressonante.



Fonte: o próprio autor (Software Psim)

O diodo DB conduz em dois momentos, o primeiro quando a tensão no capacitor está próxima de se estabilizar e parte da corrente de LR começa a fluir por ele até que LR seja totalmente descarregado, e em um segundo momento quando o capacitor polariza o mesmo descarregando a energia armazenada nele através de DB.

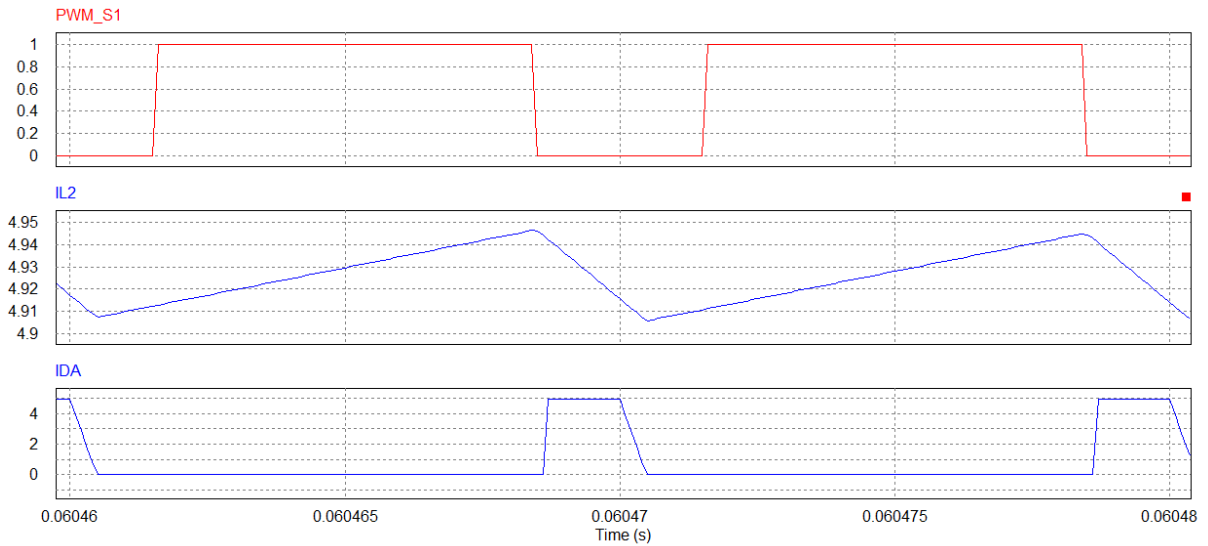
Figura 7.12 – Momento de Condução do Diodo DB.



Fonte: o próprio autor (Software Psim)

Já do diodo DA conduz quando os Indutor L2 transfere a energia armazenado no mesmo para a carga, no instante em que a corrente em DA decresce linearmente a corrente em LR está crescendo também linearmente.

Figura 6.13 – Momento de condução do Diodo DA.



Fonte: o próprio autor (Software Psim)

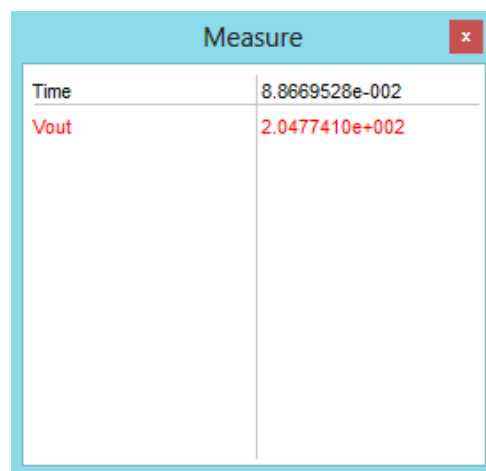
Também o ganho de tensão Quadrático do conversor foi comprovado novamente neste trabalho, pois se utilizando da equação (7.1).

$$G_q = \frac{1}{(1 - d)^2} \quad (7.1)$$

Onde o d é a razão cíclica da chave principal, para um d igual a 0,7 a expressão (6.1) indica um ganho igual ao valor mostrado em (7.2).

$$G_q = 11.11 \quad (7.2)$$

Figura 7.14 –Tensão de saída do conversor.

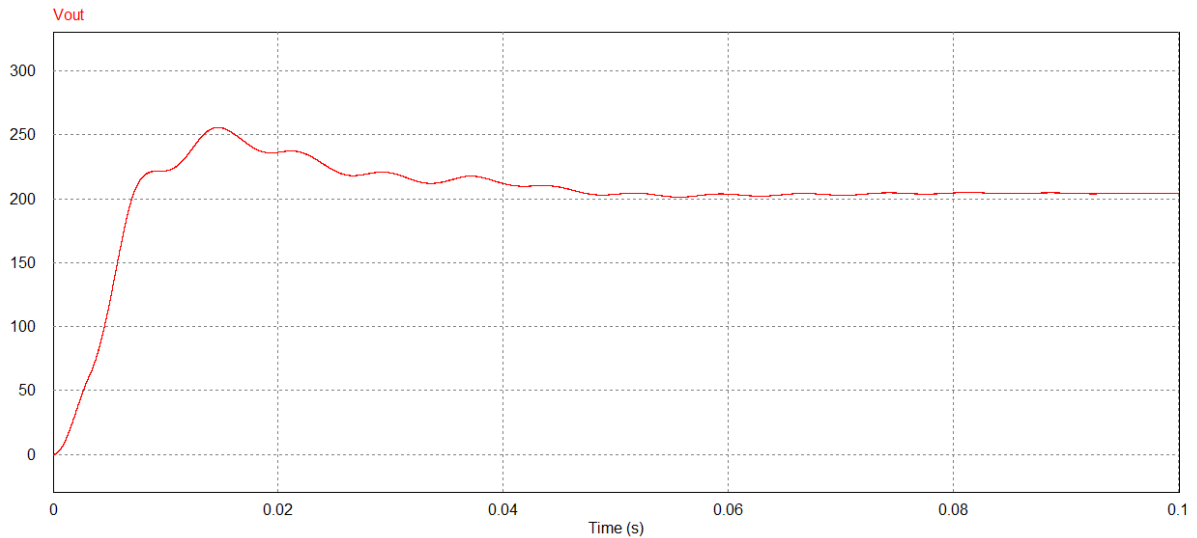


Measure	
Time	8.8669528e-002
Vout	2.0477410e+002

Fonte: o próprio autor (Software Psim)

Utilizando dessa forma uma tensão de entrada de 19V é esperado na saída do conversor uma tensão de 211V, a simulação apresentou um valor muito próximo disso o que pode ser visto na figura (7.14) e a forma de onda esta na figura (7.15).

Figura 7.15 – Forma de onda da tensão nos terminais de saída do conversor.



Fonte: o próprio autor (Software Psim)

7.4 CONCLUSÕES

A técnica utilizada neste estudo comprovou com excelentes resultados a funcionalidade do conversor Boost Quadrático, confirmando assim o seu alto ganho estático. Também provou o bom funcionamento da célula de comutação proposta, mostrando de forma gráfica na simulação a comutação em ZVS e ZCS, dessa forma foi possível eliminar grande parte do efeito do ruído gerado por interferência eletromagnética (EMI), alcançando assim um valor da tensão de saída no software bem próximo do valor teórico.

Entretanto é possível aplicar nessa topologia uma alta frequência de chaveamento, que possibilitará a este uma maior densidade de potência na saída do conversor, com isso pode-se concluir que o objetivo inicial desse trabalho foi alcançado apresentando dessa forma um conversor com alto ganho estático e baixas perdas por comutação o que resulta em uma melhor eficiência energética do mesmo.

8 RESULTADOS EXPERIMENTAIS

Para validar e comprovar toda a pesquisa realizada nesse trabalho foi feita a montagem de um protótipo do conversor proposto por essa dissertação, dessa forma o objetivo deste capítulo é mostrar e reproduzir os resultados e as condições teóricas e simuladas por meio computacionais de forma real e prática, os resultados obtidos serão aqui apresentados.

Para isso foi utilizado à estrutura do laboratório de eletrônica de Potência e Qualidade de Energia da Universidade Estadual de Londrina (UEL). Para a aquisição de dados do protótipo foi empregado o osciloscópio modelo TDS3014B da marca Tektronix®. A resistência de carga (R_o) foi simulada por meio de um banco com dois reostatos (0-1K Ω x 1kW) e (0-100 Ω x 1kW) . O conversor foi alimentado por uma fonte de bancada de 0-60 V.

As condições nominais de ensaios do conversor foram:

- Tensão de entrada: 19 V;
- Tensão de saída: 211 V;
- Potência na carga: 300 W;
- Frequência de chaveamento: 100 kHz.

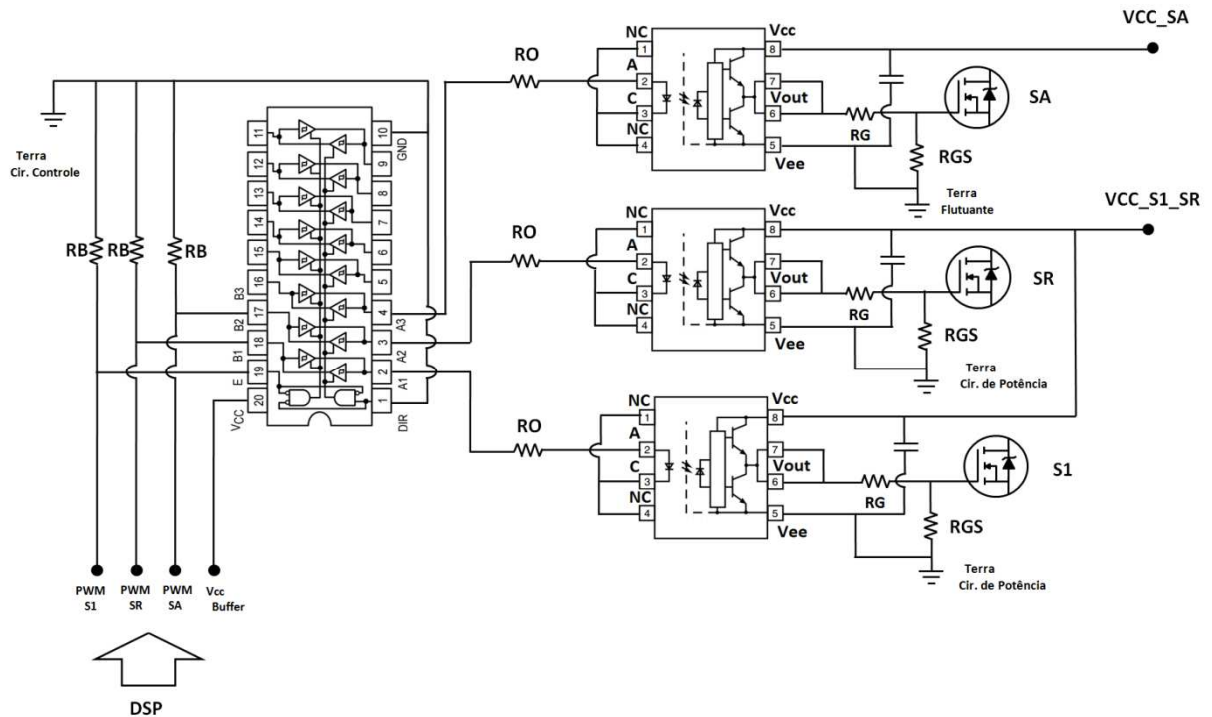
8.1 CIRCUITO DE CONTROLE DOS SEMICONDUTORES

Para gerar o sinal de controle dos MOSFET foi utilizado um controlador chamado: *TMS320F28335 Experimenter Kit* produzido pela *Texas Instrument*, esse controlador possui comunicação com o software de simulação onde o mesmo gera o código para compilar no DSP, vale resaltar que esse controle foi feito em malha aberta, sendo que o ajuste das razões cíclicas das chaves foi feito variando a tensão de entrada do DSP através de resistência variável (potenciômetro), porém utilização do kit DSP forneceu experiência e conhecimento a respeito de funcionamento do mesmo e do circuito de processamento de sinal necessário para que as chaves semi-condutoras possam ser acionadas, experiência essa que tornar-se-á importante para que em trabalhos futuros possam ser realizados em a malha fechada pelo grupo de estudo.

Foi necessário desenvolver um circuito de drive para acionar as chaves semicondutoras figura (8.1), esse circuito tem a função de isolar a parte de alta

potência da área de baixa potência, onde a última é a parte de controle formada principalmente pelo DSP 28335, juntamente com esse circuito foi utilizado um buffer de corrente, pois a corrente na saída do DSP não é suficiente para acionar essas chaves, para isso foi utilizado os componentes mostrados na Tabela 8.1.

Figura 8.1 – Circuito de drive.



Fonte: o próprio autor

Tabela 8.1 – Componentes Utilizados para Montagem do Circuito de Drives.

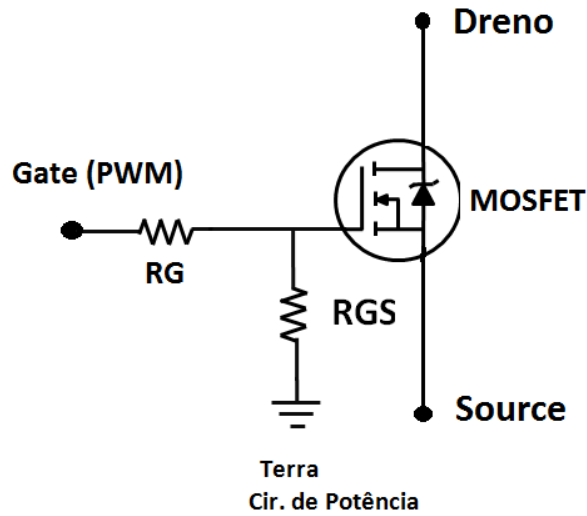
Lista de Componentes

Componentes	Especificações
Optodrive	VO3120
Buffer	DM74LS245N
Resistor Buffer (RB)	300kΩ
Resistor Optodrive (RO)	680Ω

Fonte: O autor

Para acionar o MOSFET corretamente foram utilizados dois resistores figura (8.2), um em série com a entrada do *gate* para limitar a corrente na saída o Optodrive e outro em paralelo entre o *gate* e o *source* para fornecer somente Tensão para o terminal de entrada do sinal de controle do MOSFET, pois esses componentes utilizam desta grandeza física para o acionamento dessa chave semicondutora, estes dois componentes foram inseridos na placa de potência próximos ao Semicondutor.

Figura 8.2 – Esquemático da ligação do MOSFET.



Fonte: o próprio autor

Tabela 8.2 – Componentes utilizados na entrada do MOSFET.

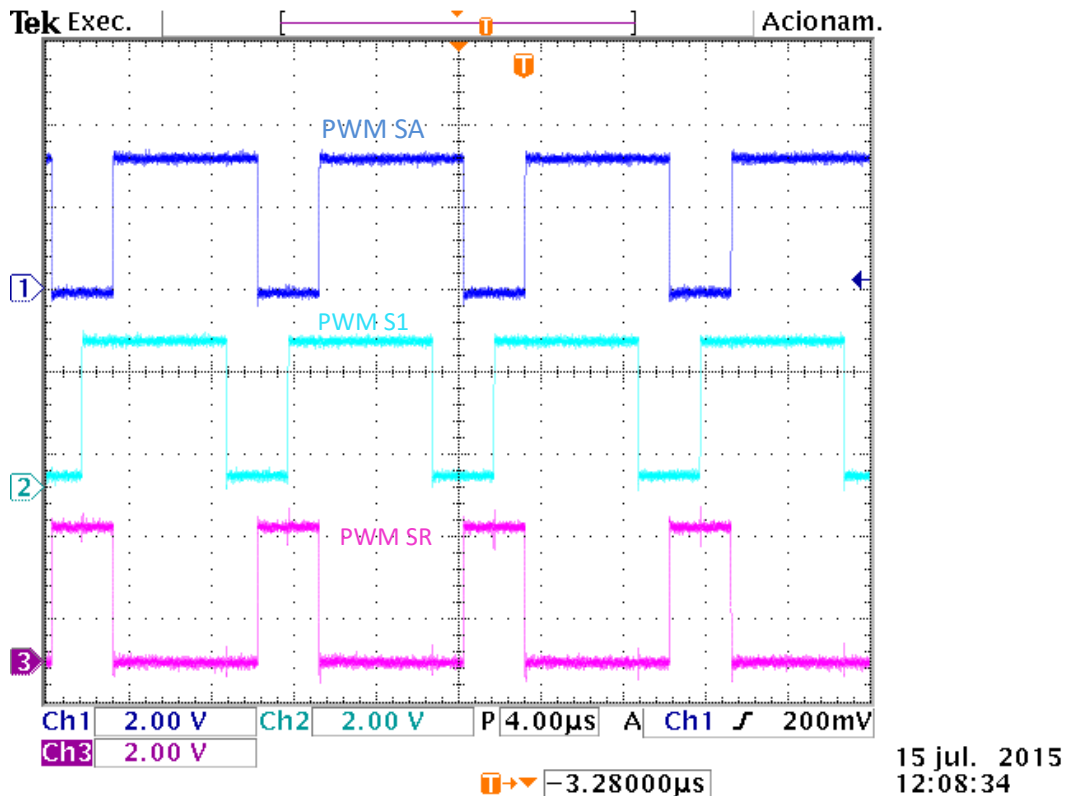
Lista de Componentes

Componentes	Especificações
Resistor (RG)	10 Ω
Resistor (RGS)	100k Ω

Fonte: o próprio autor

No APÊNDICE B é possível observar através das figuras ali presente a característica e a perspectivas em três dimensões do circuito desse drive. Também na figura (8.3) pode-se observar as formas de onda PWM gerada pelo DSP, elas estão de acordo com a modulação teórica apresentada no capítulo 3, esses sinais possuem a frequência nominal de operação do conversor que é de 100kHz e detém uma amplitude de 3,3V que é a máxima tensão de pico do controlador (DSP), o programa que gerou esse sinal pode ser visto no APÊNDICE A.

Figura 8.3 – Sinal PWM gerado pelo DSP.



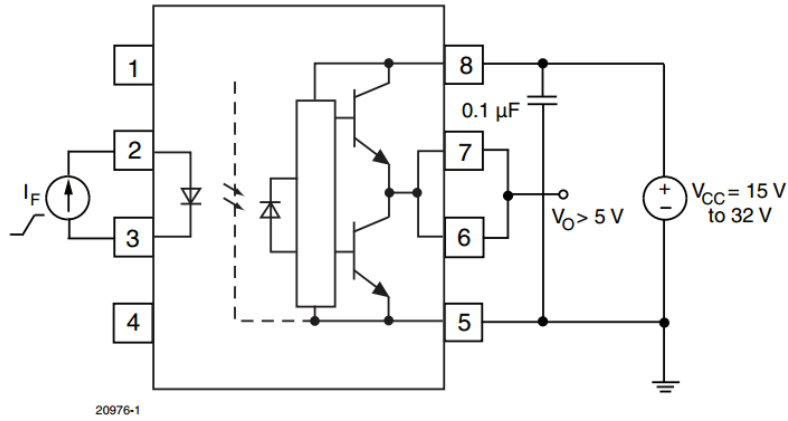
Fonte: o próprio autor

Já a figura (8.5) demonstra o sinal PWM na saída do optodrive, vale ressaltar que esse sinal encontra-se totalmente isolado do circuito de comando e controle, já que esse optodrive é um circuito integrado (CI) que detém um diodo emissor de luz no interior de seu encapsulamento, ele tem a função de acionar outro diodo sem contato físico (figura 8.4), dessa forma o controlador que é um componente com elevado custo está protegido contra surtos de corrente e tensões, é importante ressaltar que amplitude desse sinal já não é mais 3,3V, pois para excitar o *gate* do MOSFET é necessário uma tensão maior (que no caso do semicondutor utilizado nesse projeto é de 15V).

A energia necessária para acionar os semicondutores é fornecida por uma fonte auxiliar que alimenta os pinos 8 e 5 dos optodrives (cada chave contém um optodrive próprio já que os sinais de comando são distintos um do outro), para o projeto em questão foi necessário utilizar duas fontes para alimentar os diferentes optodrives das três chaves semicondutoras, pois a chave auxiliar não está conectada no mesmo terra da chave principal e da ressonante, o que faria com que houvesse um curto circuito entre as mesma caso fossem alimentados ambos com

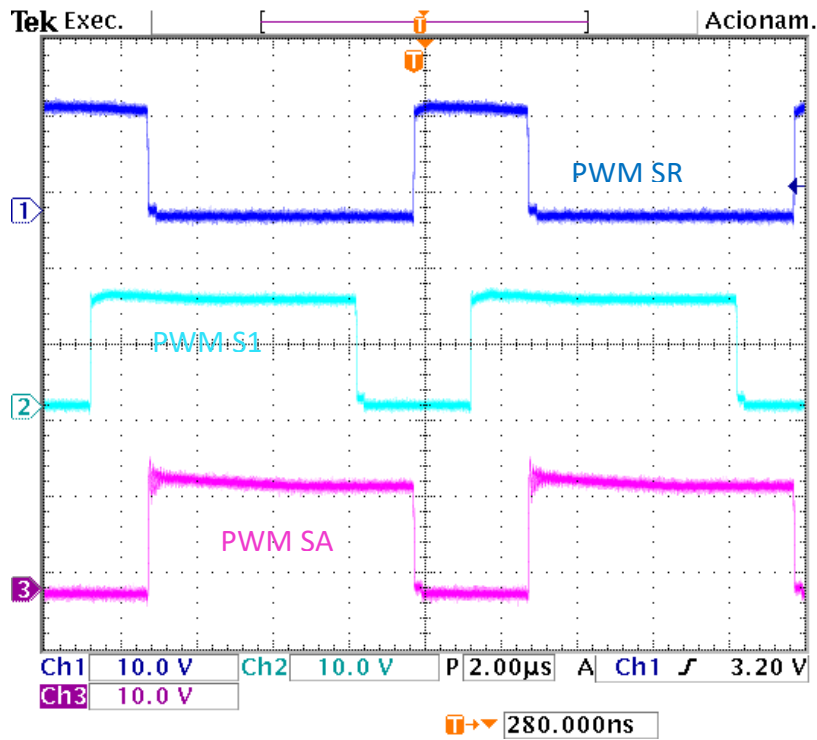
apenas uma fonte de tensão, dessa forma foi utilizado fontes isoladas com diferentes massas para alimentar esses optodrive.

Figura 8.4 – Esquemático do Optodrive com diodo emissor de luz.



Fonte: DatasSheet (2015) - V03120

Figura 8.5 – Sinal PWM na saída do Optodrive.



17 jul. 2015
12:10:42

Fonte: o próprio autor

8.2 PROTÓTIPO DO CONVERSOR EM ESTUDO.

Para a montagem do conversor, estudo e análise de resultados foram utilizados os componentes e materiais mostrados na Tabela 8.3, ambos foram

selecionados conforme dimensionamento de projeto apresentado no capítulo 6 e os semicondutores selecionados conforme valores determinados no capítulo 5, porém readequados segundo disponibilidade comercial, os indutores foram fabricados com valores superiores de indutância, isso foi utilizado como um fator de segurança a fim de possibilitar ensaios para tensões maiores e frequências menores, a placa foi fabricada pelos técnicos do laboratório de acordo com o projeto presente no APENDICE C.

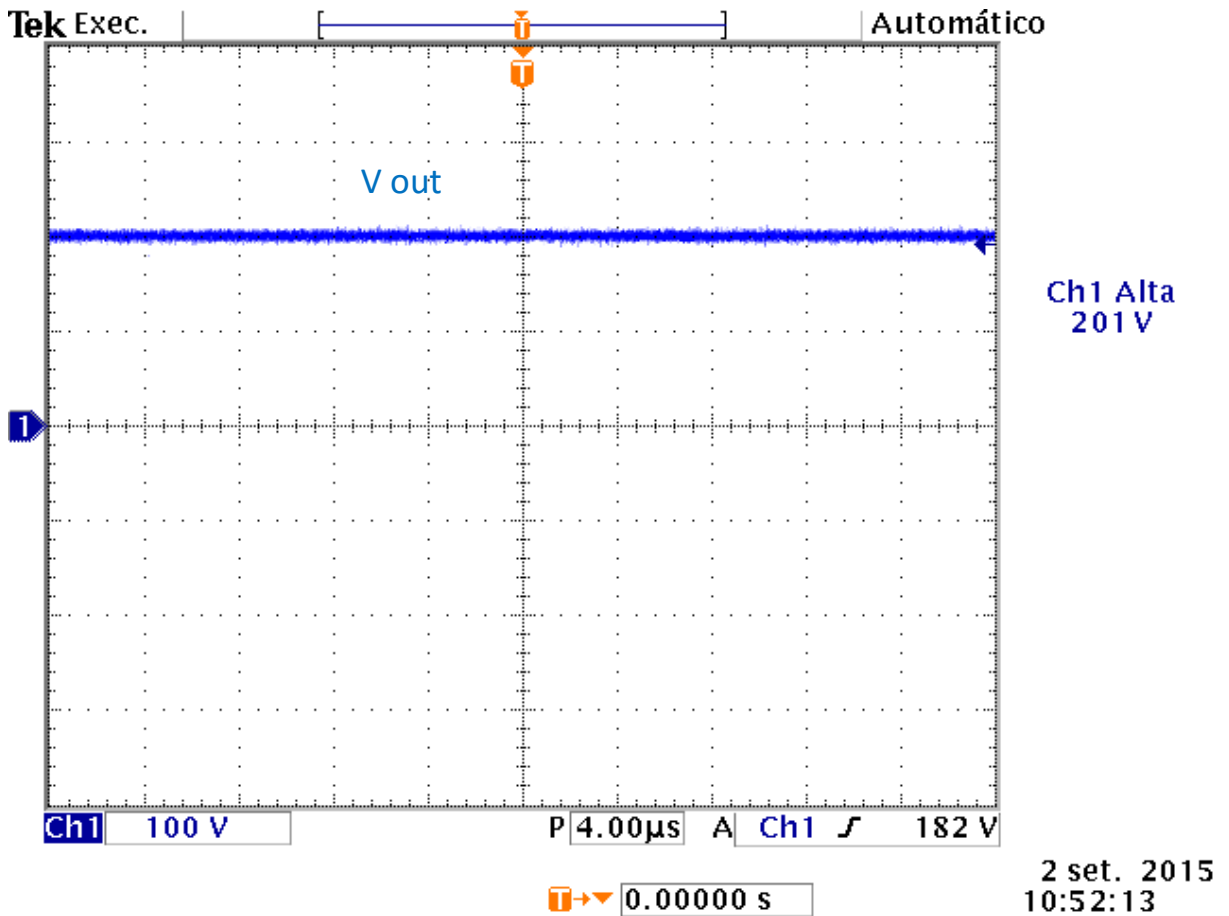
Tabela 8.3 – Componentes semicondutores empregados no protótipo.

Lista de Componentes	
Componentes	Simulação
Chaves de comutação (S1,SR e SA)	IRFP460
Indutor Boost I (L1)	559uH
Indutor Boost II (L2)	1,8uH
Capacitor de Filtro (CF1)	680uF
Capacitor de Filtro (CF2)	100uF
Indutor Ressonante (LR)	15uH
Capacitor Ressonante (CR)	4,7nF
Diodos Ressonantes (DR e DB)	MUR1560
Diodo de comutação auxiliar (D2)	MUR1520
Diodos de saída Boost I (D1)	MUR 1520
Diodos de saída Boost II (DA)	MUR1560

Fonte: o próprio autor

Na figura 8.6 é possível observar a tensão de saída do conversor, pode se notar que o valor é próximo do desejado que de 211V, porém abaixo, e também inferior ao valor de simulação apresentada no capítulo 7 que foi de aproximadamente 207V, isso ocorreu pois na simulação os componentes apesar de serem ideais e suas perdas estáticas serem consideradas, na prática os efeitos indesejáveis são bem superiores, cada componente possuem perdas por condução, aquecimento ou interferência eletromagnética o que faz com que o rendimento do ganho do conversor não seja de 100% e o ganho estático real diferente do teórico, pois parte da energia se perde pelo caminho do processo de conversão de tensão, entretanto o resultado mais uma vez comprovou o ganho quadrático do conversor e validou a teoria na prática.

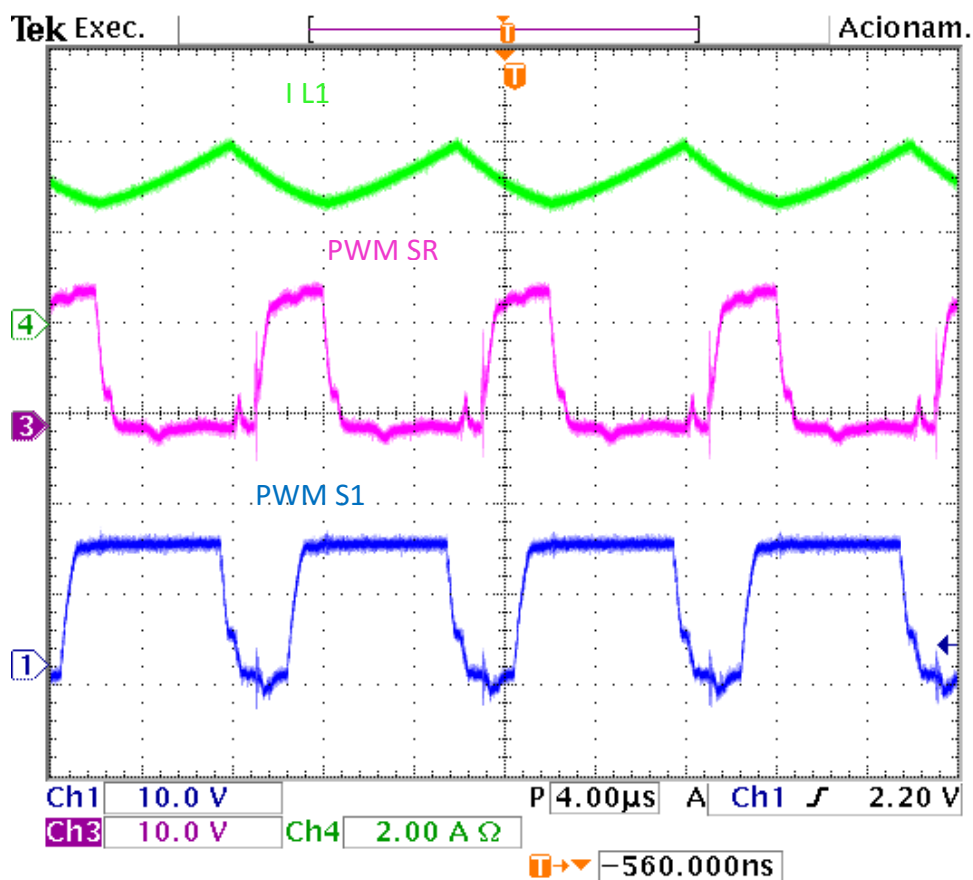
Figura 8.6 – Tensão real de saída do conversor.



Fonte: o próprio autor

Como foi analisado no capítulo 3 e 4 as correntes nos indutores L1 e L2 possuem tempos de carga e descarga diferentes, sendo que L1 começa a carregar assim que a chave ressonante deixa de conduzir, e a descarregar quando a chave principal passa do estado de condução para não condução, a figura 8.7 mostra a corrente em L1 em relação aos sinais de comando da chave principal e ressonante.

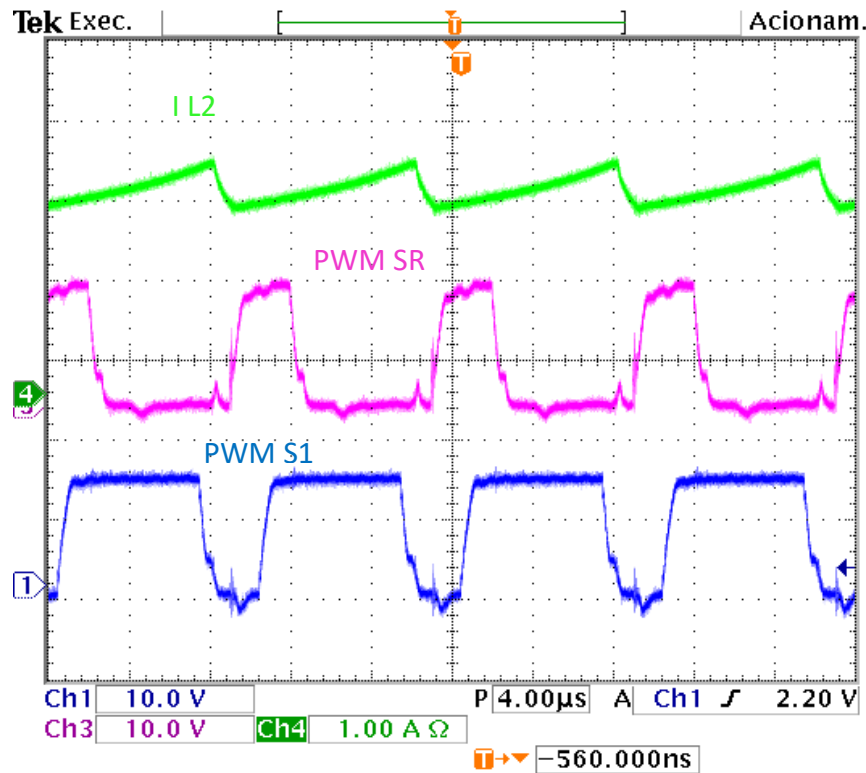
Figura 8.7 – Corrente em L1.



Fonte: o próprio autor

Já o indutor L2 começa a carregar assim que se iguala a corrente em LR, e permanece armazenando energia até que a chave principal passa do estado de condução para o de não condução, a figura 8.8 mostra o comportamento dessa corrente no protótipo montado no laboratório, vale ressaltar que os valores de corrente foram desconsiderados, pois a tensão de entrada e a carga foram utilizadas para facilitar a visualização da forma de onda.

Figura 8.8 – Corrente em L2.



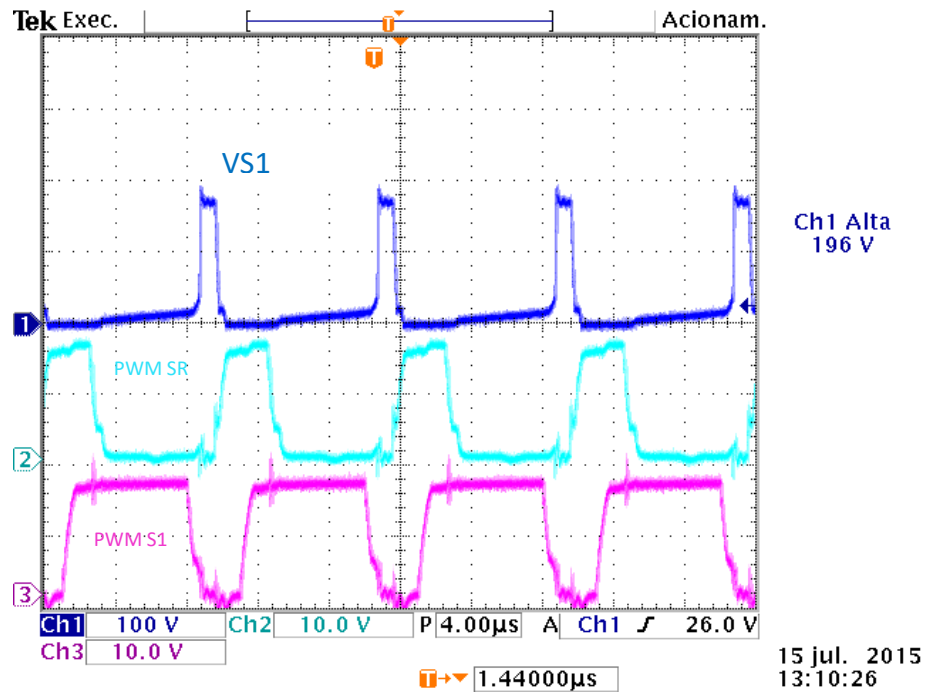
Fonte: o próprio autor

8.3 RESULTADO DA COMUTAÇÃO ZCS-ZVT.

O ponto de destaque e pode-se dizer o mais importante desse projeto é comprovar a comutação em ZCS ou ZVS da chave principal, para tal, no protótipo foi montada uma célula de comutação suave integrada com o circuito de potência (de acordo com o que foi apresentado e definido no capítulo 2).

Os resultados práticos assim como os adquiridos na simulação foram satisfatórios, e como pode ser visto na figura (8.9) ouve a transição com zero de tensão na chave principal (S1), pois no momento que ela passa do estado de não condução para o de condução a tensão em cima dela é igual à zero, da mesma forma quando S1 deixa de conduzir a tensão em seus terminais (*dreno e source*) também é zero, segundo estudo teórico isso propiciará que não apareça o ruído gerado pelo estresse da comutação de S1, o que fará com que as perdas por esse motivo sejam reduzidas e a potência entregue para a carga se aproxime o máximo possível da potência na entrada do conversor.

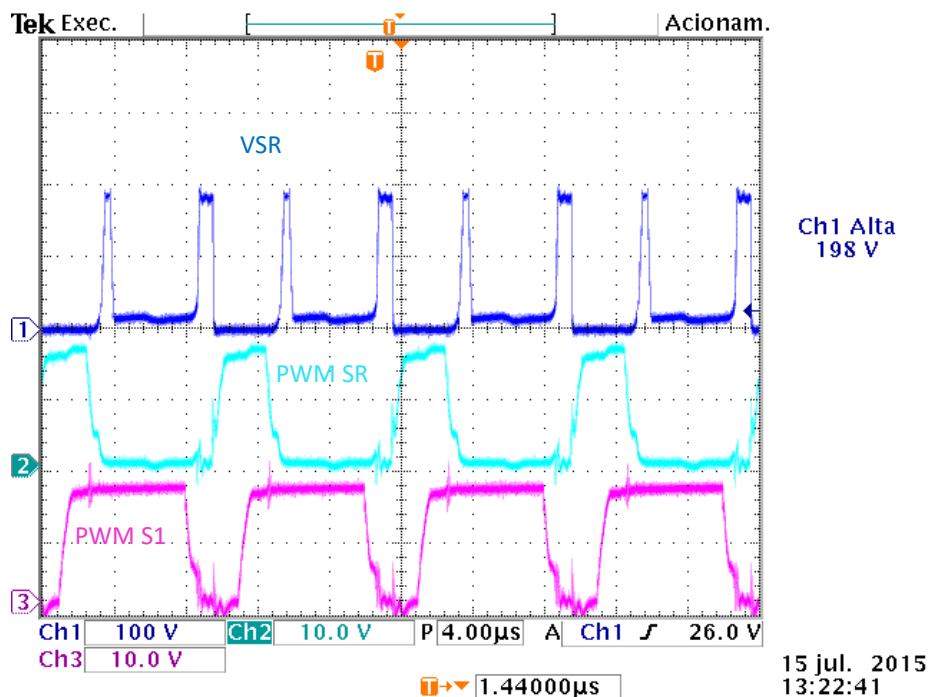
Figura 8.9 – Tensão na chave principal.



Fonte: o próprio autor

Já a tensão na chave ressonante mostrada na figura 8.10 possui dois momentos, o primeiro quando a chave ressonante deixa de conduzir e o segundo momento quando a chave S1 deixa de conduzir em ambos os casos a tensão em SR é a mesma tensão da saída.

Figura 8.10 – Tensão na chave Ressonante.



Fonte: o próprio autor

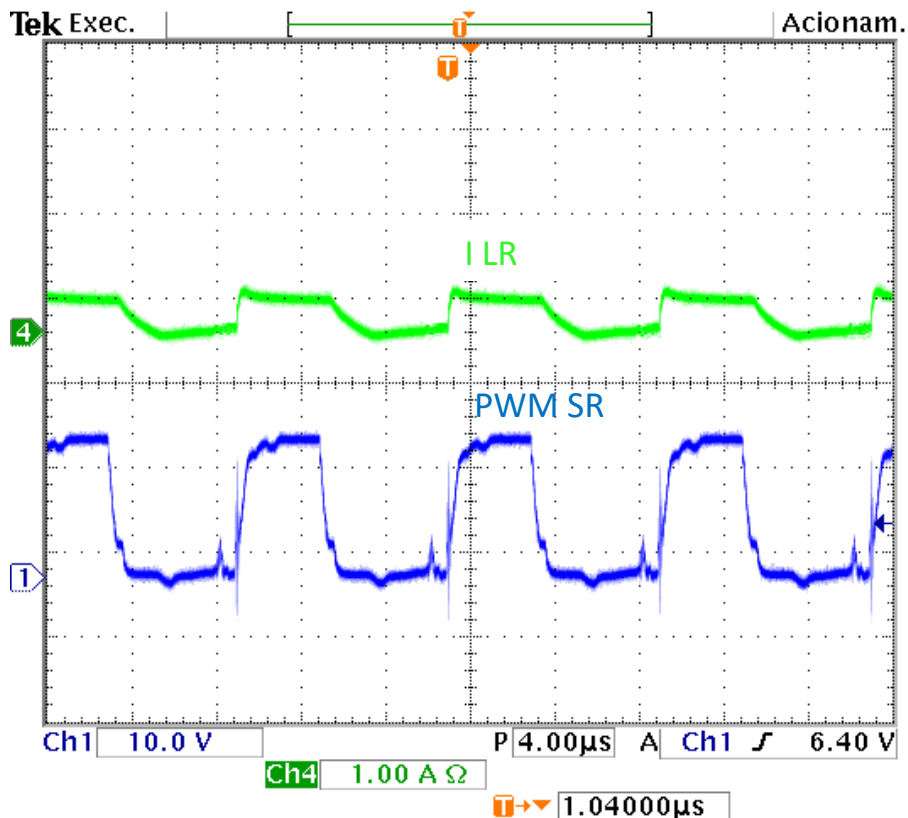
Vale lembrar que a corrente nela é zero quando aparece o pico de tensão desse modo a potência dissipada por essa chave é nula, com isso as perdas nesse componente também são minimizadas.

8.4 ANÁLISE DA ETAPA DE RESSONÂNCIA

Para que houvesse a comutação suave foi utilizado um circuito ressonante (célula de comutação suave) para garantir as transições da chave principal em zero de tensão (ZVT). No circuito ressonante o indutor L_r tem a função de armazenar a corrente de L_1 e L_2 em meio magnético, assim que a chave do circuito de comutação suave passa a conduzir a corrente no mesmo cresce linearmente, após a corrente em L_r se igualar a corrente em L_2 esta se estabiliza e quando a chave deixa de conduzir a corrente é descarregada em C_r .

Na figura 8.11 tem-se o sinal da corrente no indutor ressonante (L_r) juntamente com o sinal de comando PWM da chave da célula de comutação suave (S_r).

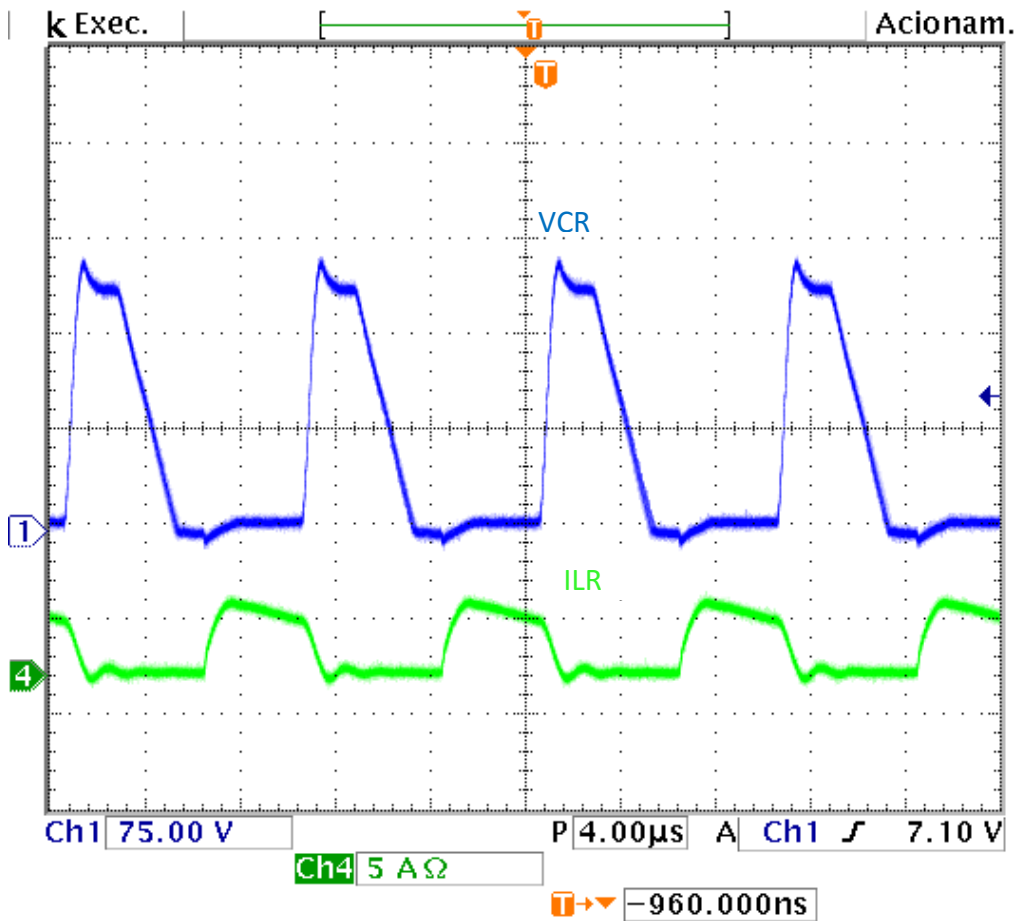
Figura 8.11 – Corrente no indutor ressonante (LR).



Fonte: o próprio autor.

Na figura (8.12) é possível observar a troca de energia entre o indutor e o capacitor ressonante, assim como na simulação o protótipo teve o mesmo comportamento proposto no estudo teórico, pois quando o indutor descarrega o capacitor armazena energia estabilizando quando a tensão no mesmo é igual à tensão de saída V_{out} .

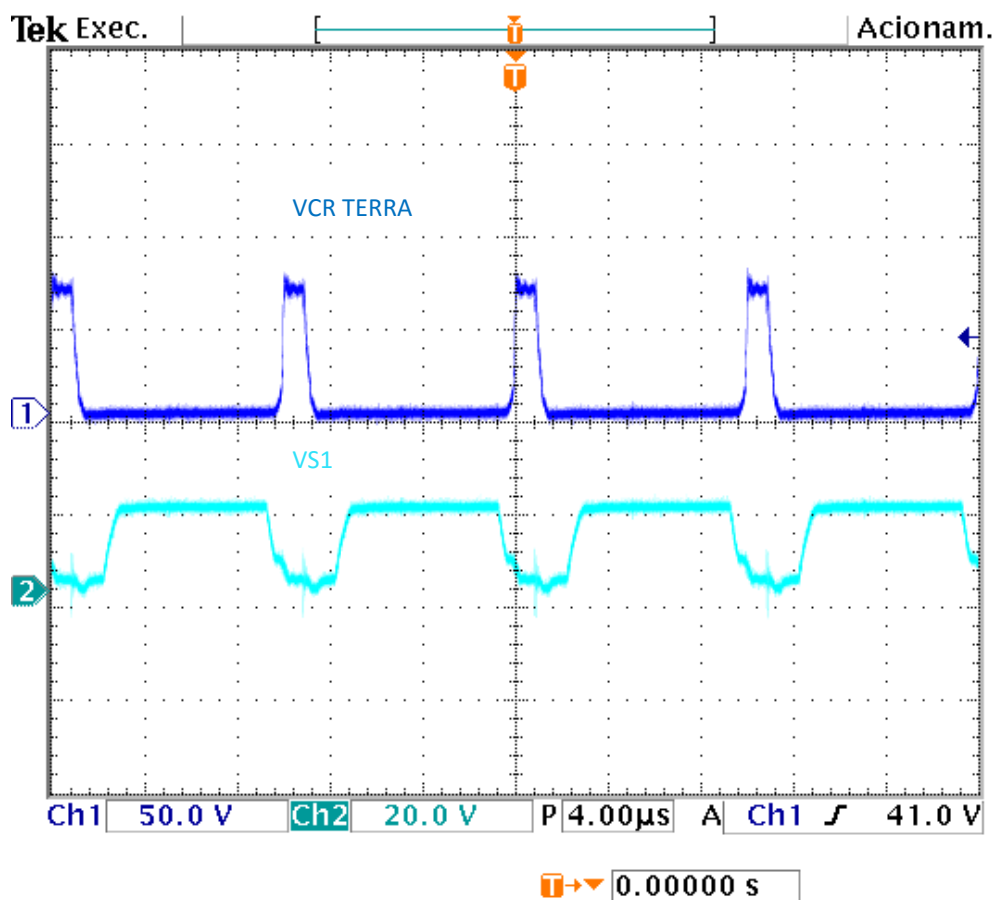
Figura 8.12 – Tensão no Capacitor ressonante (CR) e corrente no indutor ressonante (LR).



Fonte: o próprio autor

Assim também na figura (8.13) pode ser observada tensão entre o capacitor ressonante e a terra do circuito do conversor, a forma de onda prática foi muito próxima a onda obtida na simulação e mostrada no capítulo anterior.

Figura 8.13 – Tensão entre o capacitor ressonante (CR) e a terra do circuito.

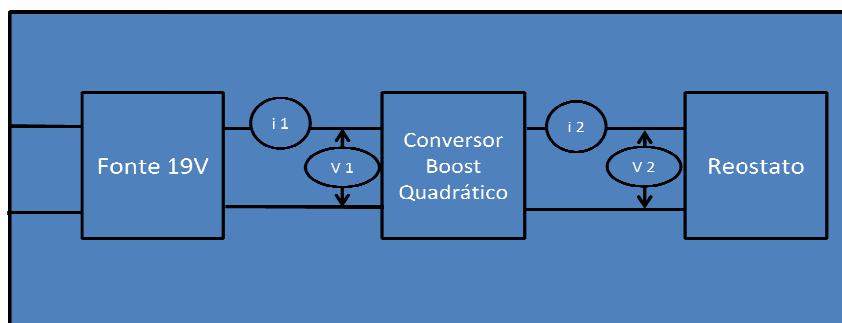


Fonte: o próprio autor

8.5 ANÁLISE DO RENDIMENTO DO PROTÓTIPO COM E SEM COMUTAÇÃO SUAVE

A fim de determinar a eficiência do conversor foi utilizada a mesma metodologia de ensaio do trabalho intitulado “Conversor Boost Quadrático Entrelaçado com Multiplicação Capacitiva de Tensão”, foi montado em bancada o circuito de ensaios ilustrado na Figura 8.14.

Figura 8.14 – Circuito para medição da potência.



Fonte: Dallamuta (2014)

As medidas de V_1 , V_2 , I_1 e I_2 foram realizadas com multímetros de uso geral disponível no laboratório. A resistência de carga foi simulada com a associação de dois reostatos em série (0-1K Ω x 1kW) e (0-100 Ω x 1kW), sendo a utilização de um reostato de 100 Ω , necessária para o ajuste fino durante o ensaio.

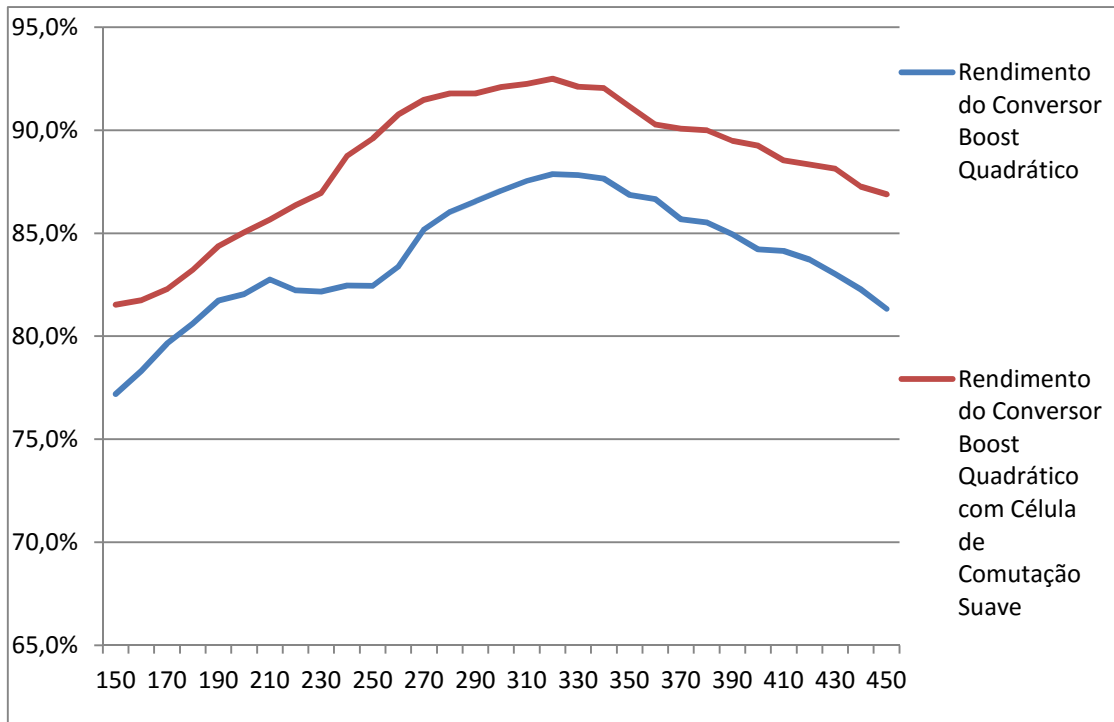
A potência de entrada é calculada pelo produto de V_1 e I_1 e a de saída pelo produto de I_2 e V_2 . A eficiência de conversão é calculada pela razão entre a potência de saída e de entrada.

O conversor foi ensaiado na faixa de potência de 150W até uma sobre potência de 150W, ou seja de 50% a 150% do seu valor nominal, porém não é recomendável utiliza-lo para uma potência superior ao seu valor nominal, como nesse trabalho os componentes foram superdimensionado ele funcionou de forma adequada para essa sobre potência (porém os comercialmente disponível trabalham de 0 á 100% da potência nominal). Já para potência abaixo de 50% na prática representam em um baixo rendimento, tornando-se inviável sua utilização, dessa forma os ensaios dessa região foi desconsiderado.

O gráfico da Figura 8.15 apresenta os valores de eficiência do conversor para a configuração sem o uso da célula de comutação suave e com o arranjo de comutação suave proposto.

Considerando uma região de 270 W a 330 W, que corresponde a -10 % e +10% da potência nominal, a média de rendimento no ensaio foi de 86,87% para a versão sem comutação ZVS e 92,01% para a versão de comutação suave, o que comprovou a eficiência da técnica de projeto empregada na redução das perdas de conversão e demonstrou a qualidade geral do projeto com uma boa densidade de potência.

Figura 8.15 – Gráfico com o rendimento do conversor.



Fonte: o próprio autor

8.6 CONCLUSÕES

Neste capítulo 8 foram apresentados os resultados experimentais do conversor em desenvolvimento nesse trabalho, os resultados iniciais comprovam a funcionalidade do projeto, validando a teoria apresentada nesse trabalho e comprovando os resultados já adquiridos através de simulação em software.

9 CONCLUSÃO GERAL

Ao final de todos os testes (simulação e experimental), verificou-se que a topologia proposta mostrou-se válida, sendo possível afirmar/inferir que o conversor apresenta um elevado ganho de tensão estático (característica dos conversores quadráticos) com valores tolerados de estresses de comutação em suas chaves, assim como, foi proposto pelo estudo bibliográfico.

Os resultados obtidos tanto em simulação, quanto nos testes experimentais em laboratório permitiram afirmar que a chave de comutação controlada S1, responsável por modular os ciclos de conversão, possui a comutação em modo suave, na condição ZCS e ZVS (sem corrente e tensão nos terminais Dreno e Source) quando em acionamento e ZVS (sem tensão nos terminais Dreno e Source) quando em bloqueio, ratificando o bom funcionamento da célula de comutação suave. Além do que as formas de ondas teóricas analisadas nos capítulos 2 e 3 foram muito próximas das ondas simuladas, validando assim este estudo qualitativo e quantitativo, pois o ganho de tensão na simulação utilizando componentes reais foi de 3,33% menor que o ganho teórico, sendo considerada um taxa de variação pequena e dentro de limites aceitáveis.

O protótipo montado no laboratório apresentou resultados condizentes com a simulação, a tensão real na saída do conversor foi 1,47% menor que o ganho obtido na simulação, ou seja, um valor bem próximo. Já em relação ao ganho teórico a diferença foi de 4,73% e esses valores estão dentro dos padrões esperados de ganho estático.

Como já foi dito anteriormente a célula de comutação suave empregada no circuito cumpriu seu papel, possibilitando a comutação ZCS-ZVT, isto fez com que o rendimento do conversor melhorasse em relação à topologia sem a célula, sendo a mesma 5.14% superior. Em tempos de escassez de fontes geradoras de energia a conservação e racionalização das mesmas são fundamentais, o que torna o resultado desse projeto significativo no aspecto de eficiência energética.

A utilização do DSP foi válida e serviu para aquisição de experiência em relação a essa tecnologia, apesar de não ter sido feito o controle em malha fechada no Conversor Boost Quadrático com Célula de Comutação Suave (ZCS-ZVT), optou-se por gerar os sinais PWM através desse dispositivo de controle, pois isso proporcionaria para o grupo um conhecimento impar de contato inicial com o

microprocessador, e um avanço no entendimento do sistema de *Hardware* necessário para processar esses sinais digitais, o que possibilitará as novas pesquisas um trabalho mais aprofundado e voltado para a área de controle do conversor.

Em relação a futuras atividades da Engenharia Elétrica, Área de Concentração Sistemas Eletrônicos, Especialidade Eletrônica de Potência é possível citar algumas sugestões que podem agregar conhecimento ao meio científico tomando como principio está dissertação/trabalho: a primeira como já foi mencionado é o desenvolvimento de um sistema de controle autônomo para que o conversor possa manter a estabilidade em relação ao nível de tensão na saída mesmo que a carga varie, ou ainda que se possa manter a tensão no barramento de saída constante mesmo que a tensão na entrada sofra variações. Além disso, a segunda sugestão é que, seria interessante desenvolver um projeto utilizando a mesma topologia para potências nominais superiores a testada no presente trabalho, para que dessa forma a gama de aplicabilidade do dispositivo possa aumentar e por fim como terceira sugestão, a célula de comutação suave poderá ser testada nas demais topologias de conversores CC-CC citadas no estudo bibliográfico deste trabalho, a fim de verificar-se o resultado em relação ao rendimento melhore, assim como mostrou os resultados para o circuito específico estudado por está dissertação.

REFERÊNCIAS

- BAKAN, A. F.; BODUR, H.; A. I.; A Novel ZVT-ZCT PWM DC-DC Converter. **IEEE Transactions on Magnetics**. New York, v. 75, n. 15, p. 4802-4821, 2005.
- BARBI, I. **Projetos de fontes chaveadas**. 2. ed. Florianópolis: Autor, 2007.
- BARBOSA, L. R. A buck quadratic PWM soft-switching converter using a single active switch. **IEEE Transactions on Power Electronics**, New York, v. 14, p. 445-453, may 1999.
- BARBOSA, L. R. Analysis of a soft-switched quadratic boost converter. **Eletrônica de Potência**, Campo Grande, v. 18, n. 3, p.1047-1054, jun./ago.2013.
- BARRETO, L. H. S. C.; Apêndice A: Conversores Quadráticos. Tese de Doutorado, UFU, Uberlândia-MG, Brasil, 2003.
- BARRETO, L. H. S. C. A quasi-resonant quadratic boost converter using a single resonant network. **IEEE Transactions on Industrial Electronics**, New York, v. 52, n. 2, Apr. 2005.
- BRITTO, J. Proposta de um conversor cc-cc utilizado em sistemas fotovoltaicos e rede de energia elétrica para faixa de tensão universal. **Eletrônica de Potência**, Campinas, v. 14, p. 165-172, ago. 2009.
- CABRAL, J. B. R. F. **Conversor CC-CC não isolado de elevado ganho para aplicação no processamento de energia solar fotovoltaica**. Dissertação (Mestrado em Engenharia Elétrica) – Universidade do Estado de Santa Catarina - UDESC, Joinville, 2013.
- CESAR, T. A. **Conversor boost entrelaçado com célula de comutação suave**. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Estadual de Londrina – UEL, Londrina, 2004.
- DALLAMUTA, J. L. **Conversor Boost Quadrático entrelaçado com multiplicação capacitiva de tensão**. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Estadual de Londrina – UEL, Londrina, 2014.
- DATASHEET CATALOGO. Disponível em: <http://www.datasheetcatalog.com/>. Acesso em: 10 jun. 2015
- MELO, L. F. P. **Análise e projeto de fontes chaveadas**. São Paulo: Érica, 1996.
- NOVAES, Y. R. **Contribuição para sistemas de processamento de energia de células a combustível**. Tese (doutorado em Engenharia Elétrica) Universidade Federal de Santa Catarina – UFSC, Florianópolis, 2006.
- PSIM SIMULATION SOFTWARE. Disponível em: <http://powersimtech.com/products/psim/> Acesso em: 10 jun. 2015.

PROTEUS SOFTWARE. Disponível em: <http://proteus.soft112.com/> Acesso em 10 jun. 2015

VILEFORTE, L. S. **Conversor Boost Quadrático PWM associado a célula de auxílio a comutação SR-ZVS-QRC**. Dissertação (Mestrado em Engenharia Elétrica), Universidade Federal de Uberlândia – UFU, Uberlândia, 2011.

VILELA, M. S; COELHO, E. A. A; VIEIRA JUNIOR, J. B.; FREITAS L. C; FARIAS, V. J. A Family of PWM Soft-Switching Converters With Low Stresses of Voltage And Current”. **IEEE Apec’96 Proceedings**, p. 299-304, 1996.

WU, X.; WU, G.; ZHANG, J; QIAN, Z. New ZCT-PWM Cell for DC-DC Converters with Reduced Current Stress and Conduction Loss. **IEEE Transactions on Power Electronics**, v. 50, a. 10, ago. 2010.

BIBLIOGRAFIA

- BAKAN, A. F.; BODUR, H.; A. I.; A Novel ZVT-ZCT PWM DC-DC Converter. **IEEE Transactions on Magnetics**. New York, v. 75, n. 15, p. 4802-4821, 2005.
- BARBI, I. **Projetos de fontes chaveadas**. 2. ed. Florianópolis: Autor, 2007.
- BARBOSA, L. R. A buck quadratic PWM soft-switching converter using a single active switch. **IEEE Transactions on Power Electronics**, New York, v. 14, p. 445-453, may 1999.
- BARBOSA, L. R. Analysis of a soft-switched quadratic boost converter. **Eletrônica de Potência**, Campo Grande, v. 18, n. 3, p.1047-1054, jun./ago.2013.
- BARRETO, L. H. S. C.; Apêndice A: Conversores Quadráticos. Tese de Doutorado, UFU, Uberlândia-MG, Brasil, 2003.
- BARRETO, L. H. S. C. A quasi-resonant quadratic boost converter using a single resonant network. **IEEE Transactions on Industrial Electronics**, New York, v. 52, n. 2, Apr. 2005.
- BRITTO, J. Proposta de um conversor cc-cc utilizado em sistemas fotovoltaicos e rede de energia elétrica para faixa de tensão universal. **Eletrônica de Potência**, Campinas, v. 14, p. 165-172, ago. 2009.
- CABRAL, J. B. R. F. **Conversor CC-CC não isolado de elevado ganho para aplicação no processamento de energia solar fotovoltaica**. Dissertação (Mestrado em Engenharia Elétrica) – Universidade do Estado de Santa Catarina - UDESC, Joinville, 2013.
- CESAR, T. A. **Conversor boost entrelaçado com célula de comutação suave**. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Estadual de Londrina – UEL, Londrina, 2004.
- DALLAMUTA, J. L. **Conversor Boost Quadrático entrelaçado com multiplicação capacitiva de tensão**. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Estadual de Londrina – UEL, Londrina, 2014.
- DAMASCENO, A. D. C. H. **Controle preditivo de corrente aplicado a um controlador de carga de baterias baseado em conversor CC-CC bidirecional**. 2008. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Juiz de Fora, Juiz de Fora, 2008.
- DATASHEET CATALOGO. Disponível em: <http://www.datasheetcatalog.com/>. Acesso em: 10 jun. 2015
- KOSAI, H. Coupled Inductor Characterization for a High Performance Interleaved Boost Converter. **IEEE Transactions on Magnetics**, New York, v. 45, n. 10, p. 4812-4815, 2009.

MAKSIMOVIC, D.; CUK, S. Switching Converters with Wide DC Conversion Range. **IEEE Transactions on Power Electronics**, New York, v. 6, n. 1, p. 151-157, jan. 1991.

MELO, L. F. P. **Análise e projeto de fontes chaveadas**. São Paulo: Érica, 1996.

MINDELL, D. A. **Digital Apollo**: human and machine in spaceflight. Cambridge: Massachusetts Institute of Technology, 2008.

MORALES-SALDANA, J. A. Multi loop controller design for a quadratic boost converter. **IET Electric Power Applications**, Stevenage, v. 1, n. 3, p. 362-367, may 2007.

NOVAES, Y. R. **Contribuição para distemas de processamento de energia de células a combustível**. Tese (doutorado em Engenharia Elétrica) Universidade Federal de Santa Catarina – UFSC, Florianópolis, 2006.

PSIM SIMULATION SOFTWARE. Disponível em: <http://powersimtech.com/products/psml/> Acesso em: 10 jun. 2015.

PROTEUS SOFTWARE. Disponível em: <http://proteus.soft112.com/> Acesso em 10 jun. 2015

SOBREIRA JUNIOR, P. A. **Conversor CC-CC entrelaçado aplicado no processamento de energia de arranjo solar fotovoltaico**. 2011. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Juiz de Fora, Juiz de Fora, 2011.

STEIN, C. M. O.; HEY, H. L. A true ZCZVT commutation cell for PWM converters. **IEEE Transctiond on Power Electronics**, v. 15, jan. 2000.

VIEIRA JUNIOR, J. B.; FREITAS, L. C.; FARIAS, V. J. ; BARRETO, L. H. C. **Conversor Boost Quadrático**. 2001, Brasil. Patente: Privilégio de Inovação. Número do registro: MU8100794-9, data de depósito: 06/03/2001, título: "Conversor Boost Quadrático" . Instituição(ões) financiadora(s): UFU.

VILEFORTE, L. S. **Conversor Boost Quadrático PWM associado a célula de auxílio a comutação SR-ZVS-QRC**. Dissertação (Mestrado em Engenharia Elétrica), Universidade Federal de Uberlândia – UFU, Uberlândia, 2011.

VILELA, M. S; COELHO, E. A. A; VIEIRA JUNIOR, J. B.; FREITAS L. C; FARIAS, V. J. A Family of PWM Soft-Switching Converters With Low Stresses of Voltage And Current". **IEEE Apec'96 Proceedings**, p. 299-304, 1996.

WU, X.; WU, G.; ZHANG, J; QIAN, Z. New ZCT-PWM Cell for DC-DC Converters with Reduced Current Stress and Conduction Loss. **IEEE Transctiond on Power Electronics**, v. 50, a. 10, ago. 2010.

APÊNDICES

APÊNDICE A – Código do programa para o DSP que gerou o sinal PWM

```

/*****
// This code is created by SimCoder Version 9.1 for TI F28335 Hardware Target
//
// SimCoder is copyright by Powersim Inc., 2009-2011
//
// Date: April 23, 2015 15:36:09
*****/

#include <math.h>
#include "PS_bios.h"
typedef float DefaultType;
#define GetCurTime() PS_GetSysTimer()

interrupt void Task();

DefaultType fGblVin = 0.0;
DefaultType fGblV6 = 0.0;
DefaultType fGblV9 = 0.0;

interrupt void Task()
{
    DefaultType fVDC1, fVDC2, fVDC3;
    PS_EnableIntr();

    fVDC1 = 0.7;
    PS_SetPwm1Rate(fVDC1);
#ifdef _DEBUG
    fGblVin = fVDC1;
#endif
    fVDC2 = 0.3;
    PS_SetPwm2Rate(fVDC2);
#ifdef _DEBUG
    fGblV6 = fVDC2;
#endif
    fVDC3 = 0.3;
    PS_SetPwm3Rate(fVDC3);
#ifdef _DEBUG
    fGblV9 = fVDC3;
#endif
    PS_ExitPwm1General();
}

void Initialize(void)
{
    PS_SysInit(30, 10);
    PS_StartStopPwmClock(0);
    PS_InitTimer(0, 0xffffffff);
    PS_InitPwm(1, 1, 100000*1, (0e-6)*1e6, PWM_TWO_OUT, 4810); // pwnNo, waveType,
frequency, deadtime, outtype
    PS_SetPwmPeakOffset(1, 1, 0, 1.0/1);
    PS_SetPwmIntrType(1, ePwmNoAdc, 1, 0);
    PS_SetPwmVector(1, ePwmNoAdc, Task);
    PS_SetPwm1Rate(0);
    PS_StartPwm(1);

    PS_InitPwm(2, 0, 100000*1, (0e-6)*1e6, PWM_TWO_OUT, 4810); // pwnNo, waveType,
frequency, deadtime, outtype

```

```
    PS_SetPwmPeakOffset(2, 1, 0, 1.0/1);
    PS_SetPwmIntrType(2, ePwmNoAdc, 1, 0);
    PS_SetPwm2Rate(0);
    PS_StartPwm(2);

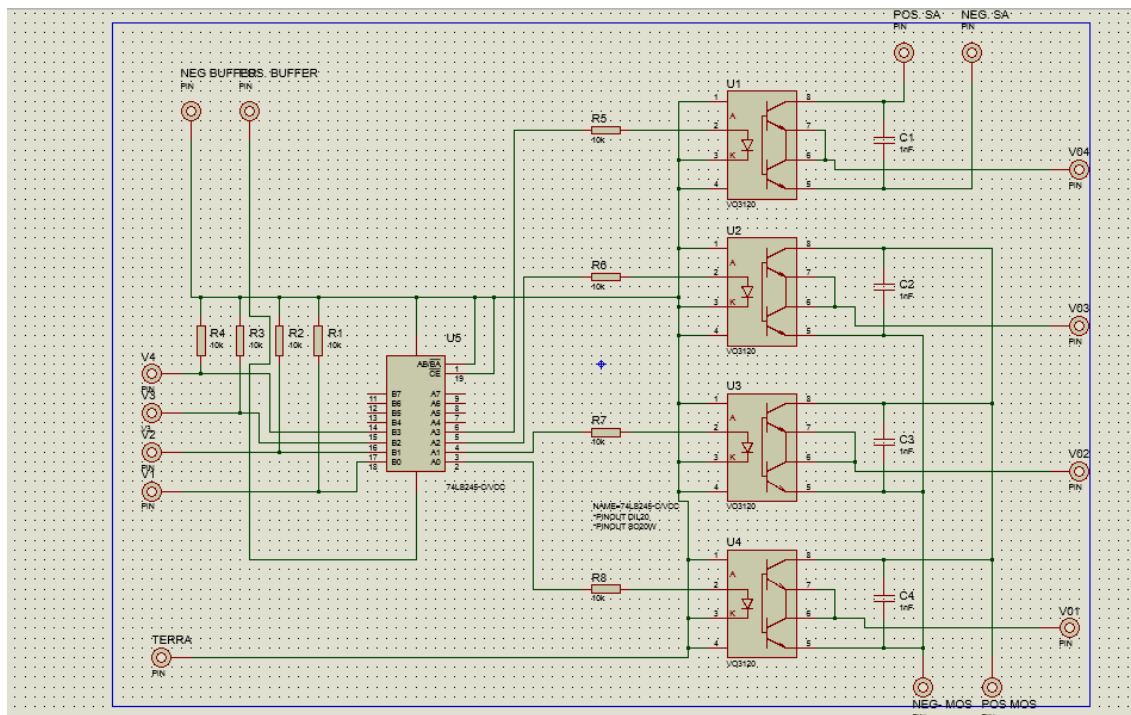
    PS_InitPwm(3, 0, 100000*1, (0e-6)*1e6, PWM_TWO_OUT, 4810); // pwnNo, waveType,
frequency, deadtime, outtype
    PS_SetPwmPeakOffset(3, 1, 0, 1.0/1);
    PS_SetPwmIntrType(3, ePwmNoAdc, 1, 0);
    PS_SetPwm3Rate(0);
    PS_StartPwm(3);

    PS_StartStopPwmClock(1);
}

void main()
{
    Initialize();
    PS_EnableIntr(); // Enable Global interrupt INTM
    PS_EnableDbgm();
    for (;;) {
    }
}
```

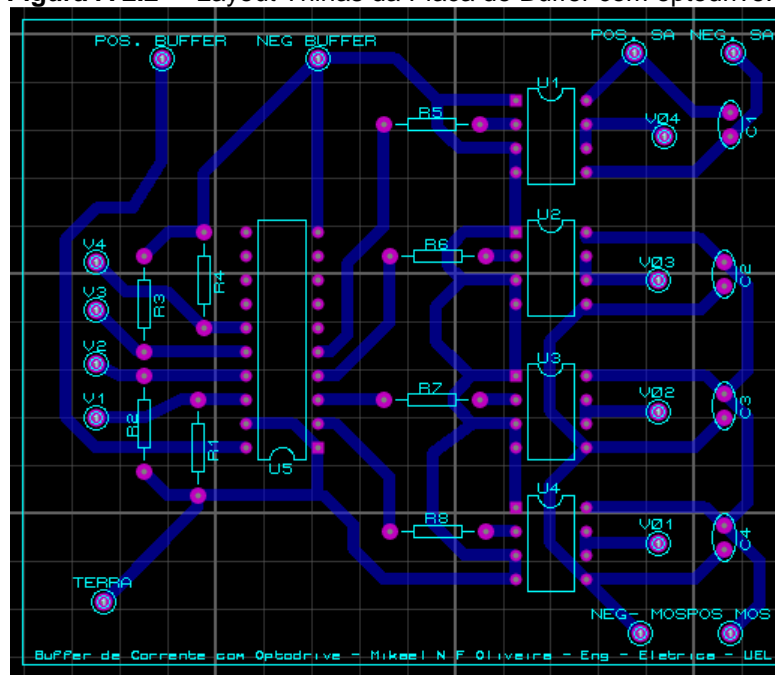
APÊNDICE B – Circuito dos Buffer de corrente e Drives de acionamento dos Mosfet – Proteus

Figura A 2.1 – Circuito final do protótipo Buffer de corrente com Optodrive



Fonte: o próprio autor (Software Proteus)

Figura A 2.2 – Layout Trilhas da Placa do Buffer com optodrive.



Fonte: o próprio autor (Software Proteus)

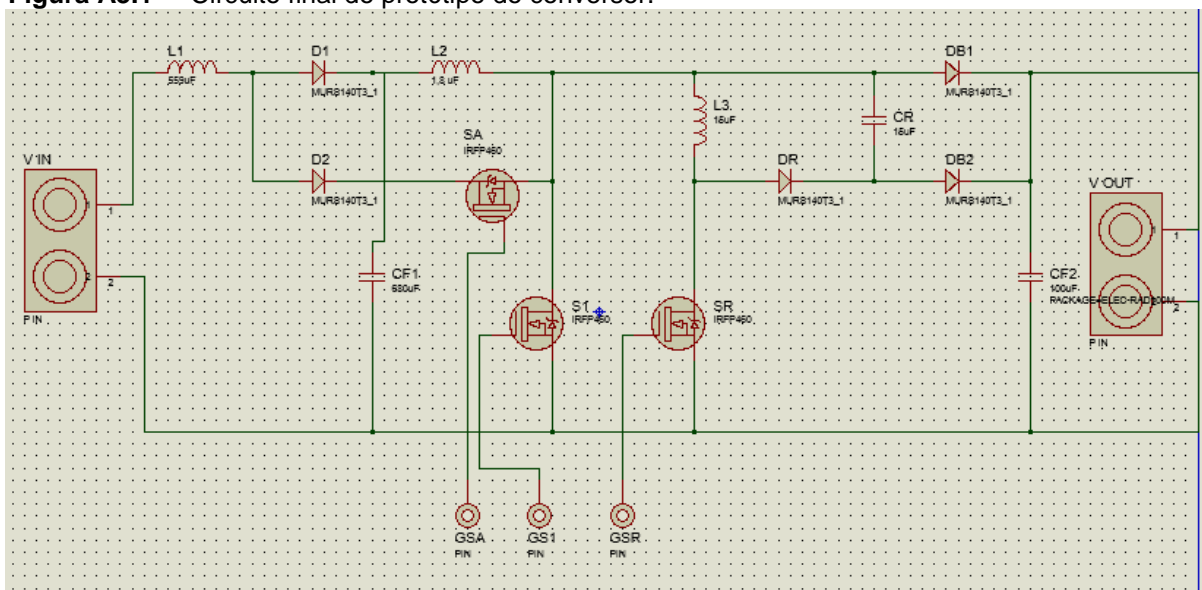
Figura A 2.3 – Perspectiva 3D da placa do buffer de corrente com optodrive .



Fonte: o próprio autor (Software Proteus)

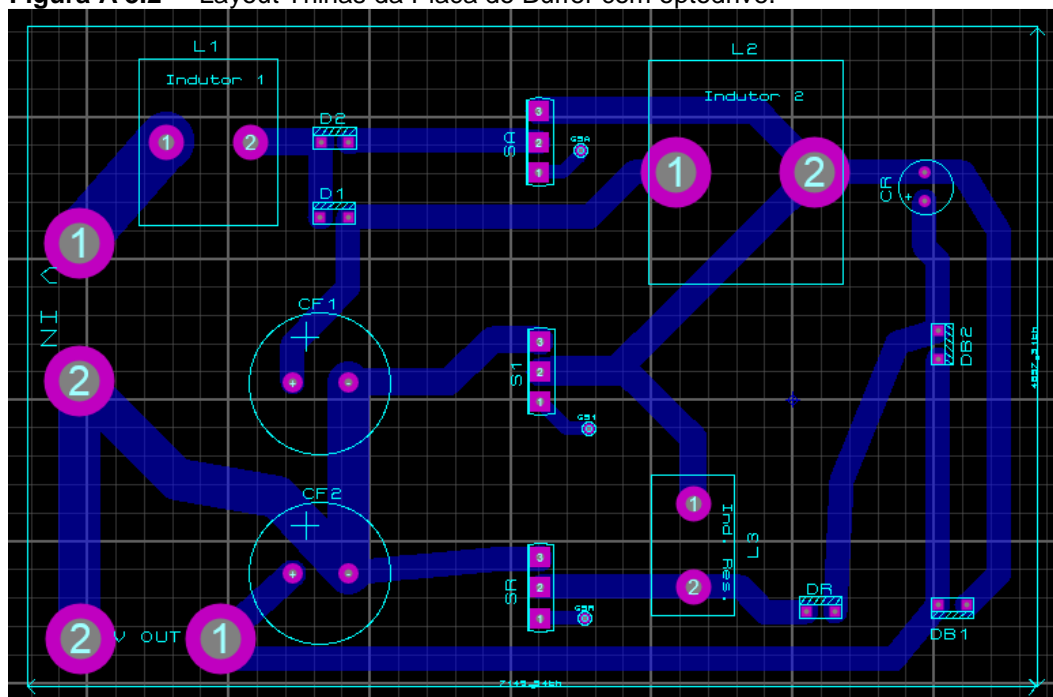
APÊNDICE C – Circuito do Conversor e seu Layout final – Proteus

Figura A3.1 – Circuito final do protótipo do conversor.



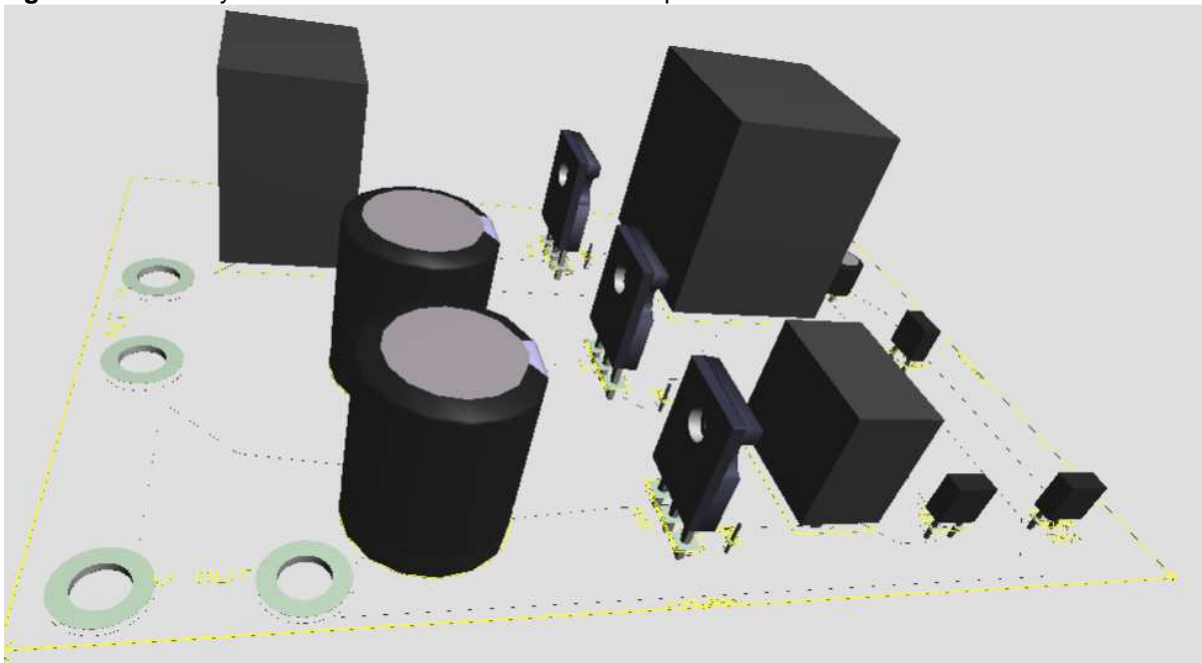
Fonte: o próprio autor (Software Proteus)

Figura A 3.2 – Layout Trilhas da Placa do Buffer com optodrive.



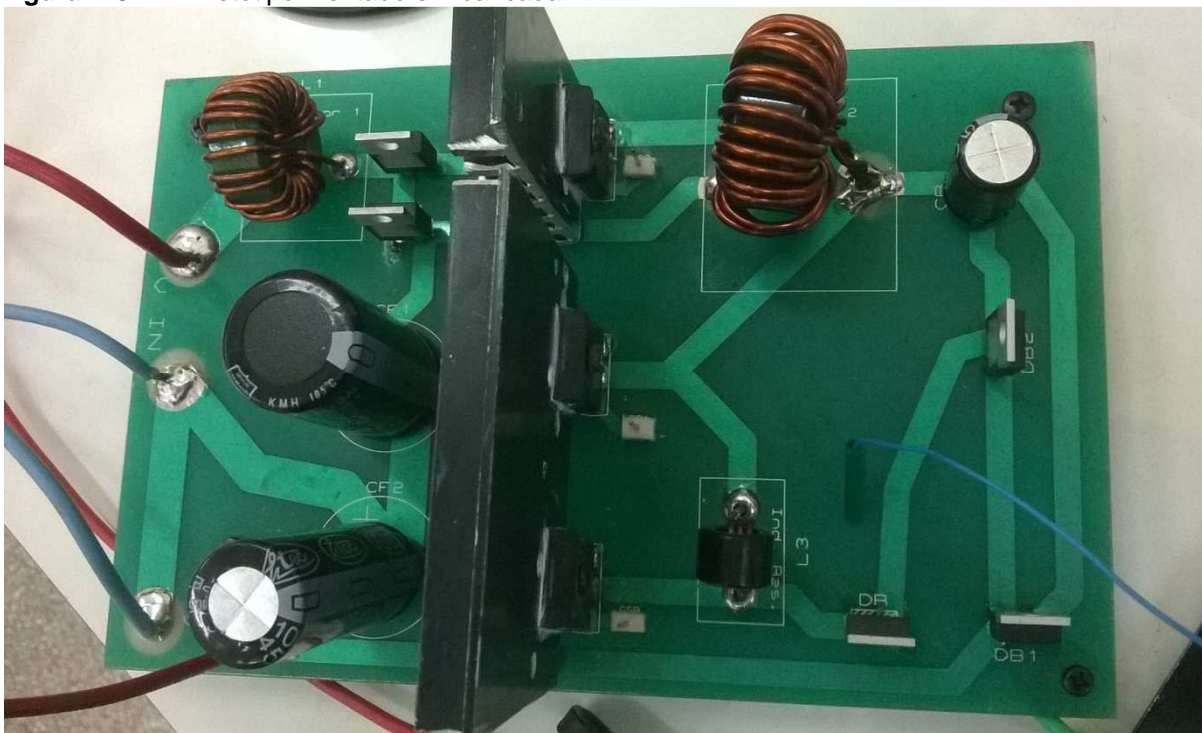
Fonte: o próprio autor (Software Proteus)

Figura A 3.3 – Layout Trilhas da Placa do Buffer com optodrive.



Fonte: o próprio autor (Software Proteus)

Figura A 3.4 – Protótipo montado em bancada.



Fonte: o próprio autor