



Centro de Tecnologia e Urbanismo
Departamento de Engenharia Elétrica

UPS de $5kVA$, tipo *Passive Stand-by*, com integração de painéis solares

André Luiz Batista Ferreira

Londrina-PR, agosto de 2009.

UNIVERSIDADE ESTADUAL DE LONDRINA
CURSO DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA

**UPS de $5kVA$, tipo *Passive Stand-by*, com integração de painéis
solares**

Dissertação de mestrado submetido à
Universidade Estadual de Londrina
como parte dos requisitos para a obtenção
do grau de mestre em Engenharia Elétrica.

ANDRÉ LUIZ BATISTA FERREIRA

Londrina, Agosto de 2009.

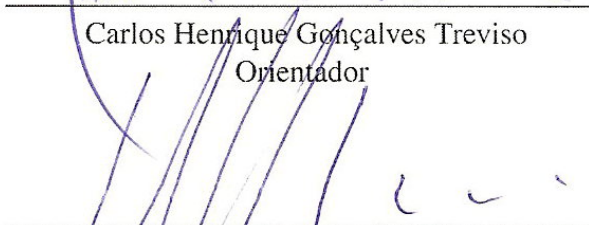
UPS de 5kVA, tipo *Passive Stand-by*, com integração de painéis solares

André Luiz Batista Ferreira

‘Este trabalho foi julgado adequado para a obtenção do título de mestre em engenharia elétrica e aprovado em sua forma final pela Coordenação do Curso de Pós-Graduação em Engenharia Elétrica da Universidade Estadual de Londrina.’

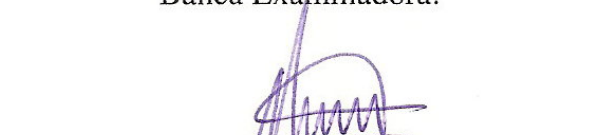


Carlos Henrique Gonçalves Treviso
Orientador



Prof. José Alexandre de França
Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

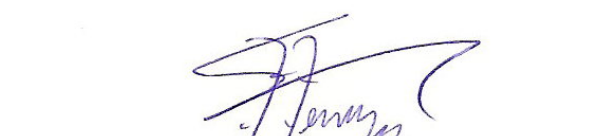
Banca Examinadora:



Dr. Adriano Péres



Dr. Carlos Henrique Gonçalves Treviso



Dr. Ernesto Fernando Ferreyra Ramirez

Dedico este trabalho ao Senhor Jesus, o Alfa e o Ômega, a Raíz de Davi; obrigado Senhor!

À meus pais, Irineu José Ferreira e Maria Cecília Batista Ferreira, que me ensinaram a trilhar o bom caminho, da obediência e amor, estando em constante oração por mim; obrigado!

*Ao meu irmão, Luiz Gustavo Batista Ferreira, por seu amor e compreensão nos momentos difíceis;
obrigado!*

AGRADECIMENTOS

Agradeço ao Senhor, pois Ele é tudo para mim, inclusive minha luz e minha força: *"O Senhor é a minha luz e a minha salvação; a quem temerei? O Senhor é a força da minha vida; de quem me recearei?"* (Salmo 27-1) e por diversas vezes me dizer: *"não temas, porque eu sou contigo; não te assombres, porque eu sou teu Deus; eu te fortaleço, e te ajudo, e te sustento com a destra da minha justiça. Porque eu, o Senhor teu Deus, te seguro pela tua mão direita, e te digo: Não temas; eu te ajudarei."* (Isaías 41-10 e 13);

Agradeço ao meu orientador, Prof. Dr. Carlos Henrique Treviso, por sua dedicação e orientação, por estar sempre presente na realização prática do projeto, compartilhando seus conhecimentos acadêmicos e profissionais; por seu auxílio na implementação dos circuitos, seja na análise de circuito seja na confecção de layouts; por seus preciosos ensinamentos nas mais diversas áreas do saber. Obrigado!

Agradeço aos membros da Comissão Examinadora na banca de qualificação: Prof. Dr. Aziz Demian e Prof. Dr. Marcelo Tosin, pelas valiosas contribuições;

Agradeço aos membros da Comissão Examinadora na banca de defesa: Prof. Dr. Adriano Péres e Ernesto Ramirez, pela colaboração e por suas importantes contribuições que ajudaram a enriquecer este trabalho;

Agradeço a todos os professores do DEEL que estiveram de alguma forma envolvidos no projeto, em especial ao Prof. Dr. Aziz Demian, que desde sua chegada ao departamento tem compartilhado das vitórias e dificuldades encontradas dentro do laboratório;

Aos técnicos do laboratório, Emílio, Reinaldo, Claudenir, Heitor, Anderson e Marcelo Bartolo, por seus valiosos auxílios na confecção de todos os circuitos, dos transformadores e dos testes em bancada; pela amizade e pela vontade de contribuir com o trabalho, muito obrigado!

Aos técnicos Reinaldo e Claudenir que, apesar de não terem permanecido até ao fim do projeto devido ao fim do contrato de ambos, concederam valiosas contribuições, compartilhando comigo não somente a amizade mas também conhecimentos práticos e de vida;

Aos amigos da graduação e pós-graduação, Juliani, Marcela, Felipe, "Osama", Rodolfo, Luiz, José, em especial ao colega de mestrado e laboratório, Marcelo Rodrigues, sempre prestativo na confecção dos circuitos deste trabalho. A todos aqueles que contribuíram para este trabalho, obrigado!

Resumo da dissertação apresentada à UEL como parte dos requisitos necessários para obtenção do grau de mestre em Engenharia Elétrica.

UPS de $5kVA$, tipo *Passive Stand-by*, com integração de painéis solares

André Luiz Batista Ferreira

AGOSTO/2009

Orientador: Carlos Henrique Gonçalves Treviso

Área de Concentração: Eletrônica de Potência

Palavras-chave: Conversor, *Full-Bridge*, Inversor, painel solar, PWM, UPS

Tendo em vista um panorama internacional em que é crescente o consumo de energia elétrica e a demanda por energia de origem limpa e de qualidade, este trabalho mostrará um projeto completo de um Sistema Ininterrupto de Energia (UPS) de $5kVA$ com possibilidade de integração à um sistema fotovoltaico, tornando-o menos dependente da rede elétrica na recarga de seu banco de baterias, implicando em uma maior autonomia para a carga, seja em uso residencial ou comercial. Desta forma, foi implementado em campo um UPS que dispõe de 24 baterias de $12V/7,2A$, fornecendo uma autonomia à carga em plena potência de aproximadamente 25 minutos. A topologia utilizada para o UPS desenvolvido é a "*Passive Stand-by*", que possui custo reduzido e pode alimentar uma grande diversidade de cargas, tornando o sistema comercialmente atrativo.

Conteúdo

Lista de Figuras	ix
Lista de Tabelas	xiv
1 Introdução	1
2 Revisão da Literatura	4
2.1 Normatização internacional dos <i>UPS</i> : IEC 62040-3/1999	6
2.1.1 <i>UPS Passive Standby</i>	7
2.1.2 <i>UPS Line Interactive</i>	9
2.1.3 <i>UPS Double Conversion</i>	11
2.1.4 Classificação da norma IEC 62040-3 frente a fenômenos de QEE	14
2.2 Normatização de UPS no Brasil	16
2.3 Mercado atual para o projeto	17
2.4 UPS proposto	20
2.4.1 Descrição do funcionamento do UPS	21
2.4.2 Banco de baterias	22
2.4.3 Conversor DC/DC - Bloco A	22
2.4.4 Inversor de tensão - Bloco B	27
2.4.5 Circuito comutador - Bloco C	30
2.4.6 Circuito carregador AC/DC - Bloco D	32
3 Artigo para publicação	33

4	Resultados	49
4.1	Simulação computacional	49
4.2	Resultados experimentais	51
4.2.1	Resultados para o inversor	52
4.2.2	Resultados obtidos para os conversores DC/DC	55
4.2.3	Resultados obtidos para o comutador	56
4.3	Fotografias do protótipo e das cargas	58
5	Conclusão	60
	Bibliografia	61
A	Funcionamento do <i>Full-Bridge</i> utilizado no Conversor DC/DC e no Carregador AC/DC	65
A.1	Esquema de chaveamento	67
B	Procedimentos de projeto para o Conversor DC/DC <i>Full-Bridge</i>	70
B.1	Relações básicas do conversor	71
B.2	Filtro de saída: indutor	73
B.3	Filtro de saída: capacitor	76
B.4	Transformador	77
B.5	Semicondutores: chaves	81
B.6	Semicondutores: diodos	82
B.7	<i>Snubbers</i> dissipativos	83
C	Procedimentos de projeto para o Circuito Carregador AC/DC	86
C.1	Relações básicas	87
C.2	Filtro de saída: indutor	87
C.3	Filtro de saída: capacitor	89
C.4	Transformador	89
C.5	Semicondutores: chaves	91
C.6	Semicondutores: diodos	92
C.7	<i>Snubbers</i> dissipativos	93
C.8	Diodos de entrada e circuito completo	93

D	Circuito de controle para os conversores DC/DC e AC/DC	95
E	Inversor monofásico: procedimentos de projeto e circuito de controle	98
E.1	Funcionamento do inversor	99
E.2	Procedimentos de projeto	103
E.3	Semi-condutores: chave	104
E.4	Acionamento do transistor	105
E.5	<i>Snubbers</i> dissipativos	106
E.6	Circuito completo e fotografia do protótipo	106
E.7	Controle do inversor	108
F	Inversor trifásico	109
F.1	Disparo das chaves no inversor trifásico	109
F.1.1	Condução em 180 graus	109
F.1.2	Condução em 120 graus	111
F.2	Carga em desequilíbrio e distorção na saída	112
F.2.1	Distorção com condução em 120 graus	112
F.2.2	Distorção com condução em 180 graus	113
F.3	Formas de onda para cargas desbalanceadas	114
F.4	Circuito completo	116
G	Comutador: circuitos de potência e de controle	118

Lista de Figuras

2.1	Tolerância de tensão para sistema computacional (adaptado da norma IEEE 466) . . .	5
2.2	Soluções adotadas para reduzir os fenômenos de QEE em setores da sociedade em porcentagem da carga total instalada. (adaptado de [15])	6
2.3	Modelo básico do <i>Passive Standby</i> , retirado da norma IEC 62040-3	7
2.4	Modos de operação do <i>Passive Standby</i>	8
2.5	Modelo comercial de um UPS <i>Passive Standby</i> , extraído de [18]	9
2.6	Modelo do <i>Line Interactive</i> , retirado da norma IEC 62040-3	9
2.7	Modos de operação rede e bateria do <i>Line Interactive</i>	10
2.8	Modelo comercial de um UPS <i>Line Interactive</i> , extraído de [8]	11
2.9	Modelo do <i>Double Conversion</i> , retirado da norma IEC 62040-3	12
2.10	Modos de operação rede e bateria do <i>Double Conversion</i>	12
2.11	Modo <i>by-pass</i> do UPS <i>Double Conversion</i>	13
2.12	Modelo comercial de um UPS <i>Double Conversion</i> , extraído de [10]	14
2.13	Curvas de classificação do tempo de comutação de um UPS	16
2.14	Sistema importado de UPS com painel solar com saída de 450W	18
2.15	Sistema modular para inversor de potência de saída de 6000W	19
2.16	Tipos de UPS monofásico existentes no mercado nacional e internacional em função da potência	20
2.17	Diagrama de blocos exemplificando o esquema proposto para o UPS	21
2.18	Conexões das baterias para formar o barramento de 48V	23
2.19	Pulso com modulação PWM	23
2.20	Excursão da curva $B - H$ pelo <i>Full-Bridge</i>	24
2.21	Modelo padrão de um <i>Full-Bridge</i>	24
2.22	Circuito do <i>Full-Bridge</i> utilizado	25

2.23	Conexão entre os secundários do <i>Full-Bridge</i> para saídas de $127V_{AC}$ e $220V_{AC}$ no inversor	26
2.24	Diagrama de blocos representando o circuito de controle	26
2.25	Formas de onda possíveis na saída do UPS	27
2.26	Circuito do inversor simplificado	28
2.27	Formas de onda para os transistores e para a saída do inversor	29
2.28	Diagrama de blocos para o controle do inversor	29
2.29	Inter-travamento com botoeiras	30
2.30	Diagrama de blocos do circuito de controle do comutador	31
2.31	Circuito carregador com topologia <i>Full-Bridge</i>	32
3.1	Esquema do <i>No-Break</i>	35
3.2	Esquema de um dos conversores.	35
3.3	Conexões dos secundários dos conversores.	36
3.4	Fotografia dos conversores Full-Bridge do bloco A.	37
3.5	Esquema simplificado do inversor de tensão.	37
3.6	Fotografia do inversor.	38
3.7	Esquema do carregador das baterias.	39
3.8	Fotografia do carregador e de seu controle.	40
3.9	Saída do inversor para carga resistiva, onde a forma de onda superior representa a tensão e a inferior, a corrente.	40
3.10	Saída do inversor para carga RL, onde a forma de onda superior representa a tensão e a inferior, a corrente.	40
3.11	Formas de onda para carga puramente resistiva em carga plena (conjunto de 12 reostatos de 1kW cada em paralelo formando um equivalente de $2,6\Omega$).	41
3.12	Formas de onda para carga não linear formada por diodos, capacitores e resistores em potência plena.	42
3.13	Formas de onda para carga formada por um computador em paralelo com um motor de 180W.	42
3.14	Formas de onda para carga formada por uma furadeira de bancada de 245W em paralelo com um moto-esmeril de 367W.	42
3.15	Tensão do link DC do No-Break em carga plena.	43
3.16	Momento da comutação rede - No-Break.	43
3.17	Momento da comutação rede - No-Break para carga não linear.	43

3.18	Fotografia do protótipo em bancada.	44
3.19	Fotografia do Protótipo do No-Break instalado.	44
4.1	Esquema utilizado na simulação do inversor de tensão	50
4.2	Simulação para carga resistiva de 8Ω	50
4.3	Simulação para carga resistiva de $1k\Omega$	51
4.4	Simulação para carga RL de $400mH$ e 10Ω	51
4.5	Simulação para carga RL de $1H$ e 100Ω	51
4.6	Curva de rendimento <i>versus</i> potência demandada na saída do inversor	52
4.7	Resultado com carga resistiva formada por seis reostatos de $50\Omega/1kW$ em paralelo	53
4.8	Carga plena de saída obtida com uso de 12 reostatos totalizando $2,6\Omega/1kW$	53
4.9	Resultado para uma ponte retificadora com capacitores e resistores, desenvolvendo plena potência	54
4.10	Resultado obtido com carga composta por um computador em paralelo com um motor de $180W$	54
4.11	Resultado para carga indutiva formada por uma furadeira de $245W$ em paralelo com um moto-esmeril de $367W$	55
4.12	Tensão de link DC nos capacitores de entrada do inversor	55
4.13	Curva de rendimento <i>versus</i> potência demandada na saída do conversor	56
4.14	Comutação da rede para o UPS, com o tempo aproximado de $20ms$	57
4.15	Comutação da rede para o UPS com carga não linear com o tempo aproximado de $25ms$	57
4.16	Conjunto de reostatos utilizados como carga	58
4.17	Cicuito do UPS em bancada	59
4.18	Cicuito do UPS instalado em uma residência	59
A.1	Circuito do conversor <i>Full-Bridge</i> básico	65
A.2	Formas de onda de tensão do <i>Full-Bridge</i>	67
A.3	Momento em que M_1 e M_3 estão conduzindo	68
A.4	Situação de tempo morto	68
A.5	Momento em M_2 e M_4 estão saturadas	69
A.6	<i>Snubbers</i> dissipativos convencionais, para um transistor e para um diodo	69
B.1	Circuito do conversor <i>Full-Bridge</i>	70

B.2	Pulsos do chaveamento do <i>Full-Bridge</i>	72
B.3	Comportamento de um capacitor eletrolítico, figura extraída de [45]	76
B.4	Relação entre a resistência entre <i>Drain</i> e <i>Source</i> (<i>R_{ds}</i>) e a temperatura - retirado do datasheet do componente	82
B.5	Circuito completo do conversor <i>Full-Bridge</i> para a conversão DC/DC	84
B.6	Fotografia de um dos conversores <i>Full-Bridge</i>	85
C.1	Circuito simplificado do carregador AC/DC	87
C.2	Relação entre <i>R_{ds}</i> e a temperatura para o transistor IRF 840	92
C.3	Circuito completo do carregador AC/DC	94
C.4	Fotografia do circuito carregador e de seu controle	94
D.1	Esquema interno do CI SG3525	95
D.2	Circuito de sincronismo	96
D.3	Circuito de controle completo	97
E.1	Esquema básico do inversor	98
E.2	Formas de onda de tensão para o inversor	99
E.3	Momento em que M_1 e M_3 conduzem	100
E.4	Situação em que somente M_3 permanece conduzindo	101
E.5	Situação em que M_2 e M_4 conduzem	102
E.6	Situação em que somente M_2 permanece conduzindo	103
E.7	Características máximas do IGBT escolhido	105
E.8	Características elétricas do IGBT escolhido	105
E.9	Circuito utilizado no disparo das chaves do inversor	105
E.10	Circuito completo do inversor	107
E.11	Fotografia do inversor	107
E.12	Circuito completo de controle para o inversor	108
F.1	Esquema básico do inversor trifásico	109
F.2	Formas de onda para condução em 180 graus	110
F.3	Diagrama fasorial para condução em 180 graus	110
F.4	Formas de onda de tensão fase-fase	110

F.5	Formas de onda para condução em 120 graus	111
F.6	Diagrama fasorial para condução em 120 graus	111
F.7	Saída fase-neutro do inversor	112
F.8	Saída fase-fase do inversor	112
F.9	Conexão em estrela	113
F.10	Circuito equivalente de conexão delta com V_A aberto	113
F.11	Circuito equivalente de conexão estrela com V_A em curto com V_C	114
F.12	Saídas do inversor para cargas balanceadas	114
F.13	Saídas do inversor para R_{AB} desbalanceado	115
F.14	Saídas do inversor para R_{BC} desbalanceado	115
F.15	Saídas do inversor para R_{CA} desbalanceado	116
F.16	Circuito completo para o inversor trifásico	117
G.1	Circuito de potência do comutador completo	118
G.2	Circuito de controle do comutador	119

Lista de Tabelas

2.1	Diagrama de blocos das topologias de UPS de acordo com a norma nacional e a norma internacional. Extraído de NBR 15014 e IEC 62040-3	17
3.1	Especificações para cada conversor Full-Bridge	36
3.2	Especificações para o inversor	38
3.3	Especificações para o carregador	39
3.4	Resultados para o Inversor	41
4.1	Resultados obtidos experimentalmente - Inversor DC/AC	52
4.2	Resultados obtidos experimentalmente - Par de conversores DC/DC	56
B.1	Condições para a operação do conversor	71
B.2	Características do núcleo 65/33/26	74
B.3	Características do núcleo 65/33/26	79
C.1	Condições para a operação do carregador	86
C.2	Características do núcleo 30/15/14	88
C.3	Características do núcleo 30/15/14	90
E.1	Condições para a operação do inversor utilizado no projeto	103

INTRODUÇÃO

Na atualidade, é cada vez maior o consumo mundial de energia elétrica, com um crescimento médio de 2,7% ao ano, passando de 14,781 bilhões de *kWh* em 2003 para 21,699 bilhões de *kWh* em 2015, segundo dados do relatório *International Energy Outlook 2006* (IEO) da *Energy Information Administration* (EIA), do departamento de energia dos Estados Unidos [1]. A maior parte desta energia é proveniente de combustíveis fósseis, fonte de energia não-renovável. Dentre as diversas formas de geração de energia elétrica, as chamadas fontes alternativas de energia (energia limpa) têm sido desenvolvidas devido a uma maior conscientização dos governos mundiais, já que a fonte fóssil tende a ser esgotada, além de interferir na qualidade de vida das pessoas com emissão de gases poluentes e interferindo na própria natureza, como é o caso do efeito estufa. Tornou-se necessário a busca por soluções alternativas, economicamente viáveis e ecologicamente corretas.

Outro grande problema é a irregularidade na distribuição da energia elétrica, principalmente nos países subdesenvolvidos. No Brasil, segundo o Censo de 2000 do Instituto Brasileiro de Geografia e Estatística (IBGE) [2], existiam aproximadamente dois milhões de domicílios rurais não atendidos por energia elétrica, ou seja, aproximadamente dez milhões de brasileiros que viviam no meio rural sem acesso a esse serviço público. Nos lugares em que existe o atendimento, ainda existe o problema de falha e descontinuidade de energia. Contudo, atender as comunidades mais afastadas dos grandes centros urbanos com energia convencional torna-se economicamente inviável. Para esse fim, a energia solar fotovoltaica desponta como solução alternativa [3, 4].

Para lidar com situações como as descritas acima, e também para as situações gerais, este trabalho mostra o desenvolvimento e construção de um aparelho que seja um Sistema Ininterrupto de Energia (UPS, do termo em inglês *Uninterruptible Power Supplies*) com a capacidade de utilizar a energia proveniente do Sol em seu sistema [5]. O UPS é provido de um banco de baterias composto por 24 baterias de 12V/7,2A, com potência de saída de 5kVA que será capaz de garantir aplicabilidade tanto no setor residencial quanto no setor comercial, onde se concentra uma quantidade de carga maior.

Para a comercialização do sistema UPS tornar-se viável deve haver adequação com as normas que regulamentem o setor. Assim, a classificação do UPS proposto, segundo a norma

internacional IEC 62040-3/1999 que regulamenta o setor internacional de UPS, é Topologia *Passive Stand-by*, indicando que o UPS somente alimentará a carga quando a rede estiver com uma ou mais fases interrompidas [6]. A norma IEC 62040-3 também classifica um sistema UPS segundo sua susceptibilidade frente aos fenômenos de Qualidade de Energia Elétrica (QEE). Assim, o UPS desenvolvido neste trabalho é classificado como **VFD** (*Voltage and Frequency Dependent*), já que a carga permanecerá conectada à rede enquanto esta estiver normalizada; **SX**, que significa saída senoidal no modo rede e quase-quadrada no modo UPS e **333**, o que significa que o tempo de comutação entre rede-UPS é superior a $10ms$ para cargas lineares e não-lineares.

Afora as características supra-citadas, o UPS desenvolvido apresenta a possibilidade de integração com um sistema fotovoltaico, fazendo com que o circuito de controle dos comutadores adquira importância fundamental no UPS, sendo o responsável por acionar o sistema fotovoltaico que terá por função fornecer energia para o banco de baterias principalmente durante o dia. O controle também determinará o momento de realização da comutação entre a rede elétrica e o UPS, trabalhando com a energia do banco de baterias em dois níveis, o que implica em uma maior autonomia da carga em relação à rede elétrica. Com o acréscimo no número de painéis solares acoplados ao UPS haverá redução da dependência da rede elétrica, até o ponto em que o UPS funcione também como gerador de energia.

O sistema também mostra-se comercialmente competitivo, pois é incomum no mercado nacional e internacional a utilização da topologia *Passive Stand-by* devido a grande maioria dos UPS comerciais serem especializados para determinadas cargas, que por serem muito sensíveis, não podem estar sujeitas a nenhuma flutuação de tensão presente na rede elétrica [6, 7]. Assim, para estas cargas, as topologias comumente utilizadas são *Line Interactive* e *Double Conversion*, que proporcionam uma proteção maior contra flutuações da rede, contudo de elevado custo. Para cargas acima de $2kVA$ que não exigem tamanha proteção, como por exemplo, eletros-domésticos, o consumidor provavelmente terá que adquirir um sistema super-dimensionado para a sua carga e por um preço elevado.

Por exemplo, para uma carga que demande $5kVA$, um UPS *Line Interactive* custa por volta de três mil dólares (*fob*¹) [8, 9] enquanto que um UPS *Double Conversion* pode ser encontrado a partir de quatro mil e quinhentos dólares (*fob*) [10]; já o custo para o UPS desenvolvido neste projeto, levando em consideração apenas o material utilizado, foi de aproximadamente mil e quinhentos dólares (não-incluso sistema fotovoltaico em nenhum dos três equipamentos). Além disso, sistemas que fazem uso de UPS integrada a painéis fotovoltaicos são raros e com potências reduzidas, como é o caso de um modelo importado de $450W$ [11]. Portanto fica evidenciada a viabilidade econômica do protótipo, que torna-se uma opção a ser explorada, sendo esse o objetivo deste trabalho.

Para estruturar o projeto, este trabalho é composto dos seguintes capítulos:

- **Revisão da Literatura**, onde serão expostos as principais normas que regem o mercado atual

¹*incoterm* que significa *Free on Board*, ou seja, o vendedor encerra suas obrigações quando a mercadoria entra no navio no porto de embarque indicado e, a partir daquele momento, o comprador assume todas as responsabilidades quanto a perdas e danos, incluindo o frete da viagem principal.

de UPS e os sistemas UPS que podem ser encontrados no mercado, além de uma apresentação teórica do sistema proposto;

- **Artigo para publicação**, que fornece um artigo que resume a apresentação teórica do UPS e os resultados obtidos, tornando possível sua submissão à congressos e revistas especializadas;
- **Resultados**, sendo apresentados os resultados através de experimentos em bancada, de forma a demonstrar a funcionalidade dos principais blocos que formam o protótipo;
- **Conclusão**, onde são apresentadas as considerações finais sobre o projeto e as sugestões futuras para melhoria do sistema;
- **Apêndice**, que mostra o princípio de funcionamento e projeto dos circuitos de potência utilizados, além de todos os circuitos completos do UPS desenvolvido.

REVISÃO DA LITERATURA

Com o desenvolvimento da indústria eletro-eletrônica, é cada vez mais comum que equipamentos eletrônicos estejam presentes nos setores essenciais da sociedade, tais como centrais telefônicas, hospitais, fábricas e agências bancárias, onde um determinado sistema eletrônico não pode ter seu fornecimento de energia interrompido. É claro que por melhor que seja o sistema de fornecimento de energia para estes consumidores, ainda haverá possibilidade de que ocorram interrupções e/ou distúrbios na rede elétrica. Estes problemas são a grosso modo, considerados como fenômenos de Qualidade da Energia Elétrica (QEE) [12].

Um UPS, sigla inglesa para *Uninterruptible Power Supplies*, ou Sistemas Ininterruptos de Energia, conhecidos no Brasil pelo termo No-Break, pode fornecer a energia requisitada com qualidade, fornecendo a proteção necessária para cargas sensíveis contra a maioria dos distúrbios que podem ocorrer em uma rede elétrica, entre os quais é possível citar surtos de tensão com sobre-tensão ou sub-tensão, picos rápidos de tensão de valores muito elevados, interrupções no fornecimento de energia e oscilações transitórias na frequência [13]. Para estes casos, em que flutuações de tensão podem danificar o sistema, são estabelecidos limites em termos da qualidade da energia suprida, onde as curvas mostradas na Figura 2.1, relacionadas na norma IEEE 446 definem um envelope dentro do qual deve estar o valor da tensão suprida ao equipamento, devendo o UPS atuar quando os limites forem violados, mantendo a alimentação dentro de valores aceitáveis [14].

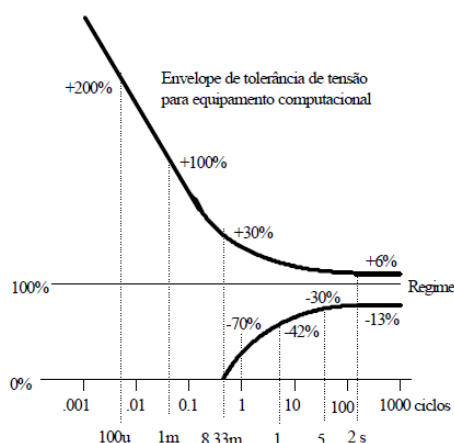


Figura 2.1 – Tolerância de tensão para sistema computacional (adaptado da norma IEEE 466)

Em uma pesquisa realizada em 2007, o *European Copper Institute* apresenta algumas soluções adotadas pelos diversos setores da sociedade para eliminar ou mitigar os fenômenos de QEE, como mostra a Figura 2.2 [15].

Nesta figura é possível observar que nas instalações bancárias, o uso de UPS é necessário em mais de sessenta por cento da carga total instalada e o de telecomunicações em cerca de 50%.

Neste capítulo, serão primeiramente apresentadas as normatizações nacional e internacional dos *UPS* existentes no mercado; alguns exemplos de *UPS* existentes; e a apresentação da topologia proposta neste trabalho de um *UPS passive Stand-by* que pode ser acoplado a um sistema fotovoltaico, capaz de gerar eletricidade a partir da energia solar [5].

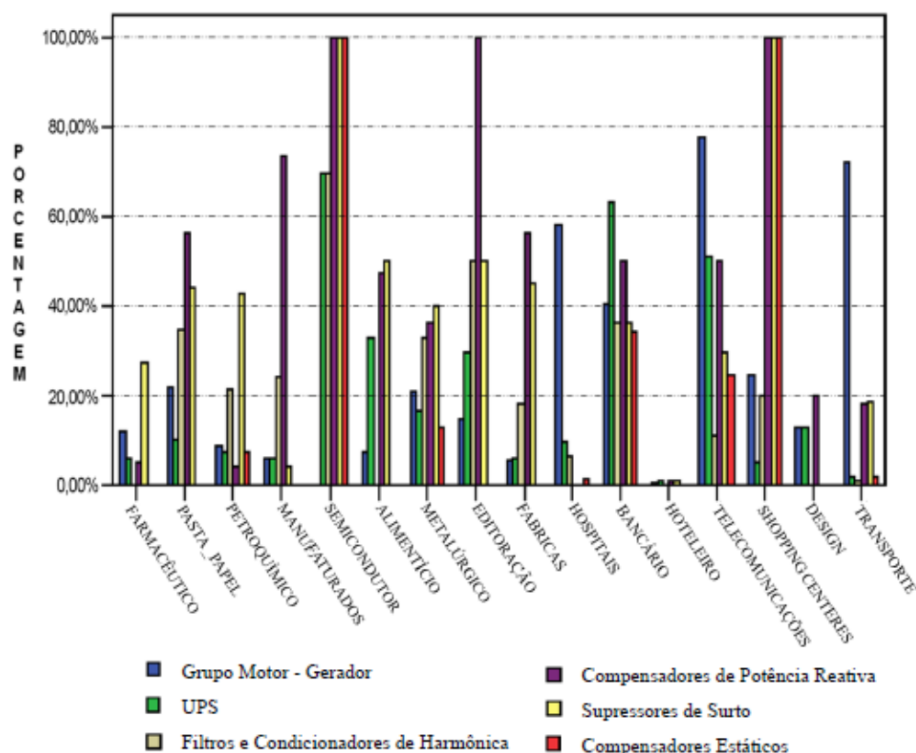


Figura 2.2 – Soluções adotadas para reduzir os fenômenos de QEE em setores da sociedade em porcentagem da carga total instalada. (adaptado de [15])

2.1 Normatização internacional dos UPS: IEC 62040-3/1999

Atualmente, os UPS são divididos em três modelos: os dinâmicos ou UPS rotativo, os estáticos ou UPS eletrônico e os híbridos, combinação das tecnologias dinâmica e estática [6]. É comum, no Brasil, a utilização do termo "No-Break" para referenciar os UPS estáticos. Como o trabalho proposto relaciona-se somente com o UPS eletrônico, será utilizado apenas o termo UPS para referenciar o UPS estático.

Com o crescimento do consumo de eletricidade, surgiram desde a segunda metade do século passado sistemas capazes de manter a alimentação de equipamentos elétricos, mesmo com o fornecimento de energia interrompido. Entretanto, devido a falta de normatização, surgiram as mais diversas nomenclaturas, sendo a qualidade do produto uma incógnita para o usuário final. Com base nestes problemas, a Comissão Eletrotécnica Internacional (do inglês *International Electrotechnical Commission* - IEC) desenvolveu uma norma específica para os UPS estáticos a IEC 62040-3/1999 afim de padronizar os UPS e garantir a segurança destes produtos [6, 16].

A norma IEC 62040-3/1999 define os três tipos de topologias existentes de UPS [7]:

- *Passive Standby*
- *Line Interactive*

- *Double Conversion*

Na subseção a seguir serão apresentadas as características de cada topologia segundo a norma IEC 62040-3 e também as vantagens e desvantagens de utilizar cada uma delas.

2.1.1 UPS *Passive Standby*

Nesta topologia escolhida para o UPS proposto neste trabalho, mostrada na Figura 2.3, há dois modos de funcionamento: modo normal e modo bateria. No modo normal, a carga é alimentada diretamente pela rede de energia CA através de uma chave de transferência ou um comutador. Por isso, alguns fabricantes utilizam filtros e condicionadores de energia a fim de eliminar ou mitigar possíveis distúrbios e regular a tensão na saída dos UPS (tensão na carga). Ainda no modo normal, a bateria é carregada constantemente por um retificador (CA/CC) e o inversor permanece em espera, por isso a denominação *Passive Standby*.

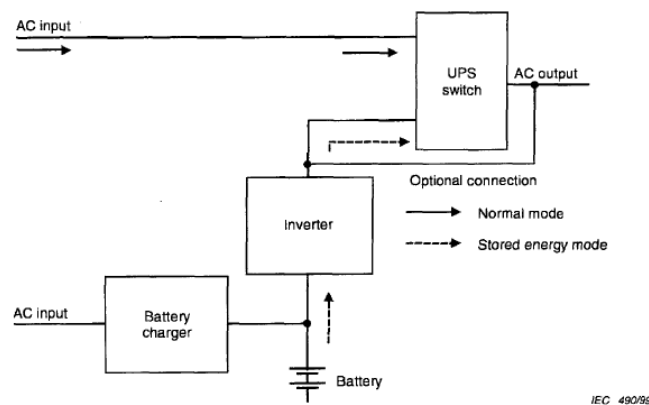


Figura 2.3 – Modelo básico do *Passive Standby*, retirado da norma IEC 62040-3

O modo bateria é caracterizado pela comutação da rede para o equipamento quando a tensão de entrada ultrapassa uma determinada faixa de tolerância ou quando há interrupção de energia, e a partir deste ponto é o UPS que sustentará a alimentação das cargas suprindo sua necessidade enquanto houver energia armazenada na bateria, ou então, quando a tensão da rede de energia CA restabelecer a faixa de tolerância limite de tensão adequada.

A Figura 2.4 mostra os dois modos de operação existentes nesta topologia.

A norma IEC 62040-3 não menciona nem utilização de filtro ou condicionadores, apenas comentando sobre a chave de transferência, nem sobre um tempo máximo de transferência do modo normal para o modo bateria [16]. Obviamente, o tempo de transferência não deve prejudicar o funcionamento da carga, como por exemplo, fontes chaveadas de computadores pessoais, que suprem a energia consumida através de capacitores. Atualmente o tempo típico de transferência para essa topologia de UPS é de aproximadamente 10ms [6].

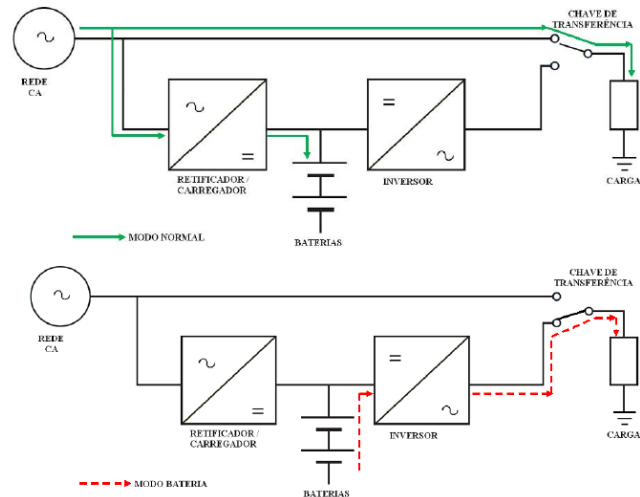


Figura 2.4 – Modos de operação do *Passive Standby*

A escolha pelo uso da topologia Passive Standby deve ser analisada de forma a avaliar a relação proteção *versus* custo em relação às outras topologias. Suas vantagens são:

- Projeto simplificado dos circuitos retificador, inversor e controle;
- Dimensão reduzida do equipamento;
- Alto rendimento na transferência de energia à carga quando o UPS estiver operando no modo normal;
- Baixo custo de fabricação se comparado com outras topologias.

Todavia, a carga está diretamente conectada à rede CA no modo rede, como pode ser observado na Figura 2.4, expondo a carga à distúrbios indesejáveis como: variações de tensão e frequência, distorções harmônicas, entre outros. Por conseguinte, as desvantagens na utilização dessa topologia estão associadas a [17]:

- Não-regulação da tensão de saída no modo rede;
- Não-regulação da frequência de saída no modo rede;
- Tempo de transferência do modo normal para o modo bateria.

Essa topologia é bastante utilizada em equipamentos eletrônicos que possuem fontes chaveadas como computadores e impressoras, sendo muito utilizada em residências devido ao seu menor volume, como pode ser observado no modelo apresentado na Figura 2.5, em que o equipamento possui como medidas $320 \times 182 \times 105 \text{ mm}$ ($L \times A \times P$) com $5,60 \text{ kg}$, possuindo potência de saída de 650 VA e com preço de quinhentos reais, não-incluso o frete [18].



Figura 2.5 – Modelo comercial de um UPS *Passive Standby*, extraído de [18]

2.1.2 UPS *Line Interactive*

Na topologia *Line Interactive*, o inversor (conversor estático) é bidirecional, sendo capaz de funcionar como um retificador CA/CC no modo normal e como inversor CC/CA no modo bateria, reduzindo as perdas de energia e elevando a eficiência já que possui apenas um estágio de conversão de energia [17]. O diagrama básico do sistema extraído da norma IEC 62040-3 consta na Figura 2.6.

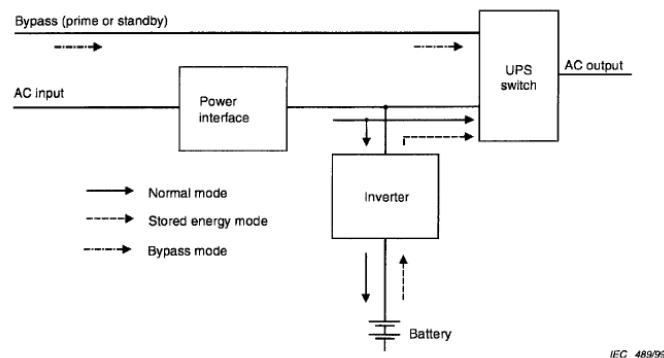


Figura 2.6 – Modelo do *Line Interactive*, retirado da norma IEC 62040-3

De acordo com norma IEC 62040-3 existem três modos de operação para esta topologia: modo normal, modo bateria e modo *by-pass*. No modo normal a carga é sustentada através da rede elétrica por meio de um condicionador de energia (indutor de acoplamento, regulador de tensão ou transformador), conectado ao ramo principal, entre a rede CA e a carga. Nesta situação, o inversor bidirecional alimentará a bateria. No instante em que a tensão de entrada é interrompida, o sistema de controle do equipamento transfere, através da chave de transferência, a carga para o modo bateria, que fornecerá energia à carga por meio do inversor bidirecional. Para evitar curto com a rede, esta é desconectada do sistema pelo circuito de controle.

A Figura 2.7 ilustra estas situações.

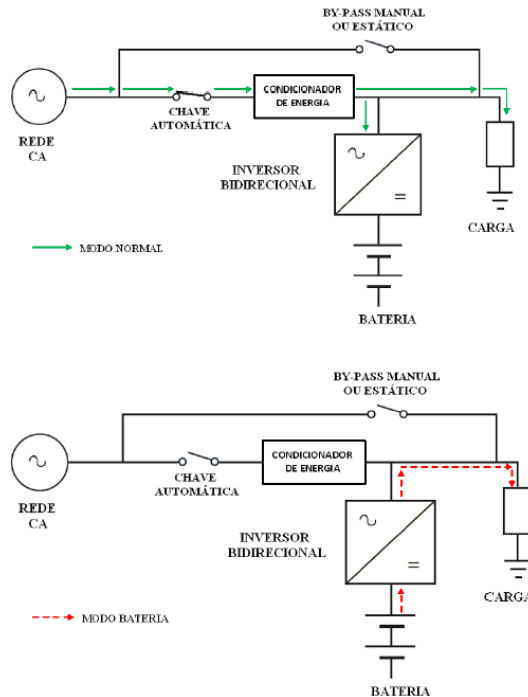


Figura 2.7 – Modos de operação rede e bateria do *Line Interactive*

A última possibilidade de funcionamento segundo a norma IEC 62040-3 é o modo *by-pass*, utilizado para manutenção ou proteção do UPS. A transferência da carga para o modo *by-pass* pode ser manual, quando se deseja realizar manutenção no UPS ou automático, quando o sistema de controle detecta algum tipo de defeito interno ao UPS ou sobrecarga. Nesta situação a carga é suprida pela rede CA por um ramo secundário (ramo *by-pass*). A Figura 2.6 ilustra o modo *by-pass* com a seta "*by-pass mode*"[6].

As vantagens da utilização dessa topologia são:

- Melhores desempenho e isolamento se comparado com a topologia Passive Standby;
- Baixo custo de fabricação e dimensões reduzidas se comparado com UPS Dupla Conversão de mesma potência;
- Alto rendimento na transferência de energia à carga quando o UPS estiver operando no modo normal.

Um ponto negativo deste sistema é o fato de que a carga está conectada com a rede através de condicionadores de energia, tornando a carga passível de sofrer distúrbios indesejáveis como: variação de frequência, transitórios impulsivos, distorções harmônicas, entre outros. Consequentemente, as desvantagens na utilização dessa topologia estão associadas a:

- Regulação da tensão de saída limitada pelo condicionador de energia;

- Não-regulação da frequência de saída;
- Isolação limitada fornecida à carga;
- Baixa eficiência quando supre cargas não-lineares;
- Tempo de transferência do modo normal para o modo bateria.

Os UPS *Line Interactive* são usados, principalmente, para alimentar cargas de baixa e média potência que não sejam sensíveis à pequenas variações na alimentação, como redes de computadores e pequenas centrais telefônicas. A figura 2.8 mostra um UPS desta topologia, com a potência de saída de $5000VA$, com dimensão de $133x445x635mm$ e $65Kg$, com um custo de três mil dólares [8].

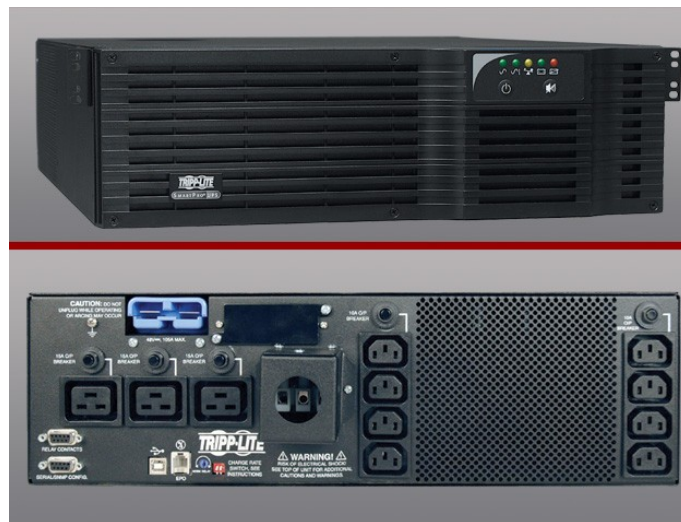


Figura 2.8 – Modelo comercial de um UPS *Line Interactive*, extraído de [8]

2.1.3 UPS *Double Conversion*

A topologia de UPS *Double Conversion* contida na norma IEC 62040-3 é comumente conhecida e comercializada pelo termo "*on-line*", principalmente no Brasil, já que esta nomenclatura consta na norma NBR 15014 como pode ser visto na próxima seção. No entanto, como a carga não está conectada diretamente à rede de energia CA, e sim ao inversor, esse termo não é recomendado pela norma IEC 62040-3. A Figura 2.9 mostra a representação em diagrama de blocos desta topologia.

Do mesmo modo que na topologia Linha Interativa, a norma IEC 62040-3 define três modos de operação para a topologia Dupla Conversão: modo normal, modo bateria e modo *bypass*. No modo normal, a energia elétrica é duas vezes convertida, uma no retificador CA/CC e outra no inversor de tensão, o que originou a nomenclatura dada pela norma IEC 62040-3. Quando a rede falha, o sistema de controle transfere a carga para o modo bateria. Como a bateria está conectada em

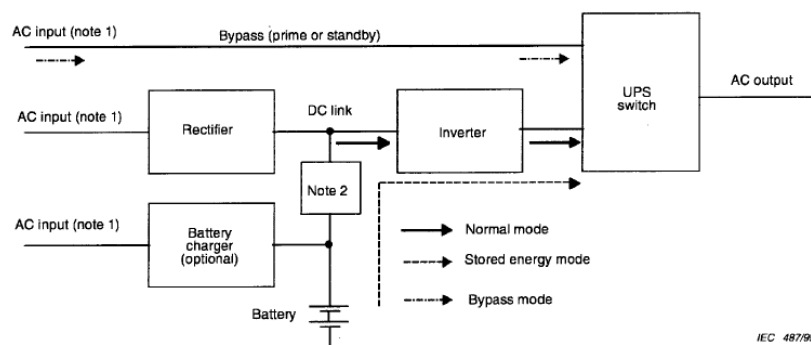


Figura 2.9 – Modelo do *Double Conversion*, retirado da norma IEC 62040-3

paralelo com o barramento CC, a transferência do modo normal para o modo bateria e vice-versa não é percebida pela carga. A Figura 2.10 ilustra estas situações de forma específica.

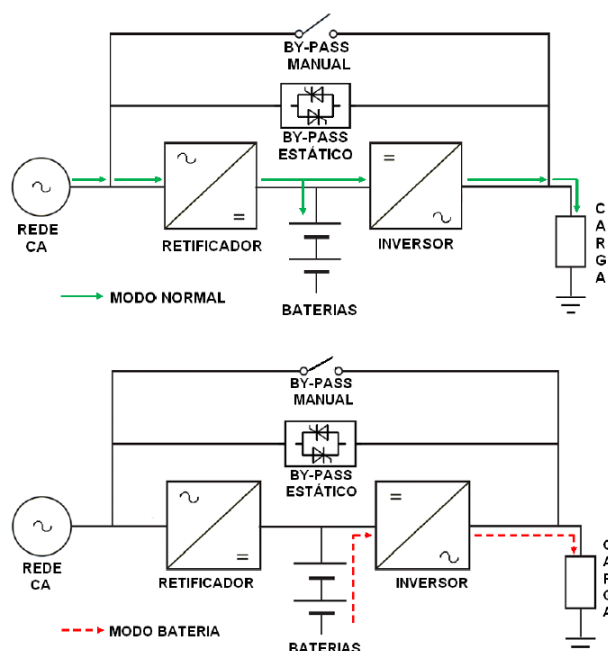


Figura 2.10 – Modos de operação rede e bateria do *Double Conversion*

Verifica-se na Figura 2.10 que o inversor é conectado em série entre a rede de energia CA e a carga, sendo esta característica importante para diferenciar essa topologia das demais.

O UPS *Double Conversion* é equipado com uma chave estática *by-pass*, a qual permite a transferência automática da carga para a rede elétrica (Figura 2.11). Esse tipo de dispositivo é importante nas seguintes hipóteses: mau funcionamento de dispositivos internos; distúrbios transitórios (corrente de in-rush ou curto-circuito); subtensões; e falta de carga na bateria, já que a chave estática atua para proteger o UPS, mantendo o funcionamento da carga. Em casos de manutenção, a transferência é realizada manualmente [16, 19].

Como vantagens deste modelo é possível citar:

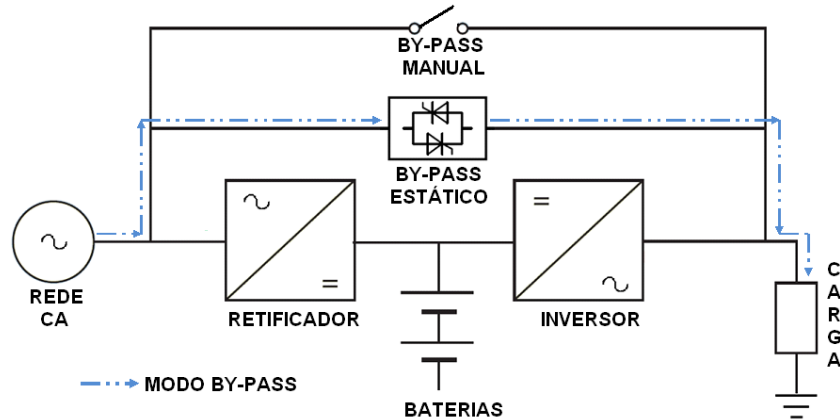


Figura 2.11 – Modo *by-pass* do UPS *Double Conversion*

- Isolação da carga frente aos fenômenos de QEE presentes, na rede CA;
- Limites de tensão de entrada maiores;
- Ótima regulação da tensão na saída do equipamento;
- Excelente regulação na frequência de saída do UPS;
- Em caso de interrupção da tensão da rede de energia CA, a transferência para o modo bateria é instantâneo, não perceptível pela carga.

Ainda é possível operar o sistema como conversor de frequência desde que a chave estática seja desabilitada [16]. Já entre as desvantagens desta topologia estão:

- Alto custo devido à complexidade do projeto, construção e também pela utilização de dois conversores em série;
- Devido à dupla conversão da energia, o rendimento do UPS é menor se comparado com as outras topologias;
- Na falta da chave de transferência estática, a confiabilidade do equipamento é comprometida.

Os UPS que utilizam esta tecnologia são considerados pela norma IEC 62040-3 como sendo os mais completos dentre todas as topologias, pois suprem todas as necessidades que as chamadas cargas sensíveis precisam, tais como: proteção, regulação da tensão e da frequência. São empregados para alimentar cargas de média e grande potência como, centrais de processamento de dados (CPD). A Figura 2.12 mostra um UPS Double Conversion de 6000VA com dimensões de $130 \times 432 \times 660 \text{ mm}$, com massa de $54,55 \text{ Kg}$ com um custo de aproximadamente sete mil reais [10].



Figura 2.12 – Modelo comercial de um UPS *Double Conversion*, extraído de [10]

2.1.4 Classificação da norma IEC 62040-3 frente a fenômenos de QEE

A norma também classifica o desempenho de cada topologia de acordo com os fenômenos de QEE presentes nas redes de energia elétrica. De uma forma objetiva, esta classificação é feita em três passos [19]:

- Primeiro Passo - Dependência da tensão na saída (carga) do UPS em relação à tensão de entrada (rede de energia CA);
- Segundo Passo - forma de onda da tensão, na saída do UPS;
- Terceiro Passo - curvas de tolerância da tensão, na saída do UPS.

Primeiro passo

Nesta etapa os códigos são definidos conforme a dependência da tensão e frequência na saída do UPS em relação à tensão e frequência na entrada. Desta forma, a norma IEC 62040-3 classifica os UPS utilizando os seguintes códigos:

VFD, do inglês *Voltage and Frequency Dependent*, para os UPS em que a tensão de saída depende das variações da tensão e frequência na entrada do equipamento. Entretanto, a utilização de condicionadores de energia (reguladores de tensão), no ramo principal, faz com que se tenha uma diminuição da influência exercida pelas variações da tensão na entrada do equipamento quando este opera no modo rede [17];

VI, do inglês *Voltage Independent*, para o UPS que independe das variações da tensão na entrada do equipamento sendo capaz de regular a tensão na saída do UPS. Desta forma, a saída do equipamento permanece dependente das variações da frequência na entrada do mesmo;

VFI, do termo *Voltage Frequency Independent*, evidenciando que o equipamento assim classificado independe de variações em sua entrada, sejam elas de tensão ou de frequência.

Segundo passo

Para este passo os códigos são definidos conforme a forma de onda da tensão na saída do UPS, levando em conta o modo de operação (normal ou bateria) sendo atribuído uma letra específica conforme a forma de onda da tensão na saída do equipamento, formando um código de dois caracteres, sendo o primeiro para a forma de onda no modo rede e o segundo, para o modo bateria. Estes códigos são os seguintes:

S para formas de onda senoidais, ou seja, que apresentem componentes harmônicos abaixo dos valores de referência para cargas lineares e não-lineares (IEC-61000-2-2) e fator de distorção harmônica total da tensão (THDV) menor que 8%;

X para forma de onda com componentes harmônicos abaixo dos valores de referência para cargas não-lineares (IEC-61000-2-2) e THDV maior que 8%, considera-se a forma de onda como sendo não-senoidal com a forma quase-quadrada;

Y quando a forma de onda da tensão apresenta componentes harmônicos que excedem os limites estabelecidos pela norma IEC 61000-2-2, considera-se a forma de onda como sendo não-senoidal com a forma quadrada [17]. Por conseguinte, a utilização do código citado no segundo passo é fundamental para informar ao usuário sobre a forma de onda da tensão que supre a sua carga, nos dois modos de operação.

Terceiro passo

A norma IEC 62040-3 define neste passo os limites de desvio da forma de onda da tensão na saída dos UPS e classifica esses limites através de três curvas de tolerâncias dinâmicas.

As curvas de classificação, apresentadas na Figura 2.13, mostram os limites máximo e mínimo da tensão e o tempo do transitório na saída do UPS quando ocorre comutação entre os modos de operação (normal, bateria e *by-pass*, se for o caso) em que o equipamento alimenta cargas lineares e não-lineares. Segundo a norma IEC 62040-3, para cada uma dessas curvas é atribuído um código, assim, para curva de classificação 1 é atribuído o código 1 e, para as demais curvas, o seu número correspondente. Desta forma três algarismos compõe a classificação: o primeiro classifica o tempo de comutação na mudança de modo de operação; o segundo classifica o tempo de comutação do modo rede para o modo bateria no pior caso de cargas lineares e o terceiro algarismo classifica o tempo de comutação do modo rede para o modo bateria no pior caso de cargas não-lineares.

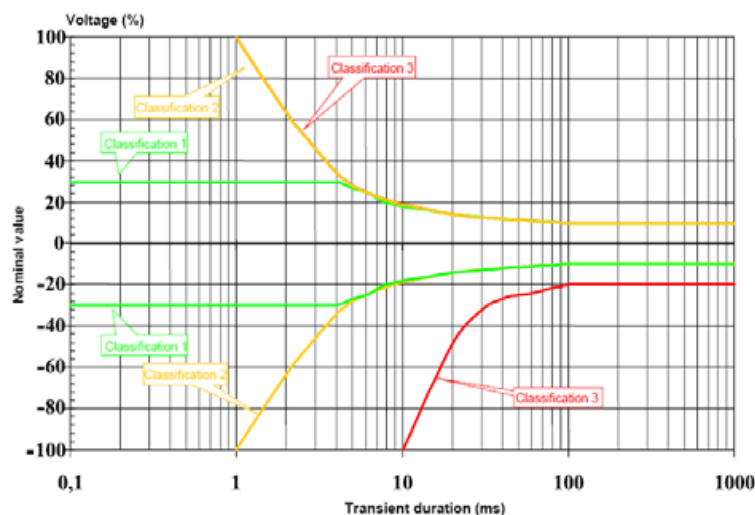
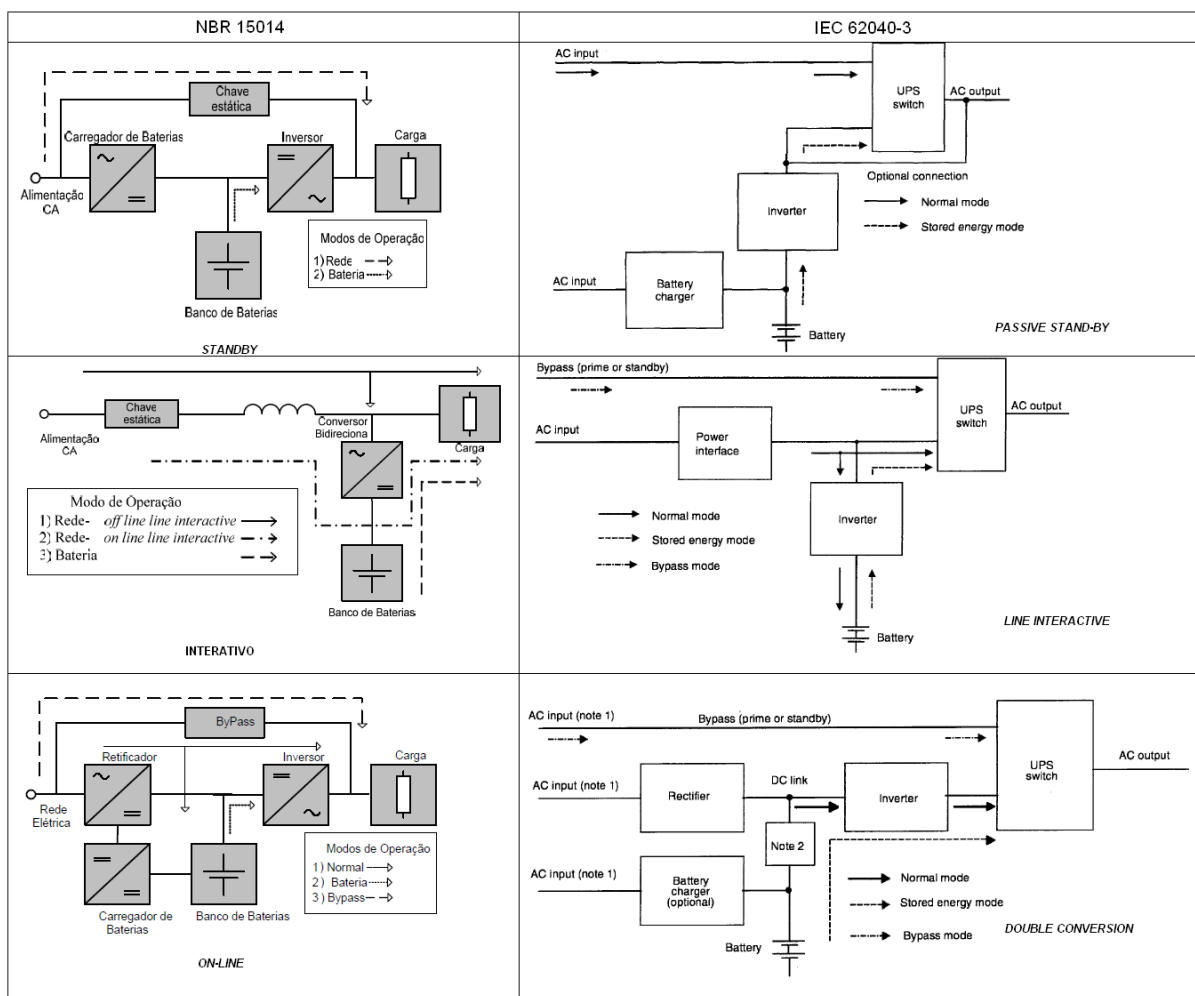


Figura 2.13 – Curvas de classificação do tempo de comutação de um UPS

2.2 Normatização de UPS no Brasil

No Brasil, a norma NBR 15014/2003 apenas define os três tipos de topologias, seguindo as mesmas topologias apresentadas pela IEC 62040-3, sendo que os termos utilizados pela norma brasileira são: *Standby*, Interativo com a linha e *On-line*. Já a NBR 15204/2005 é a norma brasileira que estabelece os limites de desempenho e requisitos básicos de segurança dos UPS estáticos, até $3,0kVA$. Ambas são baseadas na norma IEC 62040-3, contudo não apresentam a mesma classificação quanto aos fenômenos de QEE utilizada pela IEC 62040-3 [6]. A Tabela 2.1 mostra um comparativo entre as classificações propostas pelo sistema internacional e pelo sistema brasileiro para as topologias de UPS existentes. Deve-se resaltar que apesar de as nomenclaturas serem diferentes para o item 2.1.3, o funcionamento e as características desta topologia, bem como das duas primeiras, são idênticas às apresentadas na Seção 2.1.

Tabela 2.1: Diagrama de blocos das topologias de UPS de acordo com a norma nacional e a norma internacional. Extraído de NBR 15014 e IEC 62040-3



2.3 Mercado atual para o projeto

Muitas pesquisas tem sido elaboradas para reduzir o uso de energia elétrica e otimizar o uso da energia solar, visando suprir um déficit no mercado brasileiro de energia renovável. Neste sentido diversos projetos estão sendo desenvolvidos, que fazem uso de UPS com a utilização de painéis solares, como os desenvolvidos na Universidade Federal do Ceará pelo grupo GPEC (grupo de processamento de energia e controle) [20], que através do projeto INVERSOL em parceria com a empresa MICROSOL desenvolveram um sistema semelhante ao proposto neste trabalho, porém com potência nominal de 500W.

Outros projetos também foram desenvolvidos na UFC, como o projeto de um UPS com interface para painel solar e baseado nas topologias *boost* para a conversão DC/DC e em um iver-sor em ponte-completa, com saída também de 500W. Sistemas como este com elevada potência são

mais raros, tanto em projeto quanto em comercialização, não obstante a crescente demanda por UPS que também possam operar como geradores e com elevada potência, como é o caso de, por exemplo, distribuidoras de gás natural, que necessitam de equipamentos capazes de monitorar, guardar os dados e calcular o volume nas condições base do gás e que não podem ter sua alimentação interrompida, acarretando a necessidade de se ter sistemas de painel solar ou de energia elétrica com UPS que disponibilizem a condição de estar ligado o tempo todo para monitoramento em tempo real [21]. Casos como este tornam-se cada vez mais frequentes.

No Brasil ainda são poucos os casos de empresas que fabriquem o equipamento (UPS com painel solar) tornando o mercado interno muito dependente de equipamentos importados, como o *Solar Home System*, de potência de $450W$ e que faz uso de um conversor DC/DC e um inversor DC/AC, com peso aproximado de 88 Kg ; o equipamento é importado, e possui um custo *fob*, ou seja, o valor do transporte principal deve ser pago pelo comprador. Sua fotografia consta na Figura 2.14.

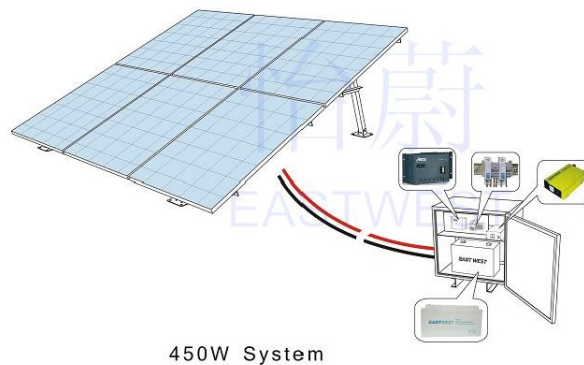


Figura 2.14 – Sistema importado de UPS com painel solar com saída de $450W$

Para a fabricação de um UPS como o proposto, poder-se-ia utilizar sistemas modulares encontrados comercialmente tanto para o conversor quanto para o inversor, entretanto tais sistemas somente teriam um custo-benefício positivo para potências reduzidas, por volta de $1000W$, pois estes sistemas modulares de alta potência tornam-se caros, pesados e de porte avantajado, como por exemplo, o *Modified Sinewave Inverter*, inversor de $6000W$ de potência de saída, com onda de tensão pseudo-senoidal e 35Kg de massa, conforme mostrado na Figura 2.15 [11]. Portanto, a melhor opção de custo-benefício para o projeto proposto neste trabalho, é a elaboração e implementação dos circuitos, que separados em blocos, podem inclusive ser utilizados de forma independente para as mais diversas necessidades.



Figura 2.15 – Sistema modular para inversor de potência de saída de 6000W

Considerando agora o mercado para o UPS proposto frente a equipamentos de mesma potência de saída, suas possibilidades também se tornam atraentes devido ao fato de a topologia empregada ser muito comum para cargas pequenas e praticamente inexistente no mercado para cargas que demandam potência elevada, como pode ser visto na Figura 2.16, resultado de uma pesquisa da Abinee que envolveu 56 fábricas e 387 modelos de UPS, aponta para um uso ínfimo do *Passive Stand-by* pelos fabricantes para potências elevadas em sistemas monofásicos [7, 22].

Como exemplo, se um usuário que pretenda utilizar um UPS em seu comércio ou residência onde a maioria das cargas não-lineares existentes não são sensíveis a variações da rede, necessite de um equipamento UPS com potência de saída acima de $4kVA$ não tem opção a não ser comprar um sistema *Line Interactive* ou *Double Conversion*, superdimensionando a proteção necessária e dispondo de um valor monetário muito elevado.

Desta forma, o usuário comprará um UPS como o da Figura 2.8 ou 2.12, por praticamente não existir no mercado um UPS *Passive Stand-by* com a potência necessária e que seria capaz de fornecer a proteção e qualidade de energia para o usuário do exemplo considerado.

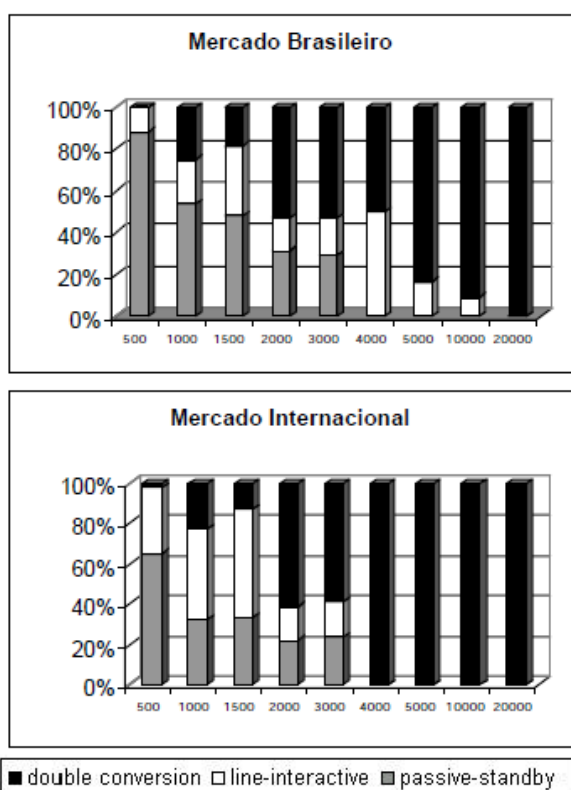


Figura 2.16 – Tipos de UPS monofásico existentes no mercado nacional e internacional em função da potência

Portanto a utilização da topologia *Passive Stand-by*, aliada a topologias de conversão que possuem por característica um custo reduzido com um bom desempenho para a maioria das cargas, como é o caso da forma de onda quase-quadrada na saída do UPS, além da integração com um sistema fotovoltaico (ou até mesmo outros sistemas de geração de energia) fornecem ao UPS desenvolvido neste trabalho um lugar promissor no mercado.

2.4 UPS proposto

A topologia proposta de um UPS neste trabalho, e implementada em bancada, é classificada através da norma IEC 62040-3 como:

- Topologia **UPS *Passive Standby***, por trabalhar somente com os modos rede e bateria;
- **VFD** já que sua saída no modo rede depende das variações da tensão e da frequência oriundas da rede elétrica;
- **SX** pois no modo rede a saída do UPS é senoidal (a própria rede) e no modo bateria a saída é quase-quadrada (também conhecida como pseudo-senoidal); e
- **333** indicando tempos de comutação para cargas lineares e não-lineares acima de $10ms$.

Segundo a norma brasileira NBR 15014/2003 o UPS é classificado como topologia **No-Break off-line**.

O sistema tem como saída uma onda quase-quadrada de valor eficaz de 115V e de frequência ajustada em 60Hz, sendo o sistema composto por um banco de baterias, um bloco para conversão DC/DC e outro para conversão DC/AC, além de carregador para o banco de baterias e de um sistema para comutação rede/UPS, permite o acoplamento de um sistema fotovoltaico composto por painéis solares. Um diagrama de blocos esquematizando o circuito é apresentado na Figura 2.17.

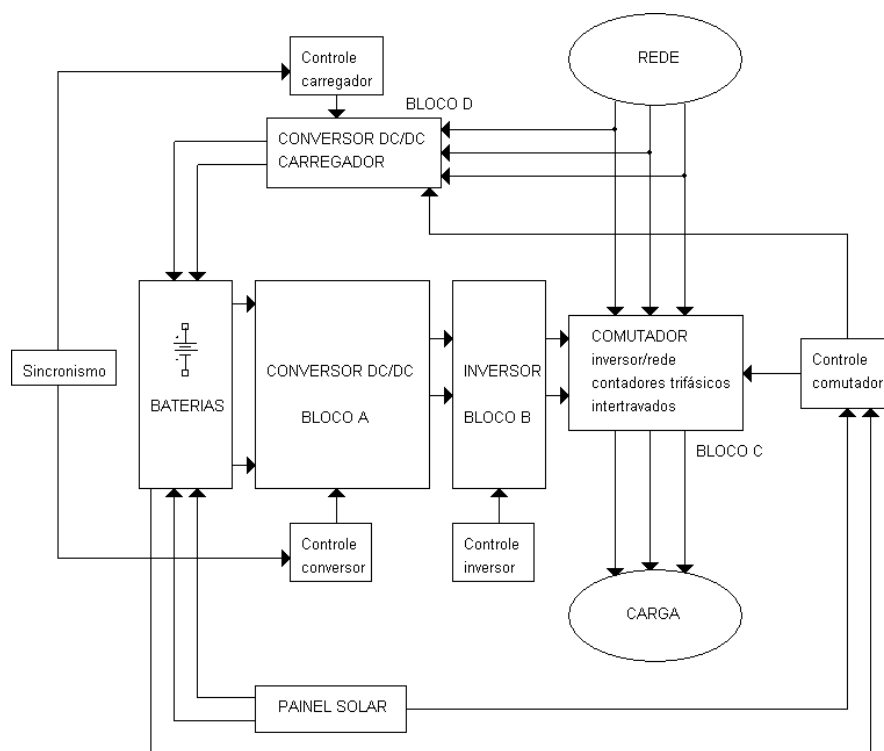


Figura 2.17 – Diagrama de blocos exemplificando o esquema proposto para o UPS

2.4.1 Descrição do funcionamento do UPS

O sistema opera em histerese, trabalhando com dois níveis de energia do banco de baterias, onde, dependendo deste nível a carga será alimentada com energia proveniente do banco de baterias ou então da rede. Estes níveis são ajustados de tal maneira que, em caso de interrupção do fornecimento de energia por parte da concessionária, o equipamento trabalha como UPS enquanto as baterias possuírem mais de 70% de energia. Atingindo este nível, o UPS comuta para a rede caso o fornecimento tenha sido restabelecido, poupando energia do banco em caso de nova interrupção. Na situação de a energia da rede não ter sido ainda restabelecida, o UPS sustenta a carga até atingir 10% da energia do banco de baterias, momento este em que o equipamento suspende o fornecimento de energia, independentemente de a rede estar em normalidade ou não. Enquanto a rede fornece energia para a carga, o circuito carregador restaura a energia do banco de baterias.

Com o acoplamento de um sistema de painéis solares, será este sistema o principal fornecedor de energia para o banco de baterias. Como o comutador é dotado de um circuito de controle capaz de identificar a presença de luz solar, como será visto posteriormente, durante o dia as baterias são carregadas pela energia solar (através dos painéis) e durante a noite pela rede elétrica (através do carregador). Na presença do sistema fotovoltaico permanece o emprego da histerese no nível de carga das baterias. Assim sendo, enquanto as baterias do UPS permanecerem com carga acima de 70%, o equipamento irá operar como gerador de energia. No momento em que o nível de energia do banco de baterias estiver abaixo de 70% haverá a comutação para a rede, tornando para o inversor somente quando o banco de baterias estiver com nível máximo de energia.

Enquanto o painel estiver conectado ao circuito, ele estará recarregando em todo o tempo as baterias; por conseguinte, quanto maior for o número de painéis solares utilizados, maior será o tempo para atingir 70% e menor será o tempo de recarregar as baterias (sempre respeitando o tempo mínimo de recarga das baterias) reduzindo a dependência da carga em questão da energia proveniente da rede elétrica.

Nas subseções a seguir serão descritos o funcionamento de cada bloco do UPS presentes na Figura 2.17.

2.4.2 Banco de baterias

O banco de baterias necessário para sustentar o conversor DC/DC e por consequência o UPS, deve ser capaz de fornecer por um período mínimo de tempo a potência máxima. Para tanto foi escolhido um banco com 24 baterias de 12V/7,2A que, dispostas conforme a Figura 2.18, formam um barramento de 48V capaz de sustentar a carga plena do UPS por aproximadamente 25 minutos. As baterias utilizadas são de chumbo-ácido e seladas, cujo tempo de recarga é de ao menos oito horas. Para a recarga ser realizada, é utilizada uma corrente constante de 3A com tensão também constante de 48V. A vantagem deste tipo de carga é a facilidade de ser realizada pois utiliza equipamentos relativamente simples, e a quantidade de carga envolvida no processo também é fácil de se determinar. As desvantagens são: tempo elevado de recarga e a redução do oxigênio gerado durante a sobrecarga pode impedir a recarga completa da bateria, ou seja, a cada carga completa, há redução na vida útil [23].

2.4.3 Conversor DC/DC - Bloco A

Os conversores DC/DC, conhecidos também como *choppers*, são utilizados para a obtenção de uma tensão DC variável a partir de uma fonte de tensão constante, onde a tensão média na saída depende do tempo em que a saída permanece ligada à entrada, ou seja, da razão cíclica. Para efetivar tal conversão, são utilizados indutores, capacitores, transformadores (não em todos os casos) e dispositivos de estado sólido que sejam capazes de chavear em altas frequências, como por exemplo, os MOSFET's (*metal-oxide semiconductor field-effect transistors*), que possuem um

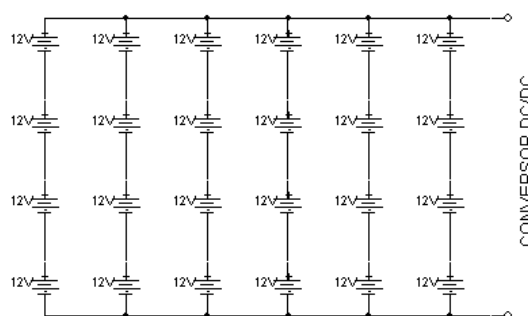


Figura 2.18 – Conexões das baterias para formar o barramento de 48V

bom custo-benefício, já que sua resistência interna é pequena, dando-lhes a capacidade de conduzir uma maior corrente dissipando menos calor desde que trabalhem em frequências elevadas (acima de 50kHz)[24].

Entre os conversores DC/DC, existem dois modelos fundamentais dos quais derivam outros: o *Step-Down*, ou Buck, que produz uma tensão de saída menor ou igual ao valor de entrada (V_E) e o *Step-Up* ou Boost, que fornece uma tensão de saída maior ou igual ao valor de tensão de entrada [25]. Devido as necessidades de projeto, de elevar uma tensão de entrada relativamente baixa, em torno de 48V, proveniente do banco de baterias, foi utilizado no projeto um conversor *Step-Up*, já que a tensão de saída requerida é de 165V. Para chavear o conversor, foi utilizada a técnica de PWM (*pulse-width modulation*), onde as chaves estão ou no estado bloqueado ou em plena condução, de forma que a tensão média de saída depende da relação entre o intervalo em que a chave permanece no estado de condução, denominado t_{on} , e o período de chaveamento T , definindo, assim, a razão cíclica, D , fornecida por 2.1:

$$D = \frac{t_{(on)}}{T} \quad (2.1)$$

Assim, o pulso de sinal da chave opera com frequência constante, variando apenas a largura do pulso, e, como consequência, o tempo de condução da chave. A Figura 2.19 mostra um pulso comum de modulação PWM.

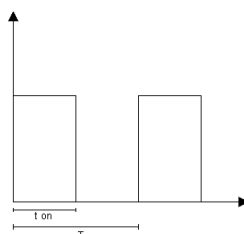


Figura 2.19 – Pulso com modulação PWM

Contudo, também existem técnicas não-lineares que aproveitam a falta de lineari-

dade inerente aos conversores, como por exemplo, o *One-cycle*, onde a tensão é controlada a cada ciclo e o instante de comutação é determinado por uma integração da tensão que é aplicada ao estágio de saída do conversor [14].

Para que o UPS tenha um bom rendimento e longa durabilidade a escolha da topologia de conversor a ser empregada deve ser feita com cuidado, levando em consideração a potência de trabalho, tensão de entrada, tensão e corrente sobre as chaves, tamanho e complexidade [26].

Desta forma, com base nas informações de projeto, foi escolhido o modelo *Full-Bridge*, ideal para sistemas que demandam potência acima dos $1kW_{RMS}$, já que os semicondutores do circuito estarão sujeitos a valores de tensão e corrente menores que os valores encontrados em outras topologias, como o *Forward* por exemplo, tornando possível a escolha de semicondutores de limites de tensão e corrente menores, reduzindo o custo, já que a tensão sobre cada chave é a própria tensão de entrada, enquanto que a corrente de pico sobre cada chave é a corrente de entrada e a corrente média é a metade deste valor.

Além disso, o *Full-Bridge* percorre tanto no primeiro quanto no terceiro quadrante da curva $B - H$, reduzindo o tamanho do núcleo do transformador com relação a topologias que excursionam somente um quadrante, devido ao fato de que o campo magnético B possuir o dobro da variação permissível. A excursão do conversor escolhido é representada na Figura 2.20. Tais vantagens sobrepõem a dificuldade de implementação da lógica de controle e um maior número de chaves no primário quando comparado com outras topologias [27, 28].

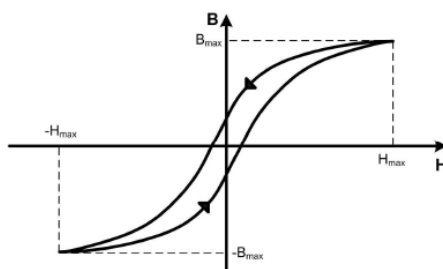


Figura 2.20 – Excursão da curva $B - H$ pelo *Full-Bridge*

O esquema elétrico de um *Full-Bridge* simplificado é mostrado na Figura 2.21.

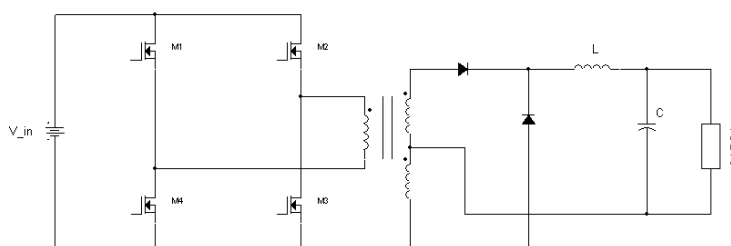


Figura 2.21 – Modelo padrão de um *Full-Bridge*

Como o rendimento do inversor foi calculado para 0.94 conforme Apêndice F, onde está o equacionamento do inversor, a potência de entrada requerida pelo mesmo (conseqüentemente na saída do conversor DC/DC) é de $5280VA$, tornando a corrente no primário do *Full-Bridge* muito elevada, forçando a utilização de um transformador muito grande. Para contornar este problema, foram utilizados dois conversores *Full-Bridge* idênticos com potência de saída de $2640VA$ e com dois transformadores em paralelo, para reduzir de maneira expressiva o tamanho do núcleo utilizado para os transformadores. No lado do secundário, foram acrescentados mais dois diodos, totalizando quatro diodos em ponte-completa, de forma a diminuir a tensão que cada diodo de potência estará submetido, aumentando sua vida útil.

A Figura 2.22 mostra o esquema elétrico simplificado utilizado para o projeto de cada um dos conversores *Full-Bridge*.

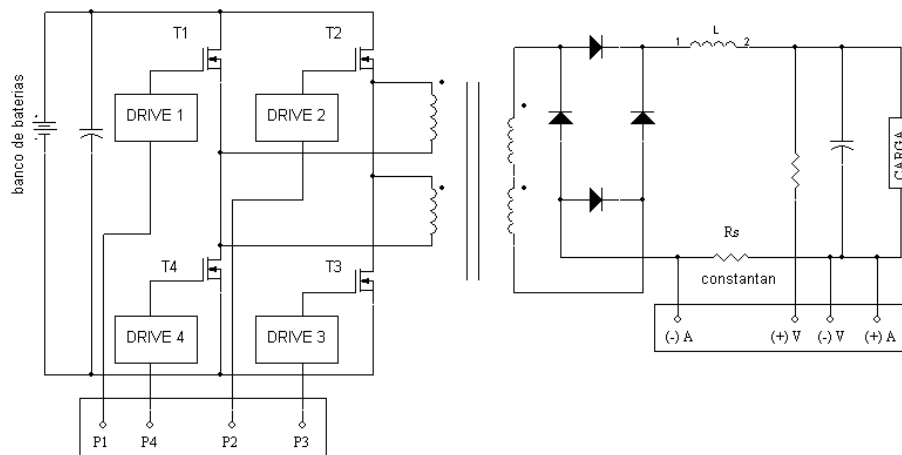


Figura 2.22 – Circuito do *Full-Bridge* utilizado

O funcionamento do *Full-Bridge*, bem como as suas principais formas de onda, estão no Apêndice A, enquanto o equacionamento do conversor e os procedimentos de projeto constam no Apêndice B.

A tensão de saída no inversor DC/AC pode ser escolhida entre $127V_{AC}$ e $220V_{AC}$, dependendo somente da forma de conexão entre os secundários dos conversores *Full-Bridge*: Para os secundários conectados em paralelo, a tensão de saída no bloco DC/DC e de entrada no bloco DC/AC será de $165V_{DC}$ e a tensão de saída no inversor será de $127V_{AC}$, sendo que ajustada para $115V_{AC}$ para a UPS proposta. Esta conexão é representada na Figura 2.23 no caso 1. Já para os secundários conectados em série, a tensão de entrada no inversor passa a ser de $330V$ e sua tensão de saída terá o valor de $220V_{AC}$. Este tipo de conexão é o caso 2 da Figura 2.23.

Circuito de controle

Os circuitos de controle dos conversores DC/DC são iguais e independentes, e cada um deles gera pulsos PWM para controlar o chaveamento, em malha fechada, tendo

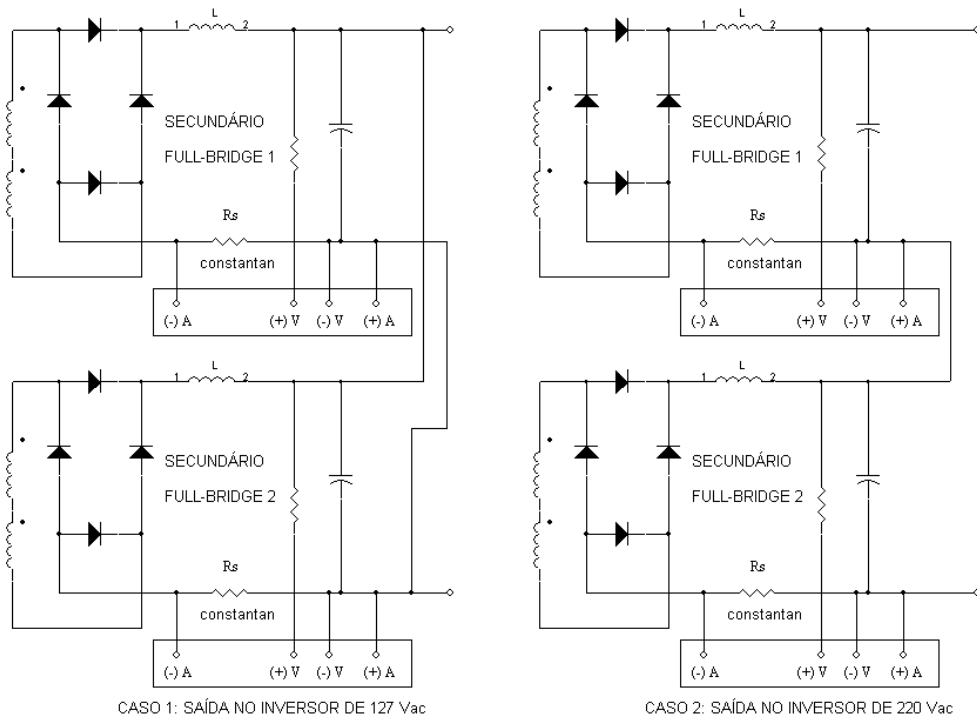


Figura 2.23 – Conexão entre os secundários do *Full-Bridge* para saídas de $127V_{AC}$ e $220V_{AC}$ no inversor

realimentação tanto no valor de tensão como no valor de corrente na saída do conversor, que são amostrados para comparação com sinais de referência. Para construir o controle foi utilizado o CI SG 3525 [29], que gera os pulsos PWM, tornando possível controlar a largura dos pulsos com a realimentação da tensão de saída do conversor, de forma a mantê-la em um valor constante. Com esta lógica o controle também é capaz de inibir os pulsos para o *Full-Bridge* fazendo uso da realimentação da corrente de saída e da temperatura em que se encontra o dissipador, evitando correntes de surto e sobre-temperaturas que poderiam danificar o circuito. O diagrama de blocos do controle pode ser observado na Figura 2.24, enquanto que seu circuito completo está no Apêndice D.

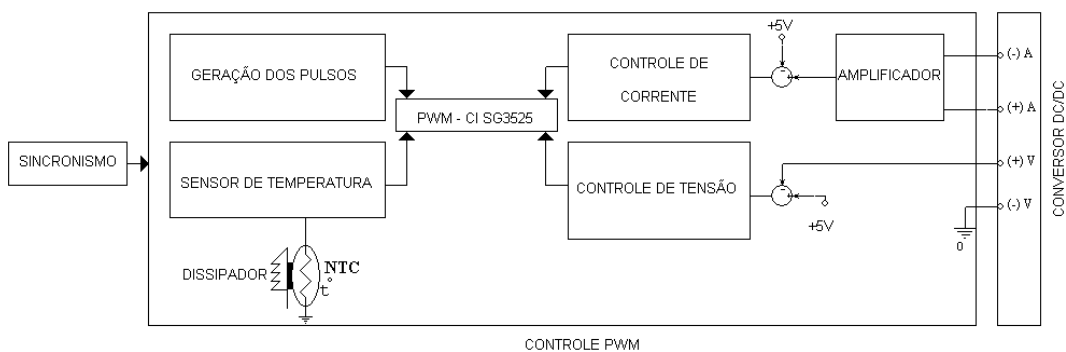


Figura 2.24 – Diagrama de blocos representando o circuito de controle

Conectado a cada um dos controles dos conversores DC/DC, e também ao controle do Carregador AC/DC, está o circuito de sincronismo, cuja função é sincronizar os pulsos para evitar o surgimento de harmônicas e mantendo os ruídos em uma faixa de frequência fixa [30–32].

2.4.4 Inversor de tensão - Bloco B

Em um sistema UPS é imprescindível que a tensão de saída seja semelhante àquela encontrada na rede elétrica para que os equipamentos conectados ao sistema não sejam danificados. UPS existentes no mercado podem fornecer esta tensão alternada com três tipos diferentes de onda [33]:

- Quadrada: Possui fácil implementação, porém baixa eficiência em torno de 60 a 80%, com alta taxa de distorção, superando os 40%;
- Quase-quadrada ou Pseudo-senoidal: Custo reduzido, com alta eficiência, entre 80 a 95% com uma distorção harmônica na tensão entre 15 e 35%;
- Senoidal: Possui alto custo na implementação, contudo possui alta eficiência, por volta de 90% e com distorção abaixo de 5%.

A Figura 2.25 mostra a representação de cada uma delas.

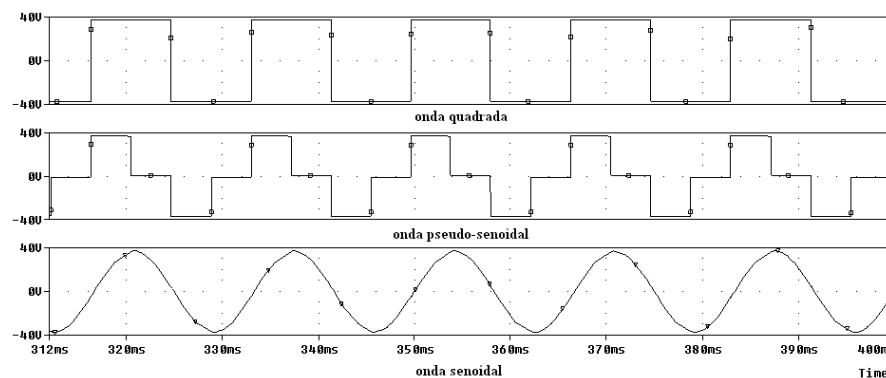


Figura 2.25 – Formas de onda possíveis na saída do UPS

A escolha da forma de onda deve levar em consideração o tipo de carga a ser alimentada e o seu custo-benefício.

Para a conversão do sinal DC para o AC, foi utilizado o inversor de tensão (VSI) monofásico com a topologia ponte-completa [25], com saída ajustada em $115V_{AC}$ e $60Hz$, com forma de onda de saída pseudo-senoidal, pois é para a aplicação residencial, onde a maioria das cargas possuem em suas entradas fontes chaveadas, que exigem cuidado somente com os valores RMS e de pico da forma de onda.

A topologia ponte-completa, constituída por dois braços e cada um deles com dois transistores com dois diodos em antiparalelo, foi escolhida devido a sua característica de operar em potências elevadas e possibilidade de obtenção da forma de onda de saída almejada e, quando comparado com a configuração em meia-ponte, é capaz de trabalhar com o dobro da potência e tensão de saída para uma mesma tensão de entrada [24].

O esquema básico do inversor é mostrado na Figura 2.26, onde três fontes independentes de tensão alimentam as células do inversor, com o disparo dos quatro transistores sendo efetuados através dos pinos P1 a P4.

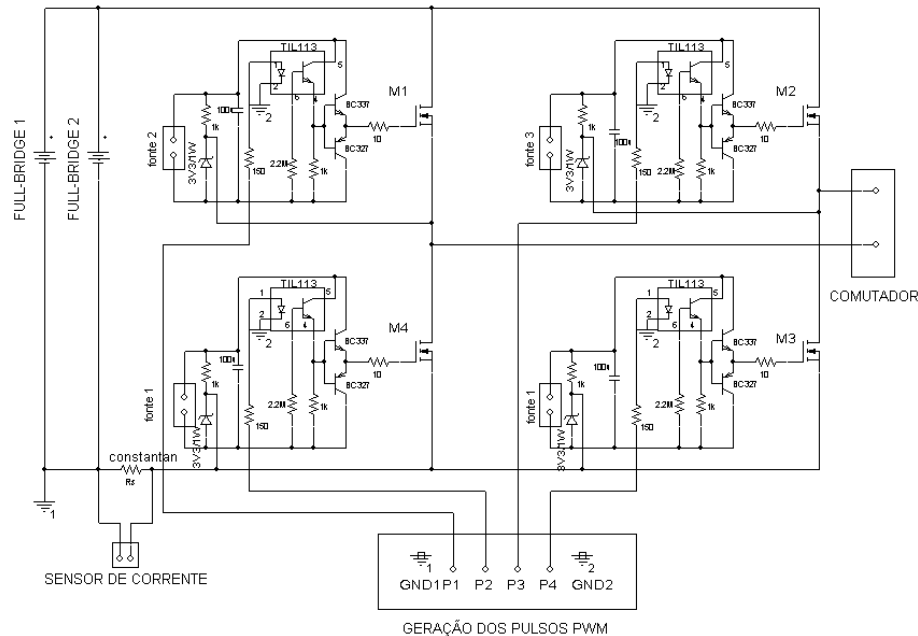


Figura 2.26 – Circuito do inversor simplificado

Forma de controle para o inversor

O circuito de controle para o inversor também é baseado em pulsos PWM, que enviados aos transistores, controlam a abertura e fechamento dos mesmos. Os pulsos para cada transistor e a forma de onda na saída do inversor decorrente do chaveamento é mostrado na Figura 2.27.

Para garantir que o par de transistores 1 e 3 não conduzam simultaneamente com o par 2 e 4, o circuito de controle acrescenta um tempo morto entre o corte de um par e a condução do outro. As etapas de funcionamento para o inversor constam no Apêndice E.

Para proteger a carga que estiver sendo alimentada pelo inversor, o controle precisará agir quando a corrente extrapolar o seu valor máximo, o que pode acontecer em um curto na saída, por exemplo. Assim, o controle deve limitar a corrente e a tensão que alimentam a carga, alterando a largura dos pulsos que controlam o disparo das chaves, e por conseguinte, o defasamento entre elas. Por exemplo, se a corrente ultrapassar o seu valor limite, o controle diminui a largura dos pulsos através de um circuito integrador [34], o que aumenta o defasamento entre os disparos das chaves e diminui o valor RMS da saída. Quando a corrente diminuir, o controle volta a aumentar a largura dos pulsos e o valor RMS na saída aumenta [24, 35].

Semelhantemente ao sistema de controle dos conversores, o controle do inversor também é capaz de proteger o circuito de potência contra sobre-temperatura, com a utilização de um

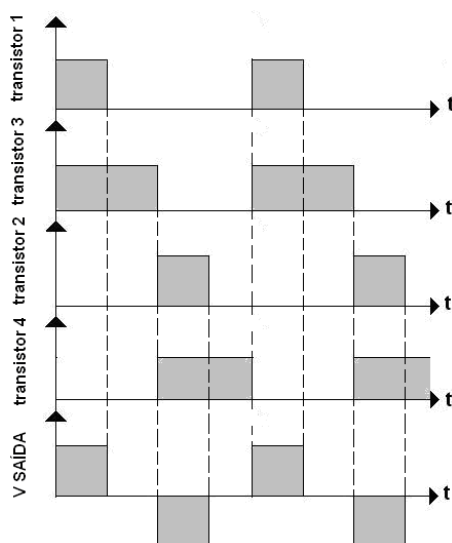


Figura 2.27 – Formas de onda para os transistores e para a saída do inversor

NTC colocado no dissipador em uma região muito próxima aos transistores. A Figura 2.28 mostra o controle do inversor em diagrama de blocos.

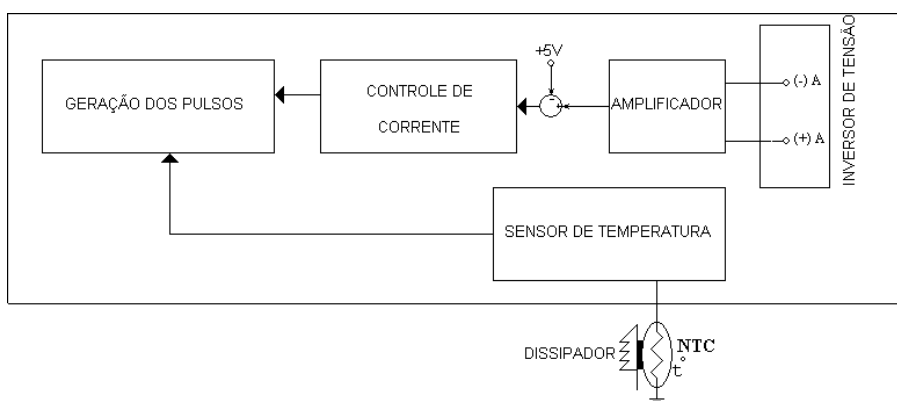


Figura 2.28 – Diagrama de blocos para o controle do inversor

Foi ainda acrescido ao controle uma possibilidade de desabilitar os pulsos através de um nível lógico alto proveniente de outro bloco do UPS, além de um sistema de *soft-start*, que evita o impacto de carga máxima no momento em que o sistema é ligado e também quando é retomado o funcionamento após interrupção, que pode ocorrer em três circunstâncias: sobre-corrente, sobre-temperatura e falha em outro bloco.

Os procedimentos de projeto, os componentes escolhidos para montar a topologia e o circuito completo de seu controle estão no Apêndice E.

2.4.5 Circuito comutador - Bloco C

O comutador é composto por contadores trifásicos inter-travados que reagirão conforme o controle do comutador determinar, realizando a transição do inversor para a rede e da rede para o inversor [36]; os contadores utilizam o intertravamento para evitar que a rede e o inversor sejam curto-circuitados, pois um contador é normalmente fechado (NF) e o outro, normalmente aberto (NA), sendo inter-travados, são acionados simultaneamente [37]. A Figura 2.29 mostra um exemplo simples de intertravamento acionado com botoeira.

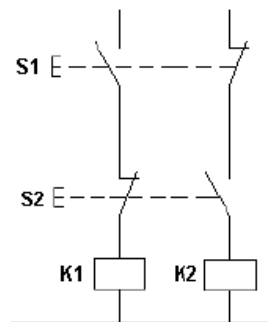


Figura 2.29 – Inter-travamento com botoeiras

O circuito de potência ainda dispõe de disjuntores entre a rede trifásica e os contadores e entre os contadores e a carga, para providenciar uma maior segurança tanto para o equipamento como para a carga. O circuito de potência do comutador está no Apêndice G.

Circuito de controle do comutador

O controle do comutador é o circuito encarregado de efetuar a comutação rede - inversor e inversor - rede além de controlar o nível de energia do banco de baterias e acionar o painel solar ou o carregador AC/DC. Deve ser capaz de detectar a falta de uma ou mais fases para realizar a comutação da rede para o inversor.

Enquanto o inversor alimenta a carga, o controle do comutador analisa a energia do banco de baterias, que irá trabalhar em dois níveis: se esta energia cair para 70% do seu valor nominal, imediatamente a carga é comutada para a rede, desde que esta já tenha sido restabelecida, de forma a garantir uma reserva de carga para uma nova falha na rede. Caso a rede ainda não tenha sido restabelecida, o controle do comutador permite que o inversor continue a alimentar a carga até atingir 10% do valor nominal da carga no banco de baterias. Se ainda estiver sem rede, é interrompido a alimentação da carga. Esta forma de carga nas baterias possibilita o uso do sistema fotovoltaico ou até mesmo de outro sistema de geração de energia, como um sistema eólico, por exemplo. Este funcionamento implica que elevando o número de painéis solares acoplados ao sistema, o UPS irá operar menos tempo no modo rede durante o dia, já que assim que a energia das baterias é detectada como máxima haverá comutação para o UPS mesmo com a rede elétrica estando normalizada. Desta

forma, o UPS também pode funcionar como gerador de energia, desde que o sistema fotovoltaico seja capaz de manter o UPS no modo bateria em uma faixa de tempo maior.

Para que o usuário do sistema possa acompanhar o nível de energia das baterias, sinais luminosos e sonoros indicam o nível atual das baterias. Com o retorno da rede, o controle do comutador aciona o carregador para recarregar a energia do banco de baterias.

Com o acoplamento de painéis solares ao sistema, o circuito de controle desliga o carregamento do banco de baterias pelo circuito carregador e aciona o sistema de painéis solares para a recarga durante o dia. Durante o período da noite, o circuito carregador permanece encarregado desta tarefa. Para detectar o período da noite, o circuito de controle é equipado com um sensor de luminosidade. Enquanto o carregador AC/DC é utilizado, o próprio controle do comutador irá transferir a energia da rede para o carregador.

Com a utilização de vários painéis solares, é possível recarregar o banco de baterias com maior velocidade em comparação ao circuito carregador, permitindo que a carga seja menos dependente da rede elétrica.

Para efeito de projeto, é considerado neste trabalho que o circuito controlador de carga necessário para o funcionamento do painel solar, deve ser adquirido pelo usuário do sistema, já que existe no mercado sistemas prontos que inclusive acompanham o painel solar [38, 39].

Deve-se frisar também que a compra e o acoplamento do painel na prática não foi possível, portanto, o acoplamento em si não será abordado neste trabalho. Para efetuar os testes práticos, como será visto posteriormente, o painel foi simulado em bancada como um sistema de baixa impedância.

A Figura 2.30 mostra um diagrama simplificado do circuito de controle.

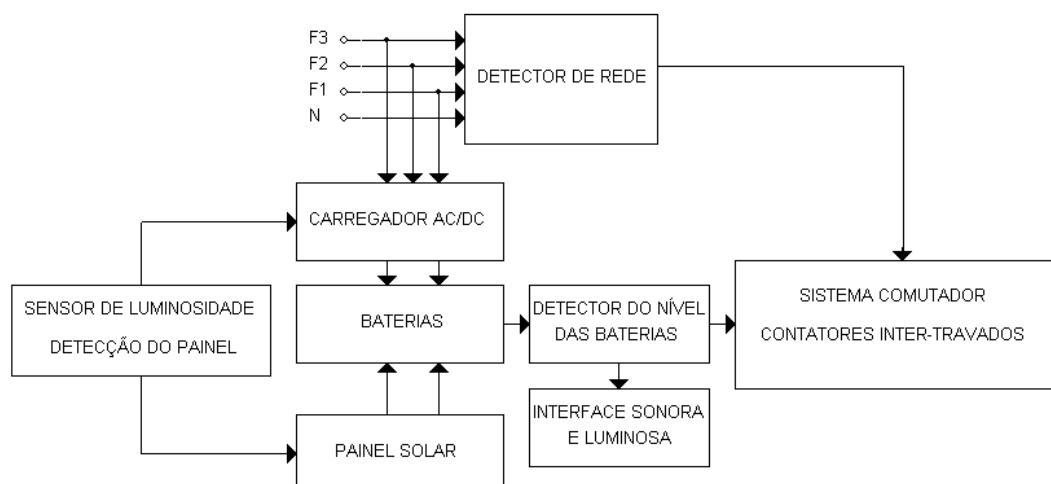


Figura 2.30 – Diagrama de blocos do circuito de controle do comutador

O circuito completo do controle do carregador está no Apêndice G.

2.4.6 Circuito carregador AC/DC - Bloco D

O circuito carregador tem por função recarregar o banco de baterias na falta de um sistema fotovoltaico acoplado ao equipamento e, na presença deste, fazer a recarga durante a noite, utilizando como entrada a energia proveniente da rede. Desta forma, quando a alimentação da rede está em seu estado normal, o circuito aproveita esta energia para a recarga do sistema do UPS, para que este esteja disponível quando for requisitado.

O carregador, assim como o bloco de conversão DC/DC, utiliza a topologia *Full-Bridge*, possuindo em sua entrada um retificador de diodos em ponte-completa para a conexão com a rede. O circuito básico é mostrado na Figura 2.31.

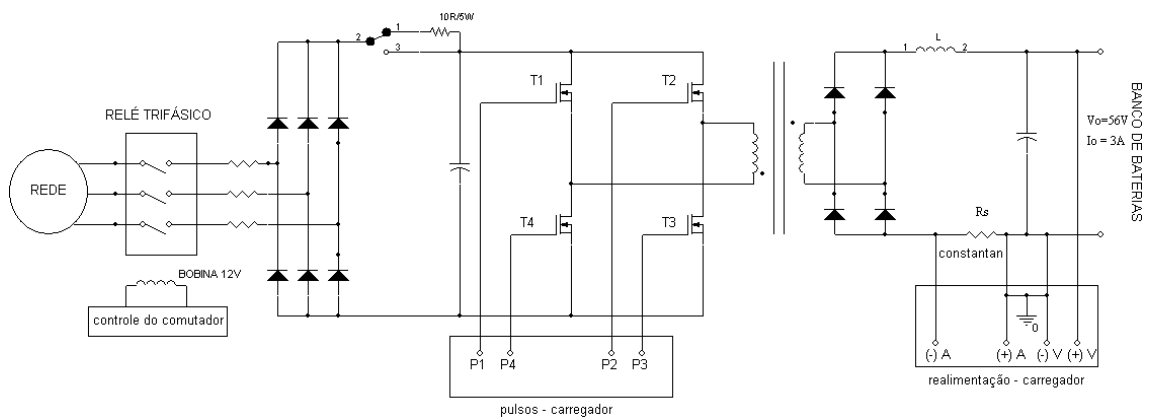


Figura 2.31 – Circuito carregador com topologia *Full-Bridge*

O circuito de controle é o mesmo que o utilizado nos conversores do bloco DC/DC, exceto por variações em algumas resistências devido à diferença nos valores de saída do conversor. Seu controle também utiliza o circuito de sincronismo para evitar harmônicas e manter o ruído em uma faixa fixa, bem como os outros conversores do bloco A. Seu acionamento depende do controle do comutador, que sendo capaz de detectar a presença da conexão com painéis solares e também a luminosidade do ambiente através de um sensor óptico, pode conectar o carregador à rede com um relé trifásico, conforme pode ser observado na Figura 2.31.

Os procedimentos de projeto para o carregador estão contidos no Apêndice C, e seu controle no Apêndice D.

ARTIGO PARA PUBLICAÇÃO

NO-BREAK PARA APLICAÇÕES RESIDENCIAIS, COMERCIAIS E INDUSTRIAIS DE 5kVA COM INTERFACE PARA PAINEL SOLAR

Carlos H. G. Treviso, Aziz E. D. Junior, André L. B. Ferreira Universidade Estadual de Londrina -
UEL CEP 86055-900, C.P. 6001, Londrina - PR Brasil e-mail: treviso@uel.br, aziz@uel.br,
albf.eletrica@gmail.com.

Resumo - Este artigo traz um projeto completo de um No-Break de 5KVA de saída, para aplicações residenciais, comerciais e industriais, sendo uma importante contribuição para o meio acadêmico e comercial. Permite ainda a utilização de painéis solares, podendo tornar a carga em questão menos dependente da rede elétrica, além da utilização da energia limpa. Para tanto foi implementado um protótipo em campo, com banco de baterias de 48V (24 baterias de 12V/7, 2A), com estimativa de autonomia de 25 minutos para carga máxima.

Palavras-Chave - Conversor, Full-Bridge, Inversor, No-Break, painel solar, PWM.

RESIDENTIAL, COMMERCIAL AND INDUSTRIAL APPLICATIONS FOR A 5KVA UPS UNIT WITH INTERFACE FOR SOLAR PANNEL COUPLING

Abstract - This work presents the complete design for a 5KVA UPS unit, for residential, commercial and industrial applications that is an important contributing for the academic and commercial environment. It allows the use of solar panels, that can make the load less dependent on electric system and the use of clean energy. For this it was implemented a laboratory prototype, with battery bank of 48V (batteries of 12V/7, 2A), with an estimate 25 minute autonomy for maximum load.

Keywords - Converter, Full-Bridge, Inverter, UPS, solar panel, PWM.

I. INTRODUÇÃO

Atualmente o consumo de energia elétrica mundial vem aumentando de forma progressiva. A maior parte desta energia é proveniente da queima de combustíveis fósseis. Como não são fontes renováveis, o uso de energia torna-se cada vez mais racional, assim como promove a busca por novos meios de geração energética [1,2].

Além disso, em nosso país, o atendimento de energia elétrica em determinadas regiões é escasso. Segundo o Censo de 2000 do Instituto Brasileiro de Geografia e Estatística (IBGE) [3], quase dois milhões de domicílios rurais não eram atendidos por energia elétrica, o que implica que, de forma aproximada, dez milhões de brasileiros que viviam no meio rural não tinham acesso a esse serviço público, o que sem dúvida agrava os problemas de desigualdade no Brasil. Acrescido a essa escassez e quando há o fornecimento de energia, tem-se ainda o problema da descontinuidade do fornecimento de energia elétrica pelas concessionárias de energia, acarretando prejuízos algumas vezes irreparáveis.

Em vista disto, a elaboração de um equipamento que consiga resolver os problemas expostos acima é de grande utilidade. Neste sentido, este artigo traz um No-Break, implementado em bancada e construído um protótipo, no qual se pode acoplar a um sistema fotovoltaico, tornando-o um gerador de energia. Como o interesse é atender tanto academicamente, quanto comercialmente do ponto de vista residencial e industrial, concluiu-se que a potência de $5000VA$ de saída (carga) para o No-Break seria razoável. Para tal potência, foram utilizados 24 baterias seladas de $12V/7.2A$, dispostas em série e paralelo formando um barramento de $48V$ [4,7]. Esse banco de baterias com 100% de carga tem uma projeção de autonomia de 25 minutos para a potência máxima.

O equipamento funciona por histerese, ou seja, através de dois níveis de carga do banco de baterias, onde será utilizada a energia proveniente da rede ou do banco de baterias, conforme a condição do funcionamento. Por exemplo, se um painel solar estiver acoplado, a energia provida será a do banco de baterias, enquanto sua carga armazenada estiver dentro da faixa que varia de 100% a 70%. Ao atingir 70%, a energia provida será da concessionária, mantendo assim um limite mínimo de 70% de carga nas baterias do No-Break para uma eventual descontinuidade no fornecimento de energia elétrica da concessionária.

No intervalo de recarga do No-Break, o painel solar fornece energia para o banco de baterias. Quanto maior o número de painéis solares, menor será a necessidade do uso da energia da rede elétrica, pois menor será o tempo para recarregar as baterias. Para ilustrar o conceito do equipamento, a Figura 3.1 traz o esquema do No-Break em forma de diagrama de blocos, enquanto que o esquema elétrico completo está nos Apêndices 1 e 2.

II. CIRCUITOS DO NO-BREAK

De forma a facilitar a compreensão do circuito como um todo, o No-Break foi dividido em blocos, conforme mostrado na Figura 1, sendo apresentado neste item o circuito simplificado e o funcionamento de cada bloco.

A. Conversor DC/DC (bloco A)

A topologia escolhida para realizar a conversão DC/DC foi a Full-Bridge, por ser ideal quando se trata de uma potência alta de saída (maior que $1000W$), já que os transistores ficam sujeitos a

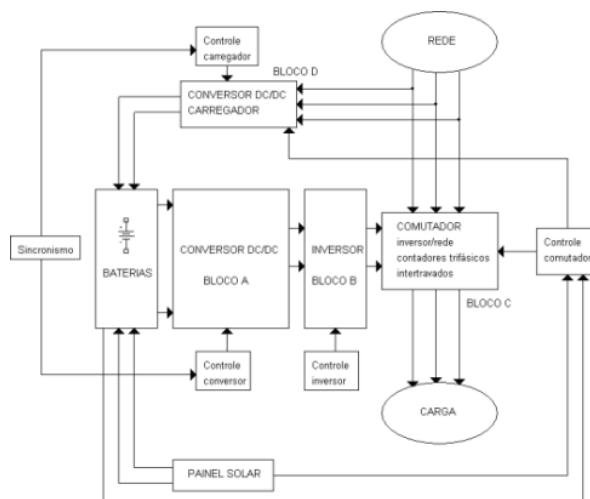


Figura 3.1 – Esquema do *No-Break*.

corrente e tensão mais baixos quando comparados com outros modelos de conversores. Outra vantagem desta topologia é o fato de a curva B-H ser percorrida em dois quadrantes [5]. O esquema básico encontra-se na Figura 3.2, enquanto que o esquema completo está no Apêndice 1.

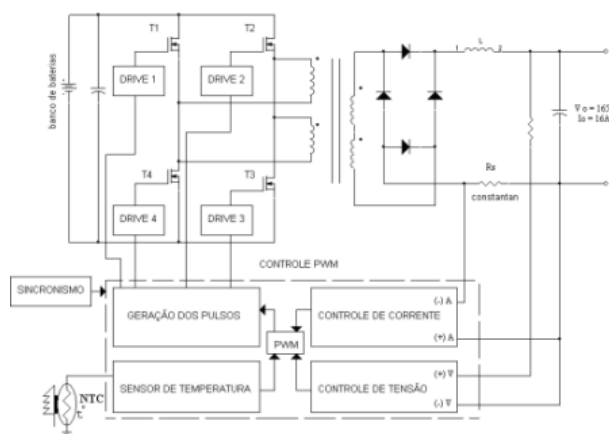


Figura 3.2 – Esquema de um dos conversores.

A operação do conversor ocorre com o acionamento dos transistores aos pares: com a condução dos transistores 1 e 3, a tensão de entrada é aplicada ao não-ponto do primário, e D2 e D3 conduzem; com a condução de 2 e 4, a tensão de entrada é agora aplicada ao ponto do primário e D1 e D4 conduzem. Durante o tempo morto, para o caso de a razão cíclica (D) ser menor que 0.5, nenhum transistor conduzirá. Como não haverá transferência de energia para o secundário, todos os diodos conduzirão ao mesmo tempo [6].

Como a potência de saída requerida para o *No-Break* é elevada, de $5000VA$, seria necessário um transformador muito grande para suportar a demanda de corrente; por conseguinte, optou-se por utilizar dois conversores Full-Bridge com os secundários em paralelo para obter um barramento de $165V$, cada um com dois transformadores em paralelo. Suas potências individuais são de $2640VA$, ajustados em $165V$ e $16A$. Juntos, totalizam $5280VA$. Esta potência servirá de entrada para o inversor, que terá como saída $115V_{AC}$. Para uma saída de $220V_{AC}$ no inversor, basta colocar os secundários dos dois conversores em série.

A Figura 3.3 mostra de forma resumida os esquemas para obter 115/220V_{AC}. As

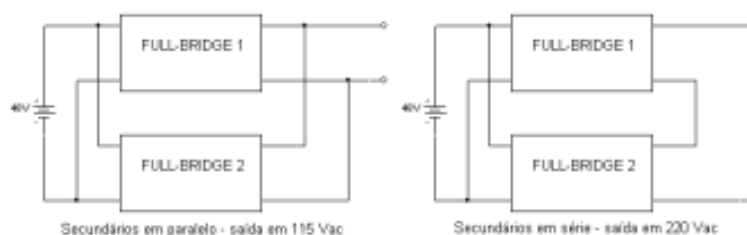


Figura 3.3 – Conexões dos secundários dos conversores.

especificações de projeto para cada um dos conversores constam na Tabela 3.1.

Tabela 3.1 – Especificações para cada conversor Full-Bridge

Especificação de projeto	Valor
Tensão máxima de entrada	56V
Tensão mínima de entrada	32V
Tensão de saída	180V
Frequência de operação	50kHz
Corrente de saída	16A
Corrente de saída mínima	2A
Razão cíclica máxima	0,45
Potência de saída	2640VA

Com dois conversores de controles funcionando independentemente, tornou-se necessário o uso de um sincronismo entre os pulsos de controle dos conversores, para manter os ruídos provenientes do chaveamento, em uma faixa de frequência fixa. Dessa forma, evitam-se problemas com interferência e aparecimento de harmônicas indesejadas [8,9], facilitando-se, assim, a filtragem.

A frequência de operação do circuito sincronizador é de 100kHz, pois cada controle dos conversores trabalha com 50kHz. O circuito de controle para a topologia empregada (Figura 2) é formada por quatro drives, um para cada transistor. Os pulsos de controle estão na forma de Modulação por Largura de Pulso (PWM) e gerados através do CI SG 3525, em malha fechada, com realimentação de tensão e corrente que, amostrados ao CI, tornam-se possíveis o controle da corrente e da tensão de saída. O controle ainda dispõe de proteção contra sobre-temperatura, com acionamento de ventiladores e permitindo o desligamento dos pulsos caso a temperatura exceda o valor pré-ajustado. O circuito completo do controle está no Apêndice 2, enquanto que a Figura 3.4 mostra a fotografia do bloco A implementado.

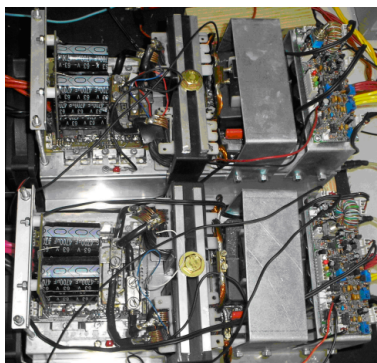


Figura 3.4 – Fotografia dos conversores Full-Bridge do bloco A.

B. Inversor DC/AC (bloco B)

Para obter a conversão de um sinal DC para um sinal AC, foi utilizado um inversor de fonte de tensão (VSI) monofásico com a topologia ponte-completa [10, 14]. A forma de onda de saída é quase-quadrada, também conhecida comercialmente como pseudo-senoidal (sendo escolhida por apresentar um melhor custo-benefício para o projeto) e ajustada em $115V_{RMS}$ e $60Hz$, com modulação PWM [11], tendo como entrada os dois conversores Full-Bridge com seus secundários em paralelo.

O funcionamento do inversor é baseado em pulsos PWM enviados aos transistores. Inicialmente, os transistores 1 e 3 conduzem, fornecendo à saída tensão positiva; no momento seguinte, somente 3 conduz fornecendo caminho para correntes indutivas via diodo intrínseco do transistor 4. De forma análoga, para o ciclo negativo, os transistores 2 e 4 conduzem, e, na próxima etapa somente 4 conduz e a corrente indutiva flui através do diodo do transistor 3. O circuito do inversor implementado consta na Figura 3.5, sendo que suas especificações constam na Tabela 3.2.

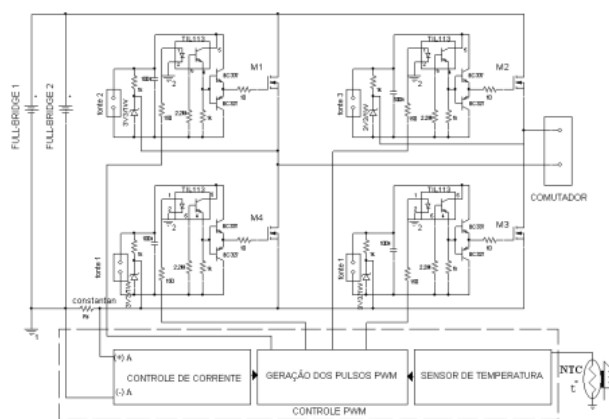


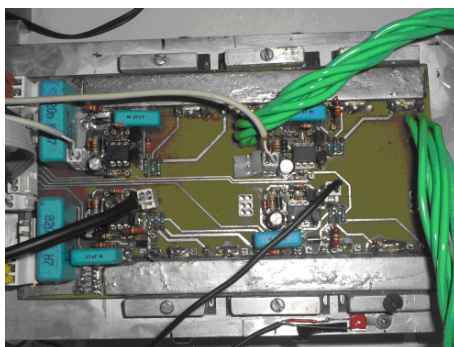
Figura 3.5 – Esquema simplificado do inversor de tensão.

O circuito de controle do inversor, além de gerar os pulsos para os transistores, é capaz de limitar a corrente na saída. Fazendo uso de uma lógica com circuito integrador [12], obtendo um sinal DC proporcional ao AC, diminuindo a largura dos pulsos dos transistores 1 e 2. O valor RMS da tensão de saída reduz gradativamente, conforme a corrente aproxima-se do valor estipulado como limite. Se a carga necessitar de menos corrente, o valor RMS da tensão volta a aumentar gradativamente.

Tabela 3.2 – Especificações para o inversor

Especificação de projeto	Valor
Tensão de entrada	$165V_{DC}$
Tensão de saída	$115V_{AC}$
Frequência de operação	$60Hz$
Corrente de saída	$43A$
Corrente de saída mínima	$39A$
Razão cíclica	0, 50
Potência de entrada	$5280VA$
Potência de saída	$5000VA$

O controle também possui proteção contra sobre-temperatura, cortando os pulsos e desligando o inversor, *soft-start*, e opção para desligar os pulsos através de um pulso de tensão externo, caso haja algum problema proveniente de outro bloco. A fotografia do inversor montado está na Figura 3.6 enquanto que seu circuito completo está no Apêndice 1 e de seu controle, no Apêndice 2.

**Figura 3.6** – Fotografia do inversor.

C. Comutador (bloco C)

O bloco do comutador realiza a transferência de função de fornecimento energético da rede elétrica para o No-Break na ocasião de falta de energia, e vice-versa, quando houver a normalização da rede elétrica [13]. Essa função é realizada através de contatores trifásicos inter-travados capazes de suportar uma corrente de até $50A$. Para tanto, o circuito de controle do comutador é capaz de detectar a falta de uma ou mais fases e realizar a comutação.

Com o painel solar conectado ao controle do comutador, é desativado o circuito carregador, sendo utilizada a energia proveniente do sistema fotovoltaico para recarregar o banco de baterias durante o dia. No momento em que o controle detecta que a energia das baterias está abaixo de 70% e se a rede está em condições normais, é novamente acionada a comutação com os contatores para a rede.

Se a rede elétrica não é restabelecida no intervalo de descarga das baterias, o No-Break continua fornecendo energia até o limite mínimo de carga do banco, que ao ser atingido, desliga o equipamento. Durante a noite, o sistema é habilitado somente como No-Break, mesmo com o painel solar acoplado, o que implica que não haverá operação dos dois níveis de carga da bateria. Portanto, quanto maior a potência de

conversão dos painéis solares e maior a capacidade de armazenamento do banco de baterias, menos dependente torna-se o sistema da energia proveniente da rede elétrica. O circuito dos comutadores está no Apêndice 1 e seu controle, no Apêndice 2.

D. Carregador AC/DC (bloco D)

A função do carregador é, como já sugere o nome, recarregar o banco de baterias do No-Break, porém, somente na ausência do painel solar e durante a noite, utilizando energia da rede, enquanto a carga está sendo alimentada normalmente com a rede elétrica. A topologia empregada foi novamente do Full-Bridge, agora projetado com um retificador em ponte completa na entrada.

A Figura 3.7 mostra o seu circuito básico.

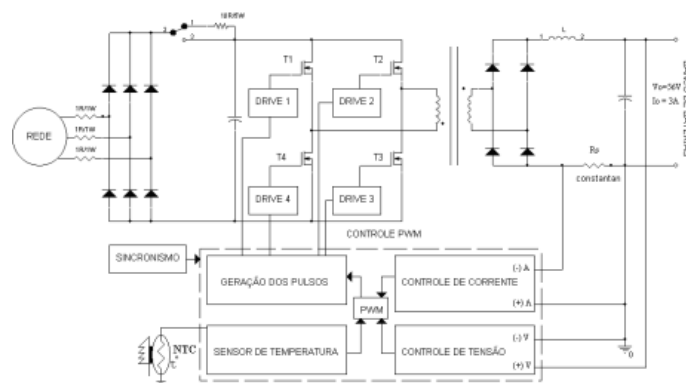


Figura 3.7 – Esquema do carregador das baterias.

As especificações para o carregador constam na Tabela 3.3.

Tabela 3.3 – Especificações para o carregador

Especificação de projeto	Valor
Tensão máxima de entrada ($V_{i_{max}}$)	350V
Tensão mínima de entrada ($V_{i_{min}}$)	260V
Tensão de saída (V_o)	56V
Frequência de operação (f_s)	50kHz
Corrente de saída (I_o)	3A
Corrente de saída mínima ($I_{o_{min}}$)	0,3A
Razão cíclica máxima (D_{max})	0,45

O controle do carregador é idêntico ao do bloco A, diferindo apenas em algumas resistências em função do nível de corrente e tensão de saída, sendo também conectado ao bloco de sincronismo para evitar problemas com ruídos. A Figura 3.8 mostra a fotografia do carregador juntamente com seu controle implementados para o bloco D.

III. RESULTADOS

A. Resultados de simulação para o inversor

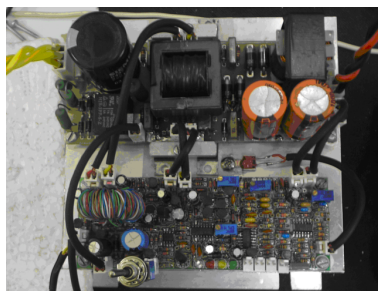


Figura 3.8 – Fotografia do carregador e de seu controle.

Na obtenção dos resultados com simulação computacional, foi empregado o software ORCAD[®] 10.0, adotando-se os seguintes parâmetros: tensão de entrada do inversor de $165V$ e frequência de operação do inversor de $60Hz$. Nas simulações, foram utilizados cargas resistivas, cargas indutivas e transistores IGBT IRGPC50S para o chaveamento do inversor.

As Figuras 3.9 e 3.10, tratam, respectivamente, de carga puramente resistiva (8Ω) e carga RL (10Ω em série com $150mH$).

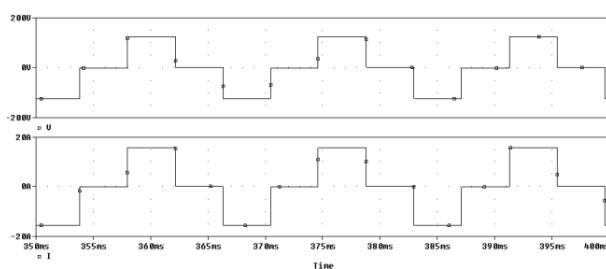


Figura 3.9 – Saída do inversor para carga resistiva, onde a forma de onda superior representa a tensão e a inferior, a corrente.

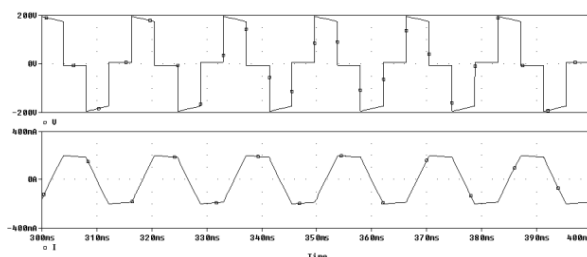


Figura 3.10 – Saída do inversor para carga RL, onde a forma de onda superior representa a tensão e a inferior, a corrente.

B. Resultados experimentais

Para a realização dos testes do No-Break, foram empregados alicate amperímetro e voltímetro TRUE RMS, além de um osciloscópio. Foram realizados testes com cargas resistivas e indutivas, visando aproximar o experimento a situações reais de uso. As cargas utilizadas foram: Computador de mesa, reostatos de $1k\Omega/1kW$, reostatos de $50\Omega/1kW$, furadeira de bancada de $245W$, moto-esmeril de $367W$, um

motor de 180W e uma carga não linear formada por uma ponte retificadora, capacitores e resistores. Os valores de entrada e de saída do inversor, coletados com instrumentos TRUE RMS, e o rendimento para as cargas supracitadas, estão na Tabela IV. Para todos os resultados, na entrada do inversor estavam conectados os dois conversores Full-Bridge com secundários em paralelo.

Tabela 3.4 – Resultados para o Inversor

Carga	Entrada	Saída	Rendimento
Carga resistiva de $2,6\Omega/1kW$	$V = 165V; I = 31A$	$V = 115,3V; I = 43A$	0,97
Carga não linear	$V = 165V; I = 32A$	$V = 115V; I = 42,3A$	0,923
3 reostatos de $1k\Omega/1kW$	$V = 165V; I = 3,9A$	$V = 118V; I = 5,1A$	0,93
Computador e motor	$V = 165V; I = 1,95A$	$V = 113,5V; I = 2,7A$	0,95
Furadeira e moto-esmeril	$V = 165V; I = 1,95A$	$V = 115V; I = 6,9A$	0,96

Com o auxílio do osciloscópio, foram coletadas as formas de onda para a tensão e para a corrente para cargas resistivas e indutivas. As Figuras 3.11, 3.13 e 3.14 mostram os resultados obtidos para a saída do No-Break, enquanto que a Figura 3.15 retrata a tensão de link DC no banco de capacitores em carga plena e a Figura 3.16, o momento de comutação entre a rede e o No-Break. Nas Figuras 3.11, 3.13 e 3.14 a forma de onda da tensão é representada pela onda maior, e a de corrente, pela menor. Nas Figuras 3.11 e 3.13, a ponteira do canal 1 está ajustada para 10x e nas Figuras 3.15 e 3.16 é a ponteira 2 que está ajustada para 10x.

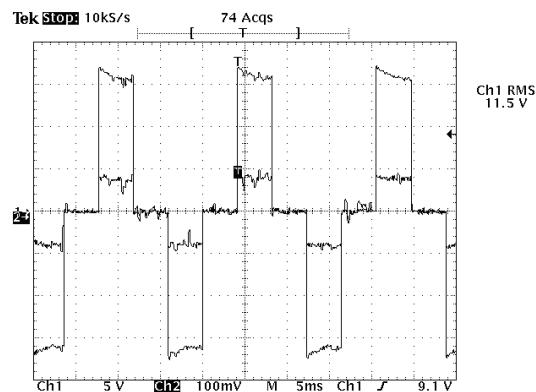


Figura 3.11 – Formas de onda para carga puramente resistiva em carga plena (conjunto de 12 reostatos de 1kW cada em paralelo formando um equivalente de $2,6\Omega$).

Na Figura 3.11, por ser a carga puramente resistiva, a corrente possui a mesma forma de onda da tensão; para carga resistiva, foi desenvolvida potência plena. Na Figura 3.12 mostra as formas de onda para carga não linear sendo desenvolvido potência plena.

Já na Figura 3.13, é possível perceber os momentos de carga e descarga de corrente nos capacitores da fonte de alimentação do computador, demonstrados pelos pontos A e B. Na Figura 3.14 ocorre um achatamento na forma de onda da tensão, devido ao barramento utilizado na saída do inversor para conectar as cargas não suportar completamente a potência requerida.

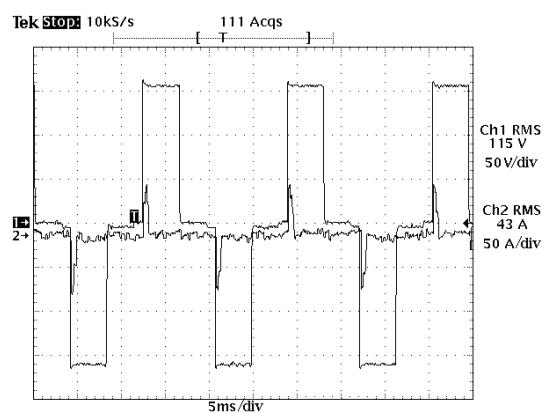


Figura 3.12 – Formas de onda para carga não linear formada por diodos, capacitores e resistores em potência plena.

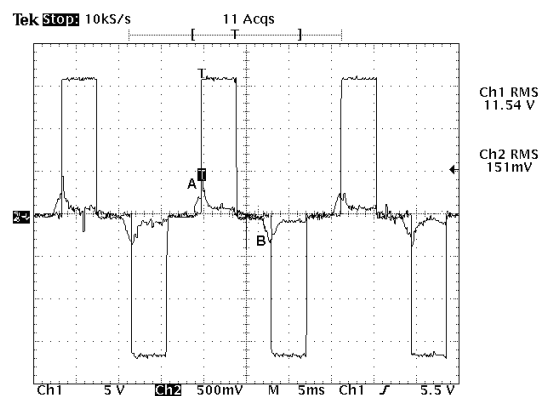


Figura 3.13 – Formas de onda para carga formada por um computador em paralelo com um motor de 180W.

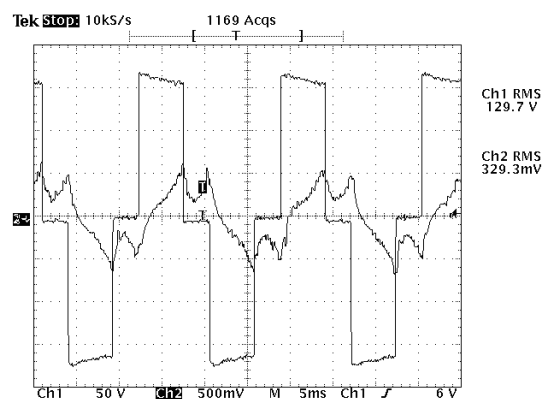


Figura 3.14 – Formas de onda para carga formada por uma furadeira de bancada de 245W em paralelo com um moto-esmeril de 367W.

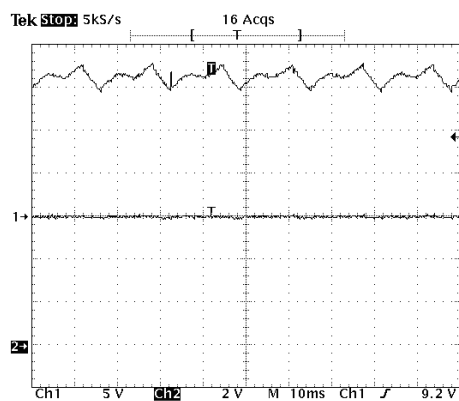


Figura 3.15 – Tensão do link DC do No-Break em carga plena.

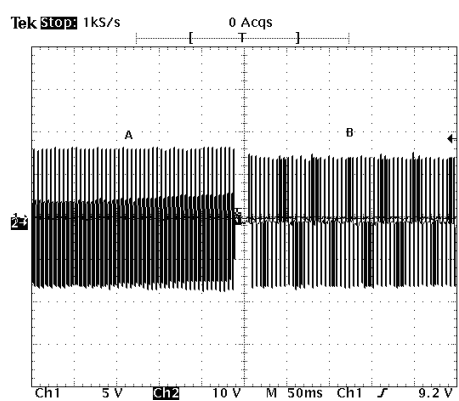


Figura 3.16 – Momento da comutação rede - No-Break.

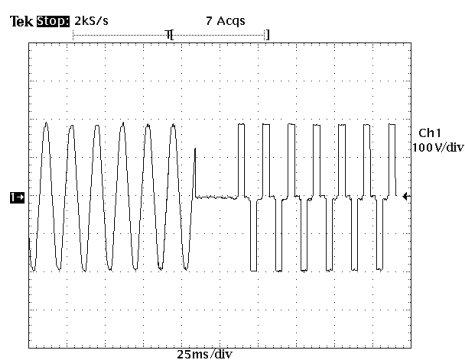


Figura 3.17 – Momento da comutação rede - No-Break para carga não linear.

A Figura 3.16 mostra a comutação da rede para o No-Break, com duração aproximada de $20ms$ para carga linear e em plena potência; Já a Figura 3.17 mostra um tempo de comutação de aproximadamente $25ms$ para carga não linear. A Figura 3.18 mostra a fotografia do protótipo implementado do No-Break e a Figura 3.19 mostra o protótipo já instalado em uma residência.

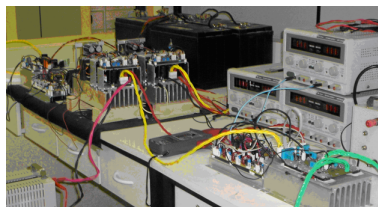


Figura 3.18 – Fotografia do protótipo em bancada.



Figura 3.19 – Fotografia do Protótipo do No-Break instalado.

IV. CONCLUSÕES

O protótipo construído tem amplo poder de aplicação. Além da função de No-Break, tem capacidade gerar energia elétrica pela transformação da energia solar. Seu funcionamento é regido por diversos fatores, como nível de carga das baterias, acoplamento de painéis solares, luminosidade, entre outros.

Através dos resultados nos testes realizados em laboratório e em campo e apresentados nesse artigo, foi demonstrado que o protótipo implementado, satisfaz as necessidades de continuidade de energia para residências, comércios e indústrias, devido a capacidade de alimentar cargas resistivas e/ou indutivas e a versatilidade de operar como gerador de energia, caso seja acoplado ao equipamento um sistema fotovoltaico. Quanto maior a potência dos painéis solares e maior a capacidade de armazenamento do banco de baterias, maior será a autonomia e independência da rede.

Todo o circuito apresentado no apêndice é fiel ao montado na prática, tornando-o uma fonte de referência para os diversos setores, sendo assim uma importante contribuição.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] A. Walter, N. Freidenraich, "Tecnologia solar no Brasil: Os próximos 20 anos", Conferência sobre Sustentabilidade na geração e uso da energia no Brasil: os próximos 20 anos, Centro de Convenções da UNICAMP, Campinas, SP, 18 a 20 de Fevereiro de 2002.

- [2] H. S. Costa, M. Eck, "Análise econômica comparativa da eletrificação rural comercial e fotovoltaica", Encontro de energia no meio rural, vol. 3, 2000.
- [3] Banco de dados agregados do Censo 2000 (<http://www.sidra.ibge.gov.br/>) Instituto Brasileiro de Geografia e Estatística (IBGE), Brasil, 2001.
- [4] L. Schuch, C. Rech, H. Pinheiro, H. L. Hey, H. A. Gründling, J. R. Pinheiro, "Análise e Projeto de um Conversor Bidirecional PWM de Alto Desempenho para Interface entre o Barramento CC e o Banco de Baterias", Revista Brasileira de Eletrônica de Potência (SOBRAEP), vol. 9, no. 1, pp. 1-11, 2004.
- [5] L. F. P. Mello, Análise e projeto de fontes chaveadas, Érica, 1a Edição, São Paulo, 1996.
- [6] M. H. Rashid, Eletrônica de Potência: circuitos, dispositivos e aplicações, Makron Books, São Paulo, 1999.
- [7] L. Guerrero, J. M., Vicuña, L. G. e Uceda, J., "Uninterruptible Power Supply Systems Provide Protection", IEEE Industrial Electronics Magazine, 2007.
- [8] D. J. Perreault, J. G. Kassakian, "Distributed interleaving of paralleled power converters", Circuits and Systems I: Fundamental Theory and Applications, IEEE, vol. 44, no. 8, pp. 728-734, 1997.
- [9] G. W. Milne, E. Jansen, J. J. Roux, J. A. Koekemoer, "EMC and RFI problems and solutions on the SUNSAT micro-satellite", South African Symposium on Communications and Signal Processing, vol. 1, no. 98EX214, pp. 293-298, setembro 1998.
- [10] N. Mohan, T. M. Undeland, W. P. Robbins, Power Electronics: converters, applications, and design, John Wiley e Sons, 2a Edição, Nova Iorque, 1995.
- [11] A. Ahmed, Eletrônica de Potência, Prentice Hall, São Paulo, 2000.
- [12] A. S. Sedra, K. C. Smith, Microeletrônica, 4a Edição, Makron Books, São Paulo, 2000.
- [13] M. I. Samesina, J. W. Rezende, G. M. V. Pereira, "Suportabilidade de contadores CA submetidos a afundamentos de tensão (voltage SAGS)", Ciência e Engenharia, Vol. 15, no. 1/2, pp. 101-106, jan.-dez. 2006.
- [14] N.A. Ahmed, H.W. Lee, M. Nakaoka, "Dual-Mode Time-Sharing Sinewave-Modulation Soft Switching Boost Full-Bridge One-Stage Power Conditioner Without Electrolytic Capacitor DC Link", IEEE Transactions on Industry Applications, vol. 43, no. 3, pp. 805-813, 2007.

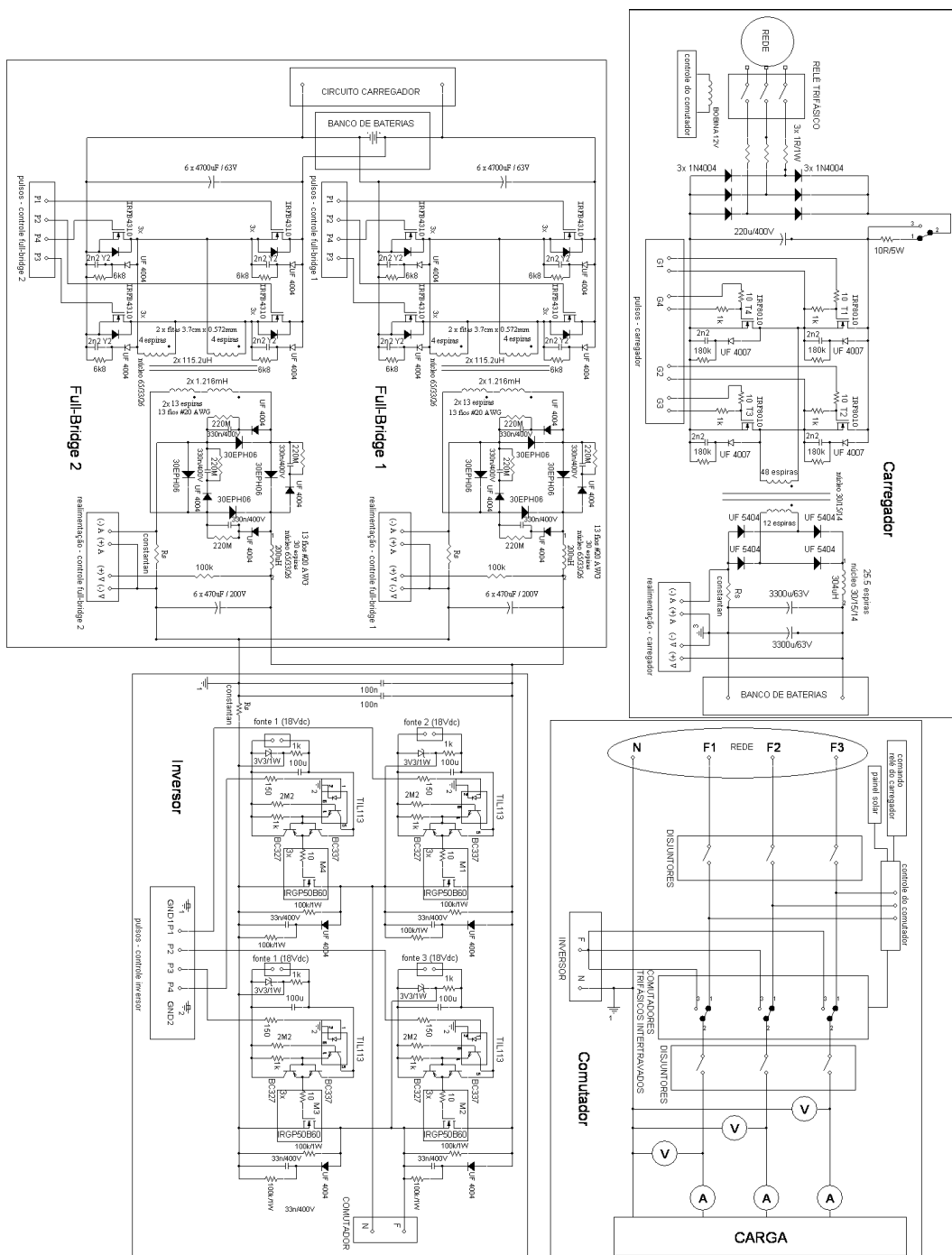
DADOS BIOGRÁFICOS

Carlos Henrique Gonçalves Treviso recebeu o título de Bacharel em Engenharia Eletrônica (1992), o de Mestre (1994) e o de Doutor em Engenharia Elétrica (1999) da Universidade Federal de Uberlândia. Foi, de 2000 a 2001, coordenador do curso de Engenharia Elétrica, foi professor e vice-diretor do Centro de Tecnologia e Urbanismo da Universidade Estadual de Londrina (UEL). Atualmente é chefe do departamento de Engenharia Elétrica (UEL). Também presta consultoria para empresas. Sua área de pesquisa inclui: eletrônica de potência, qualidade de energia e eficiência energética, sistemas eletrônicos de controle e acionamento de máquinas elétricas.

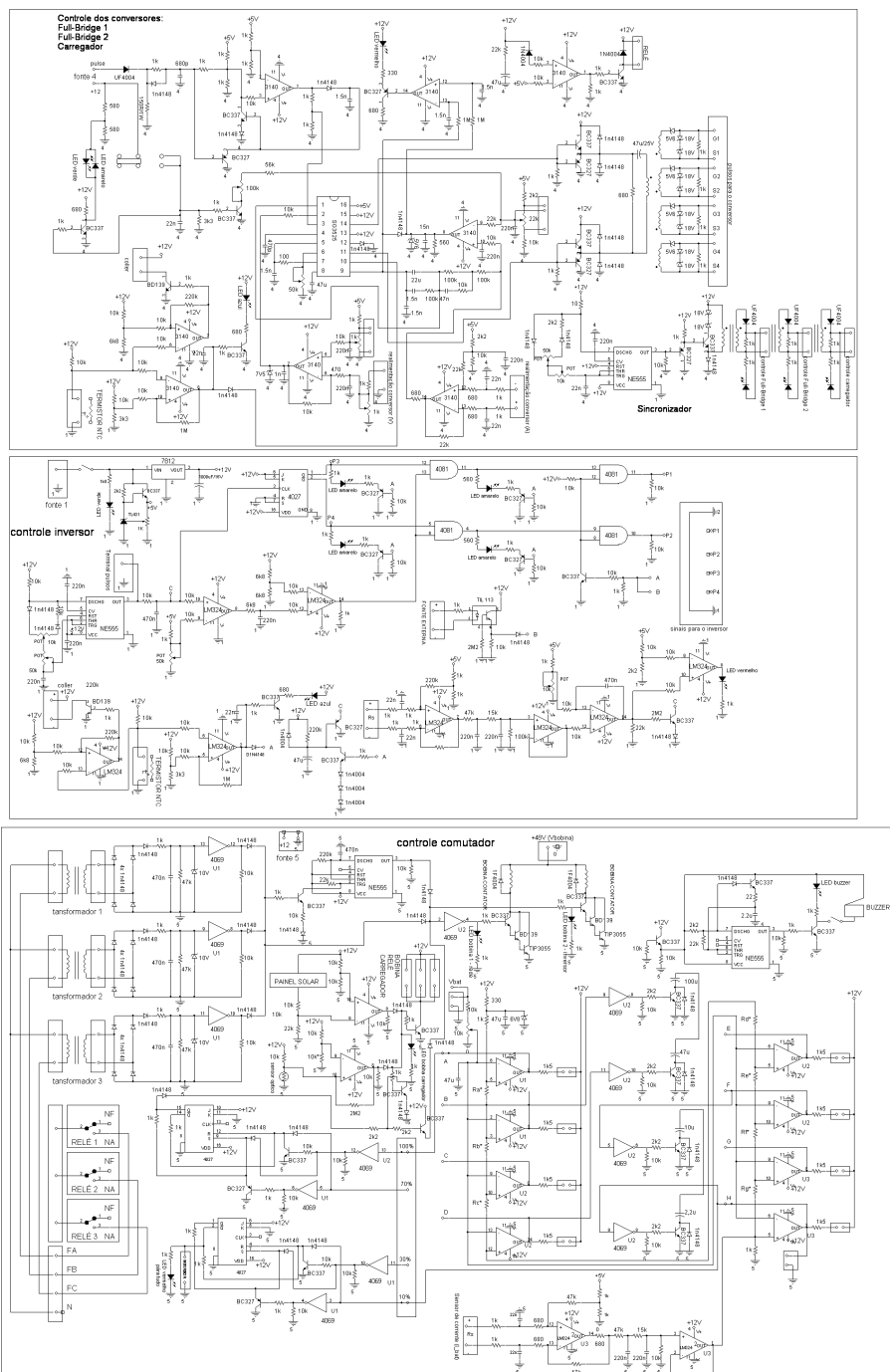
Aziz Elias Demian Junior recebeu o título de Bacharel em Engenharia Elétrica com ênfase em eletrônica (2001), o de Mestre (2004) e o de Doutor em Engenharia Elétrica (2008) da Universidade Federal de Uberlândia. É professor do Centro de Tecnologia e Urbanismo da Universidade Estadual de Londrina (UEL). Sua área de pesquisa inclui: eletrônica de potência, HID Lamps, Microcontrollers, High Light LED.

André Luiz Batista Ferreira nasceu em Londrina, PR, Brasil, em 1983. Recebeu o título de Bacharel em Engenharia Elétrica (2007) pela Universidade Estadual de Londrina (UEL). Atualmente é aluno regular no programa de mestrado em Engenharia Elétrica da UEL com área de concentração em eletrônica de potência.

APÊNDICE 1: CIRCUITO DE POTÊNCIA DO NO-BREAK



APÊNDICE 2: CIRCUITOS DE CONTROLE DO NO-BREAK



RESULTADOS

Neste capítulo serão apresentados os resultados obtidos por simulação computacional e também testes preliminares do protótipo em campo e em laboratório. Testes posteriores serão acrescentados em uma versão final.

4.1 Simulação computacional

Para as simulações foi considerado apenas o sistema do inversor, pois no conversor foi utilizado uma topologia que já foi exaustivamente discutida na literatura sobre o assunto [24–27].

Para efetuar a simulação do inversor de tensão monofásico foi utilizado o *software* ORCAD. O circuito da Figura 4.1 foi desenhado e simulado com cargas resistivas e indutivas, com o intuito de prever seu funcionamento com as cargas em que irá trabalhar em uma situação real.

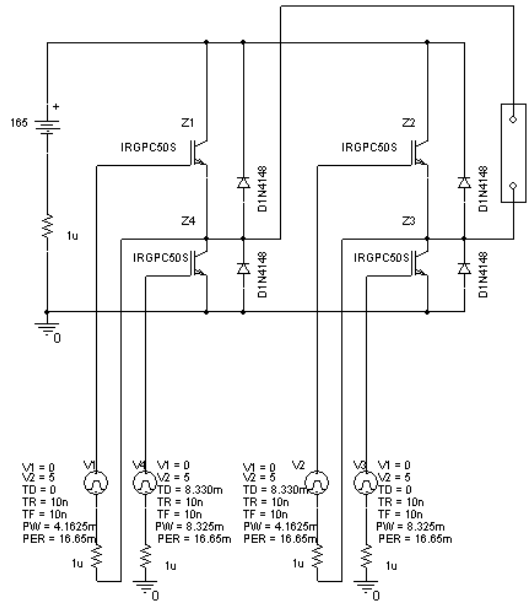


Figura 4.1 – Esquema utilizado na simulação do inversor de tensão

A seguir são mostrados os resultados obtidos para a tensão e corrente de saída do inversor para carga puramente resistiva e RL. Para a carga resistiva foi escolhido o valor de 8Ω , com base no valor da resistência a ser utilizada na prática (reostatos em paralelo); a forma de onda obtida consta na Figura 4.2. Nas simulações com carga resistiva, valores acima de $1k\Omega$ causam erro de convergência no simulador. A Figura 4.3 mostra a saída do inversor para carga resistiva limite, $1k\Omega$. Para todas as Figuras de simulação, a forma de onda superior indica a tensão e a inferior a corrente, ambos na saída do inversor.

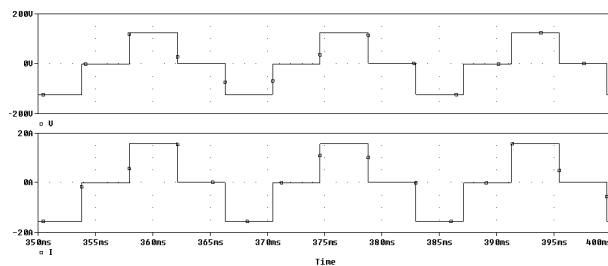


Figura 4.2 – Simulação para carga resistiva de 8Ω

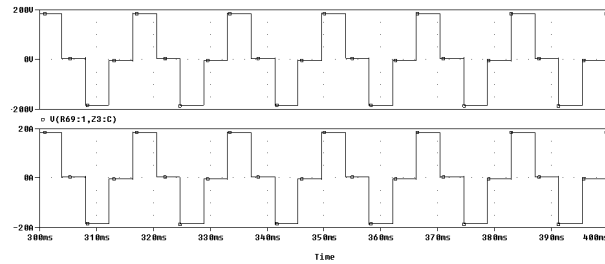


Figura 4.3 – Simulação para carga resistiva de $1k\Omega$

Para a simulação com carga RL, o valor limitante para a simulação ainda foi na resistência, também em $1k\Omega$. Contudo, os valores limitantes não diminuem o valor das simulações já que cargas reais não lineares estão em sua maioria dentro da faixa de valores onde o simulador consegue obter uma resposta condizente (de 1Ω até $1k\Omega$ e de $10mH$ até $100H$). A Figura 4.4 mostra a saída do inversor com carga de $400mH$ e 10Ω , enquanto que a Figura 4.5 mostra a saída para a carga de $1H$ e 100Ω ; para valores de resistência maiores que 100Ω , a saída distorce até atingir erro de convergência para valores superiores a $1k\Omega$.

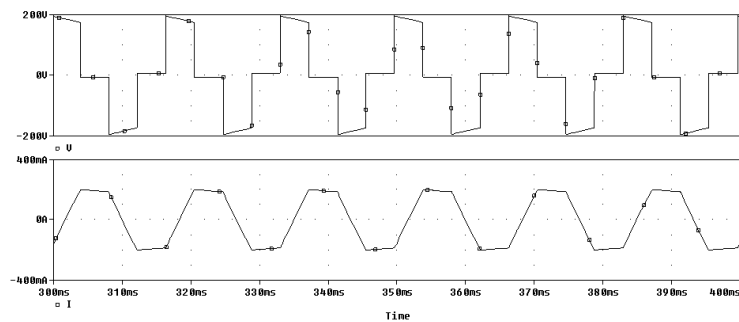


Figura 4.4 – Simulação para carga RL de $400mH$ e 10Ω

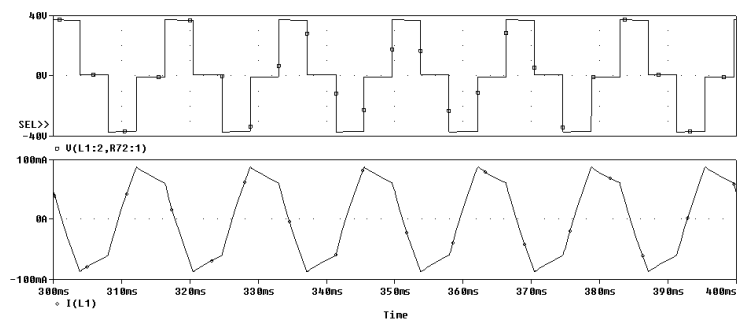


Figura 4.5 – Simulação para carga RL de $1H$ e 100Ω

4.2 Resultados experimentais

Para a obtenção dos resultados experimentais, foram utilizados alicate amperímetro e voltímetro TRUE RMS e um osciloscópio digital.

4.2.1 Resultados para o inversor

Para os testes com o inversor, foram acionadas cargas resistivas e também indutivas, visando aproximar o experimento de uma situação real em uma residência. Como carga foram utilizados seis reostatos de $50\Omega/1kW$, seis reostatos de $1k\Omega/1kW$, uma carga não linear formada por uma ponte retificadora em associação com capacitores e resistores, um motor AC monofásico de $180W$, uma furadeira de bancada de $245W$, um moto-esmeril de $367W$ e um computador de mesa, sendo acionados como indicado na Tabela 4.1. Os resultados obtidos e o rendimento do inversor para as cargas supra-citadas estão na Tabela 4.1.

Tabela 4.1 – Resultados obtidos experimentalmente - Inversor DC/AC

Carga	Entrada	Saída	Rendimento
Carga resistiva de $2,6\Omega/1kW$	$V = 165V; I = 31A$	$V = 115,3V; I = 43A$	0,97
Carga não linear	$V = 165V; I = 32A$	$V = 115V; I = 42,3A$	0,923
3 reostatos de $1k\Omega/1kW$	$V = 165V; I = 3,9A$	$V = 118V; I = 5,1A$	0,93
Computador e motor	$V = 165V; I = 1,95A$	$V = 113,5V; I = 2,7A$	0,95
Furadeira e esmeril	$V = 165V; I = 1,95A$	$V = 115V; I = 6,9A$	0,96

Como visto na Tabela 4.1, a potência de $4957,9VA$ foi atingida somente com carga resistiva, e como para este tipo de carga o fator de potência é unitário, a potência ativa alcançada foi de $4957,9W$. A carga resistiva de $2,6\Omega/1kW$ foi obtida através da associação de doze reostatos de $1kW$, sendo seis de 50Ω e seis de $1k\Omega$. Para cargas não lineares, foi atingida a potência de $4864,5VA$ com uma carga formada por uma ponte retificadora, capacitores e resistores. Ainda conforme a Tabela 4.1, os melhores rendimentos foram obtidos com cargas que demandaram uma potência maior. A curva de rendimento do inversor consta na Figura 4.6.

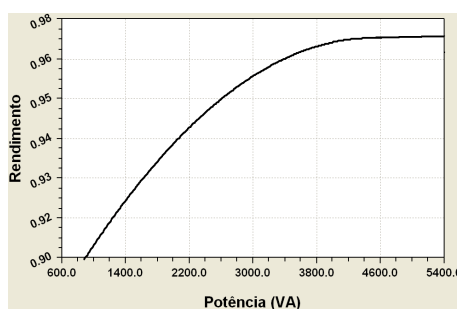


Figura 4.6 – Curva de rendimento *versus* potência demandada na saída do inversor

Para averigüar a reação do sistema exposto a temperaturas elevadas, o inversor permaneceu ligado por aproximadamente 30 minutos em carga plena, até que o bloco do conversor atingisse a temperatura máxima de 68 graus e desligasse o equipamento, que retomou o funcionamento após aproximadamente 5 minutos quando o sistema já estava refrigerado através dos ventiladores. Mais especificamente no inversor, o ventilador foi acionado com 5 minutos em carga plena.

Para acompanhar a reação do controle com aumento brusco de corrente, de aproximadamente $5A$ para $15A$, com o controle ajustado para uma corrente máxima de $13A$ (apenas para

efeito de teste), o controle respondeu efetivamente reduzindo o valor RMS da tensão de saída e limitando a corrente; com a redução de corrente, a tensão foi, gradativamente, retomada para $115V_{RMS}$.

Para mensurar a corrente com sua forma de onda, foi utilizado um circuito de potência e baixa resistência, com oito resistores de $0,22\Omega/5W$ em paralelo. O valor da corrente fornecida pelo osciloscópio segue a relação 4.1:

$$I_{RMS} = \frac{2,24 \cdot I_{osciloscopio}}{100m} \quad (4.1)$$

Esta relação foi obtida de forma empírica com a utilização de um reostato de $1k\Omega/1kW$ e utilizando a Lei de Ohm [25]:

$$I = \frac{V}{R} \quad (4.2)$$

As formas de onda obtidas nos testes com o inversor são mostradas nas Figuras 4.7, 4.8, 4.9 4.10 e 4.11. Nestas Figuras a ponteira 1 indica a forma de onda da tensão e a ponteira 2 a forma de onda de corrente; nas Figuras 4.7 e 4.10 a ponteira 1 está ajustada para 10x.

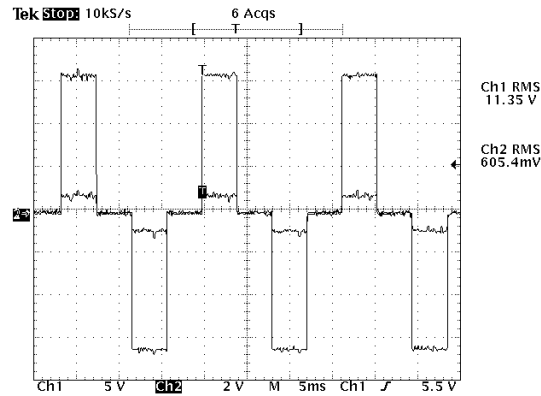


Figura 4.7 – Resultado com carga resistiva formada por seis reostatos de $50\Omega/1kW$ em paralelo

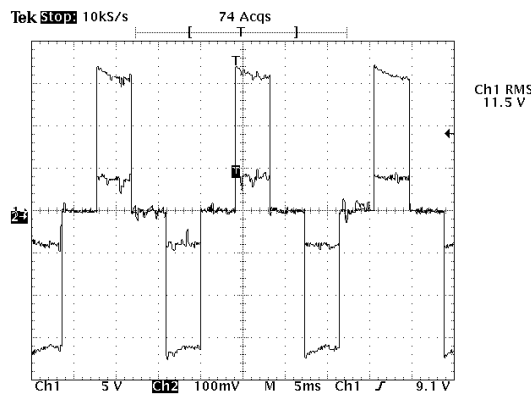


Figura 4.8 – Carga plena de saída obtida com uso de 12 reostatos totalizando $2,6\Omega/1kW$

Na Figura 4.7 o osciloscópio indica $113,5V$ e $13,56A$; a forma de onda de corrente acompanha a tensão (carga puramente resistiva). Na Figura 4.8 é fornecida a forma de onda para potência plena.

As Figuras 4.10 e 4.11 fornecem resultados obtidos para cargas não-lineares utilizadas.

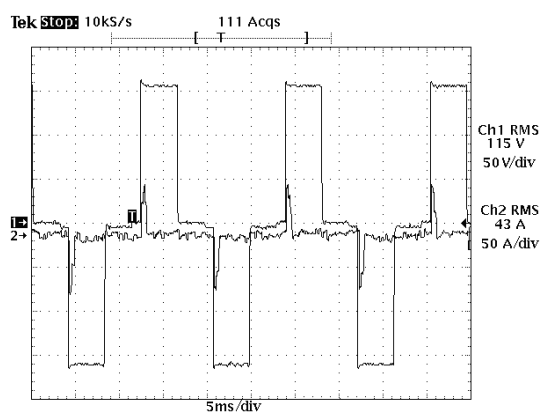


Figura 4.9 – Resultado para uma ponte retificadora com capacitores e resistores, desenvolvendo plena potência

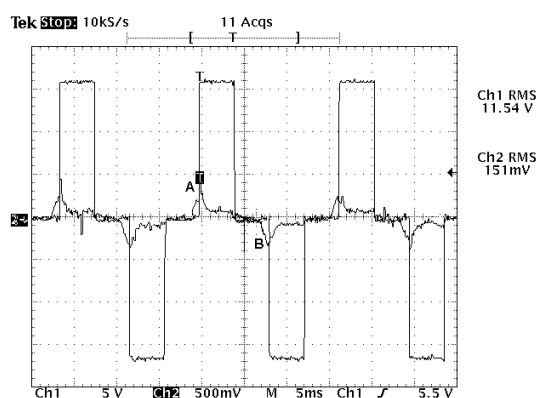


Figura 4.10 – Resultado obtido com carga composta por um computador em paralelo com um motor de $180W$

Na Figura 4.9 a potência máxima para carga não linear foi desenvolvida, e a forma de onda da corrente revela os ciclos de carga e descarga dos capacitores.

Na Figura 4.10 é possível visualizar os ciclos positivo e negativo na fonte do computador, representados, respectivamente, pelos pontos A e B. Nesta Figura o osciloscópio indica corrente de $3,3A$ através da ponteira 2.

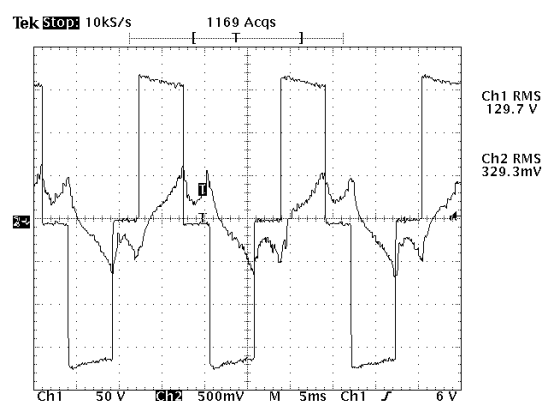


Figura 4.11 – Resultado para carga indutiva formada por uma furadeira de 245W em paralelo com um moto-esmeril de 367W

Na Figura 4.11 ocorre um achatamento na forma de onda da tensão devido ao barramento utilizado para conectar as cargas não suportar completamente a potência demandada pela carga; nesta Figura o osciloscópio informa uma corrente de 7,3A.

A Figura 4.12 mostra a tensão de *link* nos capacitores de entrada do inversor. Nesta Figura, a forma de onda de tensão foi obtida com a ponteira 2 ajustada para 10x, com tensão média próxima a 130V.

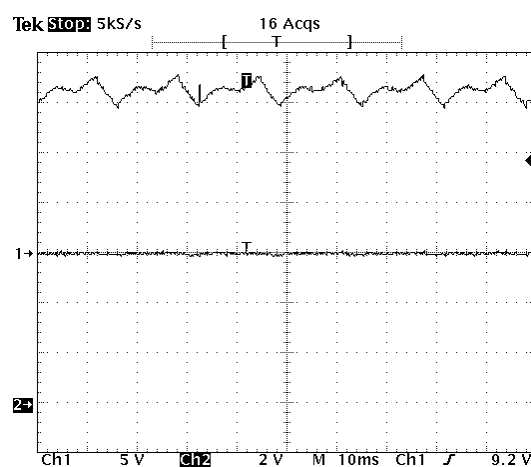


Figura 4.12 – Tensão de link DC nos capacitores de entrada do inversor

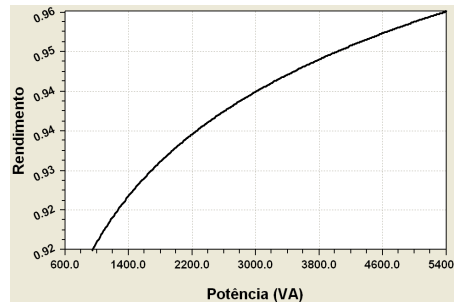
4.2.2 Resultados obtidos para os conversores DC/DC

Para os testes com os conversores foram aplicadas primeiramente somente cargas resistivas, e posteriormente, o próprio inversor foi conectado na saída dos conversores. A Tabela 4.2 fornece alguns dos resultados obtidos nos testes com os conversores.

A Figura 4.13 mostra a curva de rendimento do conversor DC/DC para carga resistiva.

Tabela 4.2 – Resultados obtidos experimentalmente - Par de conversores DC/DC

Carga	Entrada	Saída	Rendimento
6 reostatos de $50\Omega/1kW$	$V = 47V; I = 40,64A$	$V = 165V; I = 11A$	0,95
6 reostatos de $1k\Omega/1kW$	$V = 48V; I = 25,5A$	$V = 165V; I = 7A$	0,94
Inversor em potência plena	$V = 47V; I = 114A$	$V = 165V; I = 31A$	0,95

**Figura 4.13** – Curva de rendimento *versus* potência demandada na saída do conversor

Em carga plena, os conversores suportaram por volta de 30 minutos antes que o controle atuasse desligando o equipamento devido a sobre-temperatura, religando o sistema pouco tempo depois.

Também foram realizados testes de curto-circuito, aplicando um curto franco ao conversor, onde o controle se mostrou capaz de limitar a corrente e evitar a queima de algum componente. O controle também respondeu de forma adequada aos aumentos e reduções abruptas de corrente, com entrada e saída de carga.

4.2.3 Resultados obtidos para o comutador

Para realizar o teste com o circuito comutador, foram utilizados uma conexão trifásica com a rede e dois contadores trifásicos inter-travados; para simular a conexão com o painel solar foi utilizado um curto-circuito no conector do painel, já que a impedância apresentada pelo mesmo é baixa.

Com a simulação do painel acoplada, o circuito do comutador somente acionou o circuito carregador AC/DC quando a luminosidade do ambiente foi drasticamente reduzida; Sem o simulador do painel, o carregador permaneceu ativado, conforme o projetado.

Para o teste de comutação, inicialmente foi mantida a rede elétrica alimentando cargas resistivas (12 reostatos) e o simulador de painel solar; com a retirada de uma ou mais fases, houve a comutação da rede para o UPS conforme a Figura 4.15. O tempo da comutação foi de aproximadamente $20ms$. No osciloscópio, foi utilizado o canal 2 para obter a comutação.

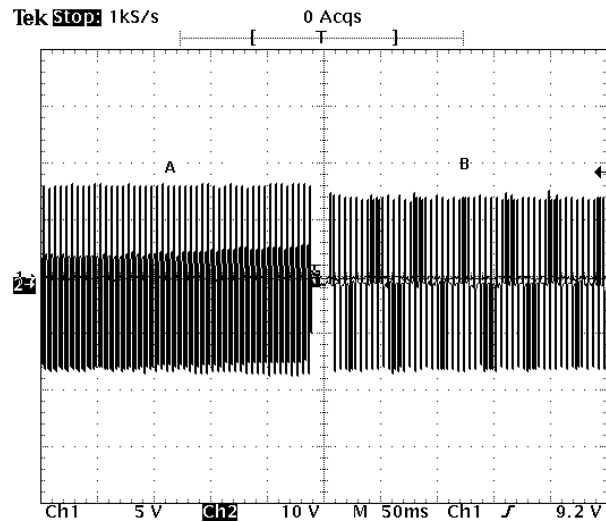


Figura 4.14 – Comutação da rede para o UPS, com o tempo aproximado de $20ms$

Em seguida foi observada a comutação com carga não linear com potência máxima de saída no UPS; o tempo de comutação para este tipo de carga foi de aproximadamente $25ms$.

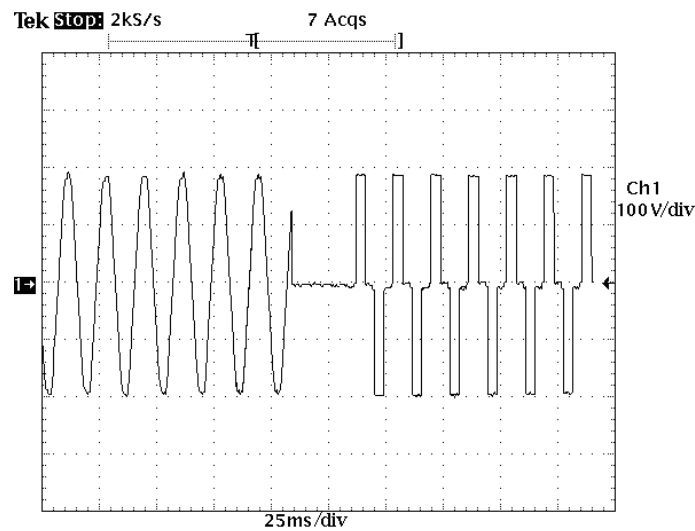


Figura 4.15 – Comutação da rede para o UPS com carga não linear com o tempo aproximado de $25ms$

Com a comutação para o UPS, foram testadas três possibilidades:

- A rede é estabilizada antes que a energia do banco de baterias atinja 70%;
- A rede retorna a normalidade com a energia do banco de baterias entre 10% e 70%;
- A energia das baterias atinge 10% antes que a rede elétrica seja normalizada.

Na primeira situação, o UPS comutou novamente para a rede somente ao atingir 70% do banco de baterias; desta forma a rede voltou a ser conectada às cargas resistivas. Ao atingir 100% da energia do banco, novamente houve comutação para o UPS, mesmo com a rede estável - funcionamento como gerador.

Na segunda situação, assim que as três fases retornaram a normalidade, houve a comutação para a rede, com o equipamento funcionando como no item anterior.

Na última situação, como a rede não retornou, o sistema foi desligado com a emissão de um pulso para inibir o chaveamento do inversor.

Sem o simulador de painel é o circuito carregador que mantém a carga das baterias, sendo acionado para a recarga enquanto a rede elétrica está operando normalmente. Nesta situação o sistema opera somente como UPS.

4.3 Fotografias do protótipo e das cargas

A Figura 4.16 mostra a fotografia dos reostatos que foram utilizados para a retirada dos resultados com carga linear. A Figura 4.17 mostra o circuito do UPS ainda em bancada enquanto que a Figura 4.18 mostra a fotografia do UPS já instalado em uma residência.

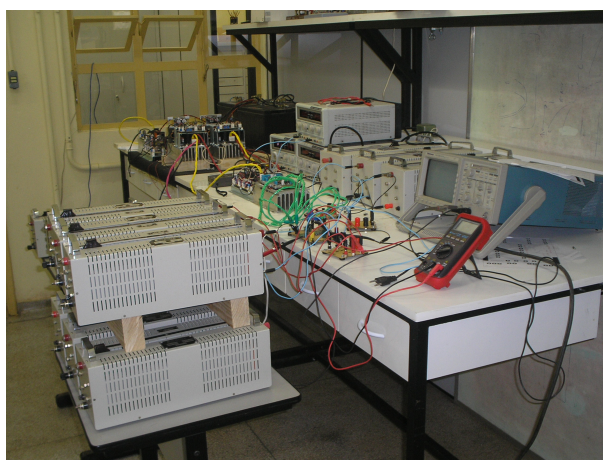


Figura 4.16 – Conjunto de reostatos utilizados como carga

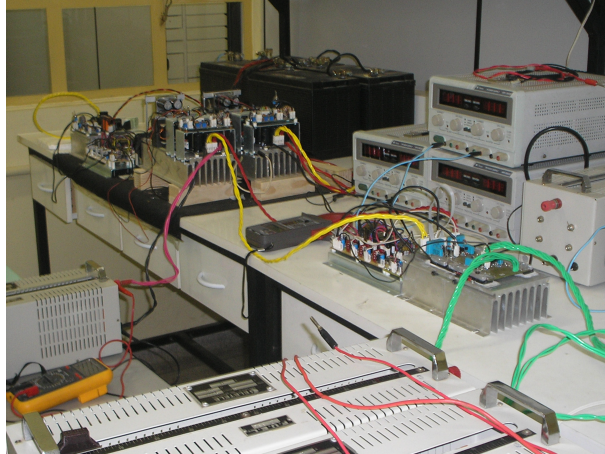


Figura 4.17 – Circuito do UPS em bancada



Figura 4.18 – Circuito do UPS instalado em uma residência

CONCLUSÃO

Como resultado deste trabalho, obteve-se um protótipo com uma grande gama de aplicações e com um ótimo custo-benefício, com a aplicação de topologias consagradas no meio acadêmico como sendo de baixo custo.

Foi utilizado para o UPS saída de tensão quase-quadrada ou pseudo-senoidal que é capaz de atender a maior parte das cargas existentes no mercado atual com um bom rendimento e de um baixo custo de implementação quando comparado a saída senoidal, tornando o sistema desenvolvido comercialmente viável e atrativo haja vista que seu custo está bem abaixo de modelos existentes no mercado de potência de $5kVA$.

O sistema apresentado demonstrou sua aplicabilidade com um tempo de comutação relativamente baixo, de $20ms$. Além disso, através de instrumentos TRUE RMS foram coletados dados que apresentaram um excelente rendimento, tanto na conversão DC/DC com o valor de 0,95 quanto no inversor de tensão, com valor de 0,97 sendo ambos para a carga plena de $5kVA$.

O sistema UPS ainda possui como características relevantes o fato de utilizar dois conversores DC/DC, aumentando a confiabilidade do UPS para o caso de defeito em um dos conversores e a possibilidade de não somente expandir o número de painéis solares, mas também de migrar para outros sistemas de conversão de energia, como por exemplo, eólica e combustão, devido à utilização da técnica de recarga do banco de baterias em dois níveis, possibilitando a utilização de qualquer meio de geração de energia para manter as baterias energizadas.

Como sugestões futuras para este trabalho, a implementação do inversor senoidal a partir de um estudo comparativo de custo e necessidade da carga entre a onda quase-quadrada e a senoidal; otimizar o circuito de controle na conversão DC/DC, adotando apenas um circuito para os conversores, possibilitando o uso de conversão multinível; sincronização do inversor com a rede, já que segundo a norma IEC 62040-3/1999 a sincronização é necessária para alguns tipos de cargas críticas e adoção de um sistema microprocessado para o comutador e comparativo de custo com o circuito analógico.

Bibliografia

- [1] EIA. International energy outlook, 2006. <http://www.eia.doe.gov/oiaf/aeo/index.html> (acessado em 20/03/2009).
- [2] IBGE. Banco de dados agregados do censo 2000, 2001. <http://www.sidra.ibge.gov.br/> (acessado em 06/01/2009).
- [3] E. FADIGAS. Dimensionamento de fontes fotovoltaicas e eólicas com base no índice de perda de suprimento e sua aplicação para o atendimento a localidades isoladas. 1993.
- [4] W. PALZ. Energia solar e fontes alternativas. 1981.
- [5] FERNANDES, C. A. O. and GUARONGHI, V. M. solar, 1995. <http://d.scribd.com/docs/1xryexp69ew97i7e165a.pdf> (acessado em 28/01/2009).
- [6] F.D. GONÇALVES. *Resposta de sistemas ininterruptos de energia frente a fenômenos de qualidade da energia*. PhD thesis, Universidade de Brasília, 2008.
- [7] M. Martinez, C. Rech, L. Schuch, and J. Pinheiro. Classificação e pesquisa de mercado das fontes ininterruptas de energia (IEC 62040-3). In *XVIII Congresso Regional De Iniciação Científica e Tecnológica, Itajaí/SC*, pages 1–5, 2003.
- [8] Cost central. Tripp lite smartpro, 2007. http://www.costcentral.com/proddetail/Tripp_Lite_SmartPro_5000XLRT3U/SMX5000XLRT3U/G27936/ (acessado em 2/06/2009).
- [9] Indústria e Comércio Exterior Ministério do Desenvolvimento. Incoterms, 2009. <http://www.aprendendoaexportar.gov.br/inicial/index.htm> (acessado em 12/08/2009).
- [10] Xtech. Ups model surtd5000xlt, 2009. <http://xtech.com.br/lojaxt/nobreak-smartups-6000va-230v-p-8907.html> (acessado em 16/08/2009).
- [11] Beijing Energy Technology. Product groups-inverters, 2009. <http://www.made-in-china.com/showroom/avatar5/product-detaildoPmwzYUZgWX/China-Modified-Sinewave-Inverter-SPM6000-.html> (acessado em 1/05/2009).
- [12] A.A. Hafner, C.R.E. Lima, and H.S. Lopes. Estudo dos modulos logicos de um medidor de qualidade de energia eletrica. *Congresso de Automatica de Salvador*, 2007.
- [13] H. A. OLIVEIRA. *Sistema Ininterrupto de Energia de Dupla Conversão Isolado de 6kVA*. PhD thesis, Universidade Federal do Ceará, 2007.
- [14] J.A. POMILIO. Apostila de eletrônica de potência, 2005.
- [15] Jonathan Manson European Copper Institute. Why e.u. industry annually loses 150bn pan-european power quality survey, 2007. <http://www.leonardo-energy.org/drupal/files/2007/>

- 20070725-pqsurvey.pdf?download (acessado em 6/05/2009).
- [16] S. Karve. Three of a kind [UPS topologies, IEC standard]. *IEEE Review*, 46(2):27–31, 2000.
- [17] R. Villafáfila, A. Sumper, D. Montesinos-Miracle, A. Sudrià-Andreu, E. Jaureguiualzo, and D. Jerez. Selection criteria of high-power static Uninterruptible Power Supplies. In *Electrical Power Quality and Utilisation, 2007. EPQU 2007. 9th International Conference on*, pages 1–5, 2007.
- [18] alibaba.com. Passive standby/offline ups, 2008. http://www.alibaba.com/product-gs/226601662/Passive_Standby_Offline_UPS_High_Frequency_with_Surge_Protection.html (acessado em 2/06/2009).
- [19] W. Solter. A new international UPS classification by IEC 62040-3. In *INTELEC*, volume 29, pages 541–545. IEEE; 1998, 2002.
- [20] GPEC. Projetos pelo grupo gpec-ufc, 2008. <http://www.gpec.dee.ufc.br/index.php?escolha=projetos> (acessado em 1/06/2009).
- [21] Gasnet o site do gás natural. Instromet se destaca na indústria do gás natural, 2004. <http://www.gasnet.com.br/> (acessado em 1/06/2009).
- [22] Cost central. Tipo de ups em função da potência, 2002. <http://www.Abinee.org.br> (acessado em 10/10/2008).
- [23] J. Andrade. *Estudo do mecanismo da carga pulsada em eletrodos planos de Pb e em eletrodos porosos de baterias de chumbo ácido*. PhD thesis, Universidade Federal do Parana, 2005.
- [24] N. MOHAN, T. M. UNDELAND, and W.P. ROBBINS. *Power eletrronics*. John Wiley e Sons, Nova Yorque, 1995.
- [25] A. AHMED. *Eletrônica de potência*. Prentice Hall, São Paulo, 2000.
- [26] C.H.G. TREVISO. Apostila de eletrônica de potência, 2006.
- [27] L. F. P. MELLO. *Análise e projeto de fontes chaveadas*. Érica, São Paulo, 1996.
- [28] C. E. ALENCAR. *Inversor monofásico isolado em alta frequência com ampla faixa de tensão de entrada*. PhD thesis, Universidade Federal do Ceará, 2007.
- [29] Freescale. Datasheet sg 3525, 2000. www.alldatasheet.com/ (acessado em 1/01/2009).
- [30] DJ Perreault and JG Kassakian. Distributed interleaving of paralleled power converters. *Circuits and Systems I: Fundamental Theory and Applications, IEEE Transactions on [see also Circuits and Systems I: Regular Papers, IEEE Transactions on]*, 44(8):728–734, 1997.
- [31] C. H. G Treviso, J. B. Vieira Jr, V. J. Farias, and L. C. de Freitas. A 6 kW rectifier, unity power factor, three-phase, non-dissipative commutation in DC-DC converter and synchronized control in frequency. In *VII IEEE International Power Electronics Congress, 2000. CIEP 2000*, pages 312–317, 2000.
- [32] G. J. SCHIAVON. *No-break, 1,2kVA, senoidal, operando em malha fechada: circuito de potência, circuito de controle analógico e circuito de controle digital com DSC*. PhD thesis, Universidade Estadual de Londrina, 2007.
- [33] F.M. da Silva, N.J. Camelo, O.R. Saavedra, and W.M. dos Santos. Iluminação baseada em sistemas fotovoltaicos: análise de desempenho sob condições de tensão não-senoidal. 2003.

-
- [34] A. SEDRA and K. C. SMITH. *Microeletronic Circuits*. Oxford University Press, Nova Yorque, 2004.
- [35] M. H. RASHID. *Power eletronics*. Academic Press, San Diego, 2001.
- [36] P. M. S. D. MORAES. *Controle eletrônico da corrente da bobina de contactores eletro-magnéticos*. PhD thesis, Universidade Federal de Santa Catarina, 2004.
- [37] USP. Apostila de comandos elétricos, 2006. <http://pinga.eep.br/~mesilva/Apostila/%20Comandos/%20Eletricos.pdf> (acessado em 11/03/2009).
- [38] Thornton. Painéis solares siemens - planeta solar, 2009. <http://www.planetasolar.com.br/produtos.htm> (acessado em 1/06/2009).
- [39] Thornton. Solenerg controladores de tensão, 2009. <http://www.solenerg.com.br/controlador.htm> (acessado em 1/06/2009).
- [40] E. ACHA, V.G. AGELIDES, O. ANAYA-LARA, and T.J.E. MILLER. *Power Eletronic Control in Electrical Systems*. Newnes, 2002.
- [41] Thornton. Catálogo de ferrites, 2000. <http://www.thornton.com.br/pdf/> (acessado em 10/01/2009).
- [42] Getec. Projetos de fontes chaveadas, 2007. <http://www.getec.cefetmt.br/> (acessado em 6/03/2009).
- [43] Egeneral. Catálogo de fios awg, 2000. <http://www.egeneral.com.br/TabelaAWG.htm> (acessado em 10/01/2009).
- [44] BARBI, I. Projeto físico de indutores e transformadores, 2002. http://www.ivobarbi.com/PDF/LabPotencia08-01/Apostila_Projeto_Fisico_De_Magneticos.pdf (acessado em 6/03/2009).
- [45] Unicamp. Componentes passivos utilizados em fontes chaveadas, 2003. <http://www.dsce.fee.unicamp.br/~antenor/pdf/CAP6.pdf> (acessado em 6/03/2009).
- [46] Epcos. Catálogo de capacitores de alumínio, 2008. http://www.epcos.com/inf/20/30/db/aec_09/B41851_B43851.pdf (acessado em 10/03/2009).
- [47] International Rectifier. Datasheet irfb 4310, 2000. <http://www.alldatasheet.com/datasheet-pdf/pdf/90697/IRF/IRFB4310.html> (acessado em 26/01/2009).
- [48] International Rectifier. Datasheet 30eph06, 2000. <http://pdf1.alldatasheet.com/datasheet-pdf/view/83472/IRF/30EPH06.html> (acessado em 26/01/2009).
- [49] Fairchild. Datasheet uf4004, 2000. www.alldatasheet.com.br/ (acessado em 1/01/2009).
- [50] International Rectifier. Datasheet irf 840, 1995. www.alldatasheet.com/ (acessado em 18/06/2009).
- [51] Semikron. Datasheet uf5404, 2003. <http://pdf1.alldatasheet.com/datasheet-pdf/view/126807/SEMIKRON/UF5404.html> (acessado em 10/03/2009).
- [52] Semikron. Datasheet 1n4004, 2002. <http://pdf1.alldatasheet.com/datasheet-pdf/view/58827/DIODES/1N4004.html> (acessado em 10/03/2009).
- [53] Fairchild. Datasheet 555, 2002. <http://pdf1.alldatasheet.com/datasheet-pdf/view/53212/FAIRCHILD/KA555.html> (acessado em 11/03/2009).
- [54] International Rectifier. Datasheet irgp50b60pd, 2002. <http://pdf1.alldatasheet.com/>

[datasheet-pdf/view/227637/IRF/IRGP50B60PD.html](#) (acessado em 11/03/2009).

- [55] A. P. S. OLIVEIRA. *Estudo comparativo e análise computacional de inversores alimentados por tensão e por corrente*. PhD thesis, Universidade Federal do Espírito Santo, 2009.

FUNCIONAMENTO DO *Full-Bridge* UTILIZADO NO CONVERSOR DC/DC E NO CARREGADOR AC/DC

Para facilitar a compreensão do funcionamento do conversor *Full-Bridge*, a figura A.1 mostra seu circuito básico, sendo válido para os conversores DC/DC e também para o carregador AC/DC.

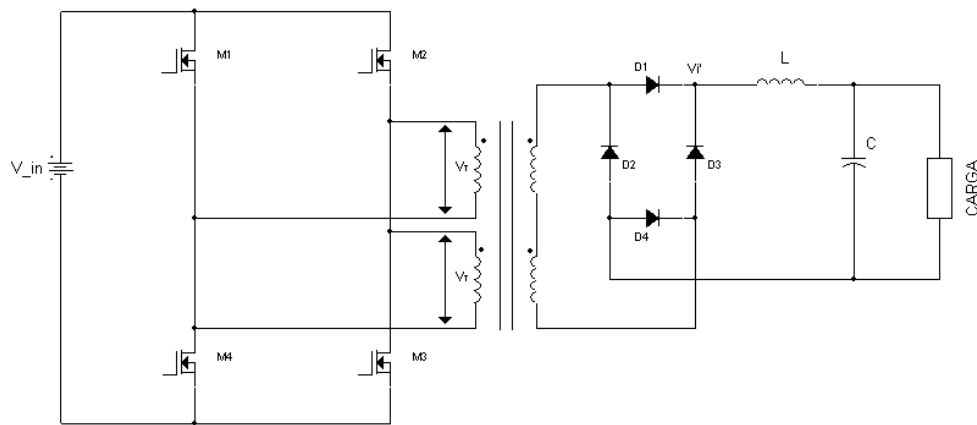


Figura A.1 – Circuito do conversor *Full-Bridge* básico

No *Full-Bridge*, cada par de chaves trabalha com um sentido dos dipolos, não necessitando da desmagnetização. Contudo, estes pares não podem funcionar simultaneamente, o que impõe uma razão cíclica máxima, D_{max} , de 0.5; com uma razão cíclica menor que este valor, aparece o chamado tempo morto, que é o momento em que todas as chaves estão abertas e a variação do fluxo magnético é nulo, sendo que todos os diodos conduzirão no secundário, curto-circuitando o transformador e anulando a tensão tanto no primário quanto no secundário do mesmo [27].

Deve-se ressaltar também que o transformador é magnetizado durante o T_{on} de um par chaves e, quando o outro par conduz, uma corrente de desmagnetização flui através do transformador até que se torne nula, para que, em seguida, o núcleo seja magnetizado novamente.

Entretanto, deve-se atentar para o fato de que a corrente de magnetização do núcleo depende da largura de pulso de acionamento dos pares de chaves, ou seja, de seu T_{on} [26]. Se um transistor possuir um T_{on} maior do que o outro, sua corrente de magnetização também será maior do que do outro, podendo provocar uma saturação no núcleo devido à falta de simetria existente na excursão do campo magnético no mesmo.

Para evitar este problema, o circuito de controle deve ser usado no modo de corrente, conforme consta no Apêndice D. A corrente de coletor das chaves de acionamento é amostrada para comparação com um valor de referência, possibilitando, desta forma, um equilíbrio entre as correntes de magnetização e desmagnetização.

Além disso, no momento em que um par está conduzindo, aparecerá sobre o outro par de chaves uma tensão que é o dobro do valor de entrada, resultado da soma de tensões da fonte com o primário do transformador. Entretanto, como esta tensão está sobre o par, cada chave individualmente estará sujeita a metade desta tensão, ou seja, V_{in} , o que é uma das vantagens desta topologia.

A conversão do *Full-Bridge* é baseada no funcionamento de suas quatro chaves, M_1 , M_2 , M_3 e M_4 , formando os pares de acionamento M_1 com M_3 e M_2 com M_4 .

A figura A.2 mostra as formas de onda de tensão nos dois pares de chaves e também nos pontos V_T e V_i' , presentes na figura A.1.

Analisando as formas de onda pode ser observado que a frequência da tensão no indutor tem o dobro do valor da frequência de trabalho das chaves no primário. Este fato leva a razão cíclica sobre o indutor ser o dobro da razão nas chaves do primário, conforme indicado nas equações A.1 e A.2, sendo este fato utilizado para o projeto do indutor no secundário do *Full-Bridge*, como será analisado no Apêndice B.

$$D_{carga} = 2.D_{max} \quad (A.1)$$

$$f_{indutor} = 2.f_{conversor} \quad (A.2)$$

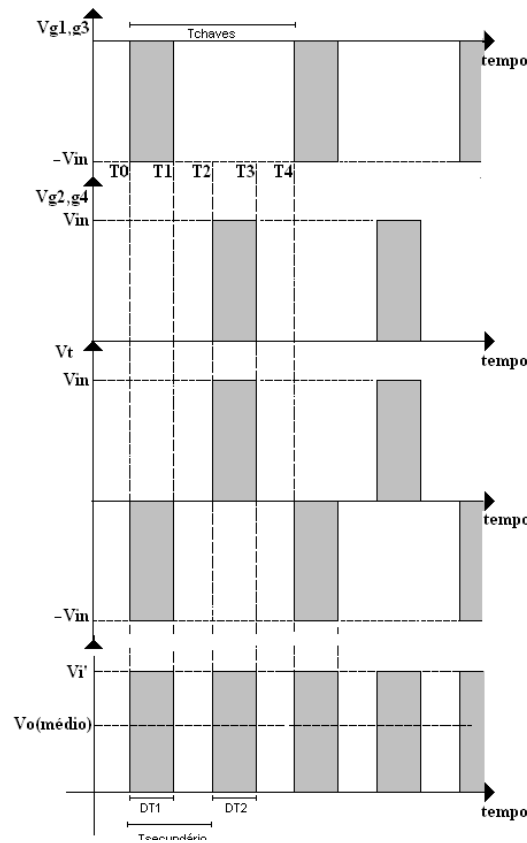


Figura A.2 – Formas de onda de tensão do *Full-Bridge*

A.1 Esquema de chaveamento

O chaveamento do conversor compreende quatro etapas, onde os momentos no tempo T_0 , T_1 , T_2 , T_3 e T_4 constam na figura A.2. É levado em consideração que $D_{max} < 0.5$.

- Etapa 1: $T_0 < T < T_1$

Nesta etapa M_1 e M_3 conduzem, M_2 e M_4 devem estar cortados, surgindo sobre cada transistor deste par V_i , e através de M_1 e M_3 a tensão de entrada é posta sobre o enrolamento do primário e pela relação de espiras (N) no secundário, onde o ponto positivo fica no lado não-ponto das bobinas. Assim, surgirá a tensão $\frac{V_i}{N}$ sobre o indutor L , sendo que este pulso já foi retificado pelos diodos de potência D_2 e D_3 que entrarão em condução fornecendo caminho para a corrente fluir. Esta situação é mostrada na figura A.3.

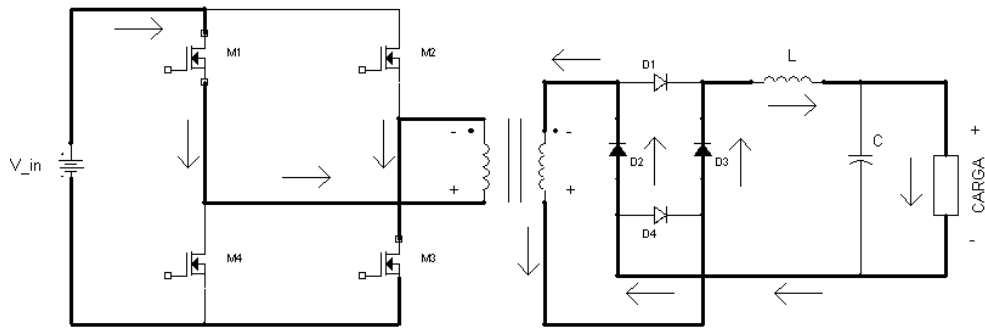


Figura A.3 – Momento em que M_1 e M_3 estão conduzindo

- Etapa 2: $T_1 < T < T_2$

É neste período de tempo que acontece o tempo morto, em que nenhum transistor conduz, e, no secundário, todos os diodos conduzem, curto-circuitando o secundário do transformador, como exemplificado na figura A.4.

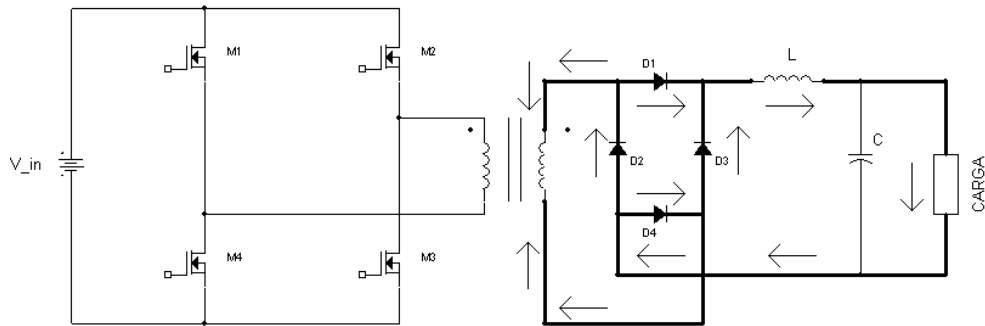


Figura A.4 – Situação de tempo morto

- Etapa 3: $T_2 < T < T_3$

Nesta etapa acontece o oposto da etapa 1: as chaves M_2 e M_4 que entram em condução, enquanto que o outro par manterá o estado de corte da etapa anterior. Com a figura A.5 é possível visualizar que neste instante, o ponto positivo estará no ponto das bobinas do transformador, forçando que, no secundário, sejam os diodos D_1 e D_4 que estejam em condução.

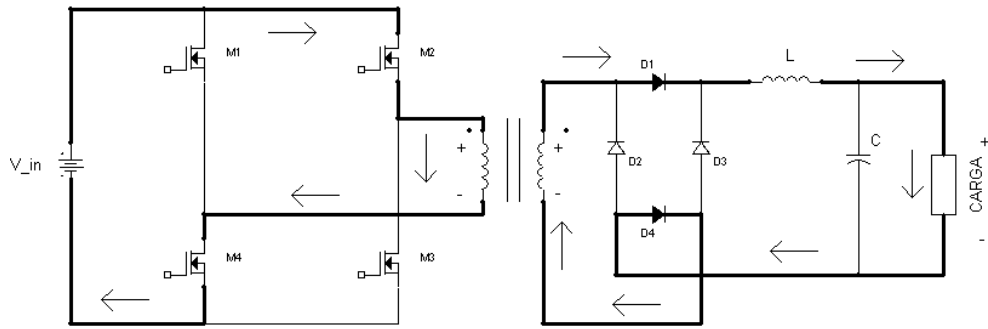


Figura A.5 – Momento em M_2 e M_4 estão saturadas

- Etapa 4: $T_3 < T < T_4$

Nesta etapa o par M_2 e M_4 entra em corte, enquanto que o outro par também permanece em corte, provocando um novo tempo morto, encerrando o período para que o par M_1 e M_3 voltem a conduzir.

Durante o processo de chaveamento do conversor, podem surgir oscilações de alta frequência nos transistores e também nos diodos de potência devido a indutâncias e capacitâncias parasitas existentes nos semi-condutores e nas trilhas do circuito impresso, com altas derivadas de tensão e corrente.

Um modo de evitar tais problemas é utilizando um *Snubber*, podendo estar em série ou em paralelo com o componente a ser protegido. Isso pode manter a chave - quer seja ela um MOSFET ou um IGBT - em uma área de operação segura. Pode ser do tipo dissipativo (quando o elemento resistivo dissipa calor) ou do tipo não-dissipativo (quando a dissipação ocorre apenas devido as não-idealidades da chave).

O *Snubber* é capaz de fornecer um caminho alternativo para a corrente, tendo suas características maximizadas quando sua posição na placa de circuito impresso for o mais próximo possível do semi-condutor a ser protegido [26, 40]. A Figura A.6 mostra o esquema elétrico para os tipos mais comuns de *Snubbers* dissipativos:

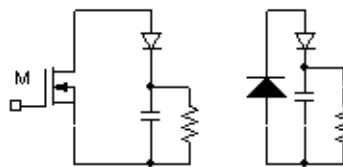


Figura A.6 – *Snubbers* dissipativos convencionais, para um transistor e para um diodo

PROCEDIMENTOS DE PROJETO PARA O CONVERSOR DC/DC *Full-Bridge*

Este apêndice contém todos os procedimentos matemáticos para efetuar o projeto do conversor *Full-Bridge*, topologia escolhida para implementar o bloco de conversão DC/DC. Para facilitar a análise do equacionamento, a Figura A.1 será repetida como Figura B.1.

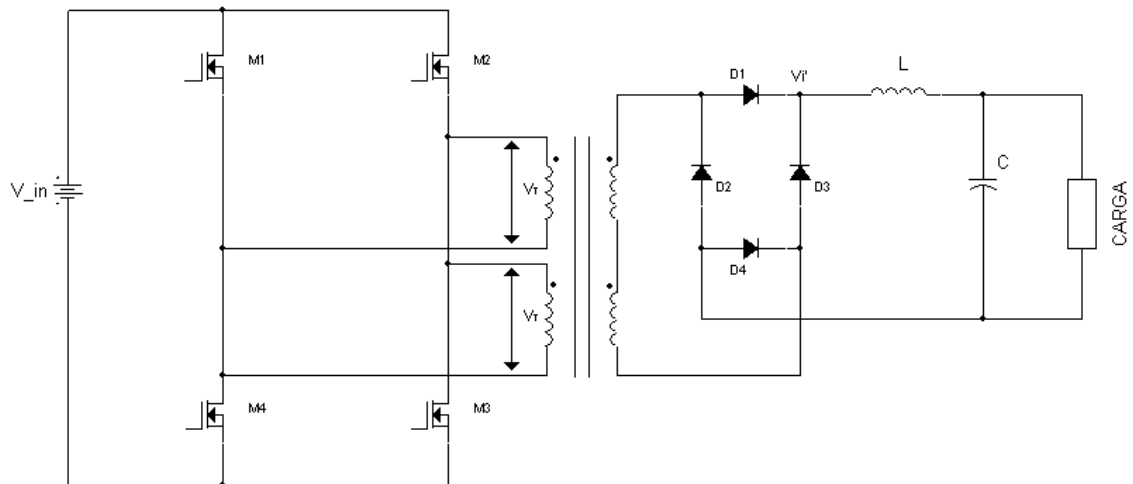


Figura B.1 – Circuito do conversor *Full-Bridge*

A Tabela B.1 traz todas as informações necessárias para o projeto do conversor DC/DC, definidas em acordo com as necessidades de funcionamento do conversor.

Tabela B.1 – Condições para a operação do conversor

Especificação de projeto	Valor
Tensão máxima de entrada ($V_{i_{max}}$)	56V
Tensão mínima de entrada ($V_{i_{min}}$)	32V
Tensão de saída (V_o)	180V
Tensão sobre os diodos (V_D)	1V
Tensão dos transistores na condução ($V_{ds_{on}}$)	1V
Frequência de operação (f_s)	50kHz
Corrente de saída (I_o)	17A
Corrente de saída mínima ($I_{o_{min}}$)	1,7A
Razão cíclica máxima (D_{max})	0,45
Densidade de campo magnético máxima (B_{max})	0,2T
Máxima variação de tensão de saída (ΔV_o)	1% de V_o
Temperatura de funcionamento (ΔT)	30°C
Tipo de núcleo a ser utilizado	EE

B.1 Relações básicas do conversor

Através da análise do circuito da Figura B.1, é possível averiguar que a tensão no ponto V'_i é:

$$V'_i = \frac{V_i - 2.V_{ds_{on}}}{N} - 2V_D \quad (B.1)$$

Onde V_i é a tensão de entrada, $2.V_{ds_{on}}$ é a tensão de condução das duas chaves do par que estará em condução, N é a relação de espiras do transformador fornecida por $N = N_{primario}/N_{secundario}$ e $2V_D$ representa a queda de tensão dos diodos que estarão em condução, conforme as figuras A.3 e A.5 do Apêndice A.

Por inspeção da forma de onda do chaveamento do conversor representada na Figura B.2, encontra-se uma relação entre V'_i e $V_{o(med)}$, já que o valor médio de B.2 é o próprio $V_{o(med)}$, conforme B.2.

$$V_{o(med)} = \frac{V'_i(DT1 + DT2)}{T} \quad (B.2)$$

E, como o tempo de condução dos dois pares é o mesmo, resulta em:

$$V_{o(med)} = \frac{V'_i(DT + DT)}{T} = 2.D.V'_i \quad (B.3)$$

Substituindo B.1 em B.2, tem-se a relação da tensão de saída do conversor em função da relação de espiras N :

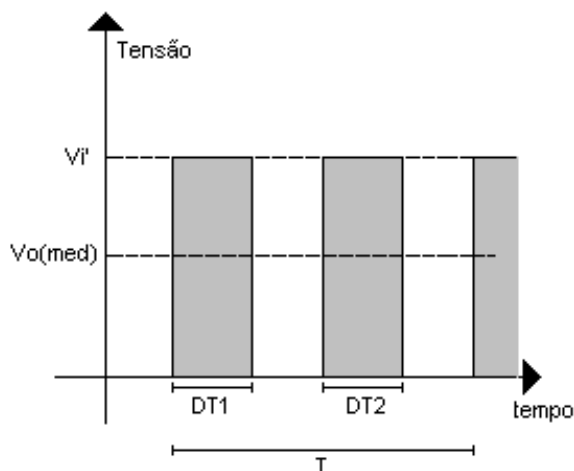


Figura B.2 – Pulsos do chaveamento do *Full-Bridge*

$$V_o = \frac{2.D.(V_i - 2.V_{ds_{on}})}{N} - 4.D.V_D \quad (B.4)$$

Da equação B.4, pode-se notar uma grande vantagem das topologias baseadas no conversor Buck: uma boa regulação contra alteração de corrente devido a função de transferência do sistema ser independente da corrente de saída do mesmo o que implica que o *Full-Bridge* deve ser usado em seu modo contínuo de corrente.

Para que isso ocorra, a corrente mínima de saída deve estar acima do limite de corrente entre o modo contínuo e o modo descontínuo. De uma forma usual, esta corrente mínima para o funcionamento é a décima parte da corrente de saída máxima [25, 26].

Para calcular a relação de espiras basta isolar N na equação B.4 e substituir os demais valores:

$$N = \frac{2.D_{max}(V_{i_{min}} - 2.V_{ds_{on}})}{V_o + 4.D_{max}.V_D} = \frac{2.,45(32 - 2)}{180 + 4.,45.1} \quad (B.5)$$

Resultando em

$$N = 0,148 \quad (B.6)$$

A razão cíclica máxima do conversor é definida em 0.45, para evitar que os dois pares de chaves conduzam ao mesmo tempo:

$$D_{max} = 0,45 \quad (B.7)$$

Enquanto que a razão cíclica mínima provém da relação de ganho estático do conversor Buck, fornecida por B.8 [27]:

$$D = \frac{V_o}{V_i} \rightarrow D_{min} = \frac{180}{56} = 0,253 \quad (B.8)$$

B.2 Filtro de saída: indutor

A equação B.9 fornece o valor mínimo para a indutância para que o indutor trabalhe em modo contínuo.

$$L_1 = \frac{D_{min} \cdot (1 - D_{min}) \cdot V_{i(max)}}{2 \cdot N \cdot (2 \cdot f_s) \cdot I_{o(min)}} \geq \frac{0,253 \cdot (1 - 0,253) \cdot 56}{2,0,148 (2,50 \cdot 10^3) \cdot 1,7} \cong 156,95 \mu H \quad (B.9)$$

Onde o valor escolhido para a indutância foi de:

$$L_1 = 200 \mu H \quad (B.10)$$

O que satisfaz o resultado de B.10 e garante que o núcleo não vai saturar caso o conversor entre em curto na saída, momento em que, por alguns instantes antes da reação do controle, o núcleo conduz uma corrente que extrapola o valor máximo de corrente.

A energia do indutor E é fornecida pela equação B.11 [27]:

$$E = \frac{1}{2} L_1 \cdot (I_o + I_{o(min)})^2 = \frac{1}{2} 157 \mu \cdot (17 - 1,7)^2 = 18,37 mJ \quad (B.11)$$

Para a escolha do modelo do núcleo, deve-se conhecer o fator de densidade de correntes dos fios (K_J) uma constante empírica fornecida pela equação B.12 e o fator de utilização da área da janela pelo fio (K_U) que pode ser aproximado para o valor de 0,4 [27].

$$K_J = 63,35 \cdot \Delta T^{0,54} = 63,35 \cdot 30^{0,54} = 397,55 \quad (B.12)$$

Com ΔT sendo o acréscimo de temperatura do indutor, usualmente considerada como $30^\circ C$.

Com estes valores é possível calcular o A_p para escolher o modelo do núcleo, com a equação B.13 [27].

$$A_p = \left(\frac{2 \cdot E \cdot 10^4}{K_J \cdot K_U \cdot B_{max}} \right)^Z = \left(\frac{2,18,37 \cdot 10^{-3} \cdot 10^4}{0,4 \cdot 397,55 \cdot 0,3} \right)^1,136 = 10,16 cm^4 \quad (B.13)$$

Com o termo Z proveniente da relação:

$$Z = \frac{1}{1-x} = \frac{1}{1-0,12} = 1,136 \quad (\text{B.14})$$

Onde, também para o núcleo tipo EE, $x = 0,12$.

Com o auxílio de um catálogo para núcleos de ferrite, encontra-se que o melhor núcleo para o caso, ou seja, aquele cujo A_p possui um valor maior do que aquele fornecido pela equação B.13.

O núcleo escolhido poderia ser o 55/28/21, mas para garantir uma margem de segurança foi utilizado, um núcleo maior, o modelo 65/33/26. As principais informações do núcleo estão na Tabela B.2, retirados do catálogo de ferrites da Thornton [41].

Tabela B.2 – Características do núcleo 65/33/26

Característica	Valor especificado
A_p	$36,28 \text{ cm}^4$
L_e	$14,7 \text{ cm} = (14,7) \cdot 10^{-2} \text{ m}$
A_E	$5,25 \text{ cm}^2 = (5,25) \cdot 10^{-4} \text{ m}^2$

A corrente de saturação para este núcleo pode ser calculada com as equações B.11 e B.13, utilizando o A_p deste modelo.

$$E = \frac{K_J \cdot K_U \cdot B \cdot \sqrt[3]{A_p}}{2 \cdot 10^4} = \frac{0,4397 \cdot 55,0 \cdot 3^{1,136} \sqrt[3]{36,28}}{2 \cdot 10^4} \quad (\text{B.15})$$

Resultando em:

$$E_{max} = 56,29 \text{ mJ} \quad (\text{B.16})$$

Esta energia aplicada na equação B.11 fornece a corrente de saturação do indutor, no valor de:

$$I = 23,72 \text{ A} \quad (\text{B.17})$$

Desta forma garante-se que o núcleo não vai saturar com a corrente máxima e tampouco com a corrente de curto, que rapidamente é inibida pela ação do controle.

A próxima etapa do equacionamento do indutor é o cálculo do fator de indutância (A_L) que é dado por:

$$A_L = \frac{A_E^2 \cdot B_{max}^2}{2 \cdot E} = \frac{(5,25 \cdot 10^{-4})^2 \cdot 0,3^2}{2 \cdot 56,29 \cdot 10^{-3}} = 220,34 \text{ } \eta\text{H/esp}^2 \quad (\text{B.18})$$

Onde A_E é fornecido por B.2 e a energia para este núcleo provém de B.16, para a obtenção de uma

margem de segurança no número de espiras. Aplicando o valor de (A_L) na equação B.19 tem-se o número de espiras a serem enroladas:

$$N = \sqrt{\frac{L_1}{A_L}} = \sqrt{\frac{200 \cdot 10^{-6}}{220,34 \cdot 10^{-9}}} = 30 \text{ espiras} \quad (\text{B.19})$$

A densidade de corrente no indutor é proveniente de B.20.

$$J = K_J \cdot A_p^{-x} = 397,55 \cdot 14,91^{-0,12} = 287,458 \text{ A/cm}^2 \quad (\text{B.20})$$

A área de cobre necessária para o indutor é dada por:

$$A_{CU} = \frac{I_{RMS}}{J} = \frac{17 + 1,7/\sqrt{2}}{287,458} = 0,06332 \text{ cm}^2 \quad (\text{B.21})$$

Com o valor da área do cobre, é possível escolher a bitola do fio a ser utilizado para enrolar o indutor e número de fios necessários, sendo preferível utilizar vários fios de bitola menor a fios muito mais grossos, pois a corrente alternada tende a percorrer um fio através de sua orla exterior, o que provoca uma maior dissipação de calor. Este efeito é conhecido como efeito pelicular ou efeito *Skin* [27, 42]. Através do catálogo de fios AWG [43] foram escolhidos 13 fios #20AWG.

Para ajudar a estocar a energia do núcleo, é utilizado o entreferro, material não-magnético que está entre os núcleos [27, 44]. A espessura deste material é dada por:

$$L_g = \frac{l_e}{\mu_e} = \frac{123 \text{ mm}}{84,88} = 1,45 \text{ mm} \quad (\text{B.22})$$

Onde μ_e é fornecida pela equação B.23.

$$\mu_e = \frac{A_L \cdot l_e}{\mu_0 \cdot A_E} = \frac{220,34 \cdot 10^{-9} \cdot 12,3 \cdot 10^{-2}}{4\pi \cdot 10^{-7} \cdot 3,54 \cdot 10^{-4}} = 84,88 \quad (\text{B.23})$$

Sendo que A_L , A_E e l_e são valores tabelados para cada tipo de núcleo [41], enquanto que μ_0 é a constante da permissividade dielétrica que, no vácuo, vale $\mu_0 = 4\pi \cdot 10^{-7}$.

Desta forma, o entreferro em cada braço do núcleo deve possuir a espessura de 0,725 mm.

B.3 Filtro de saída: capacitor

Para o projeto do capacitor, deve-se levar em consideração alguns fatores, tais como:

- Variações de tensão no capacitor (ΔV_o);
- Resistência série-equivalente (RSE), intrínseca ao componente, que, devido a transientes de corrente, pode provocar ondulações, além de dissipar calor e consumir parte da tensão de saída [45]. A Figura B.3 mostra como a RSE varia em função da temperatura e da frequência de trabalho.

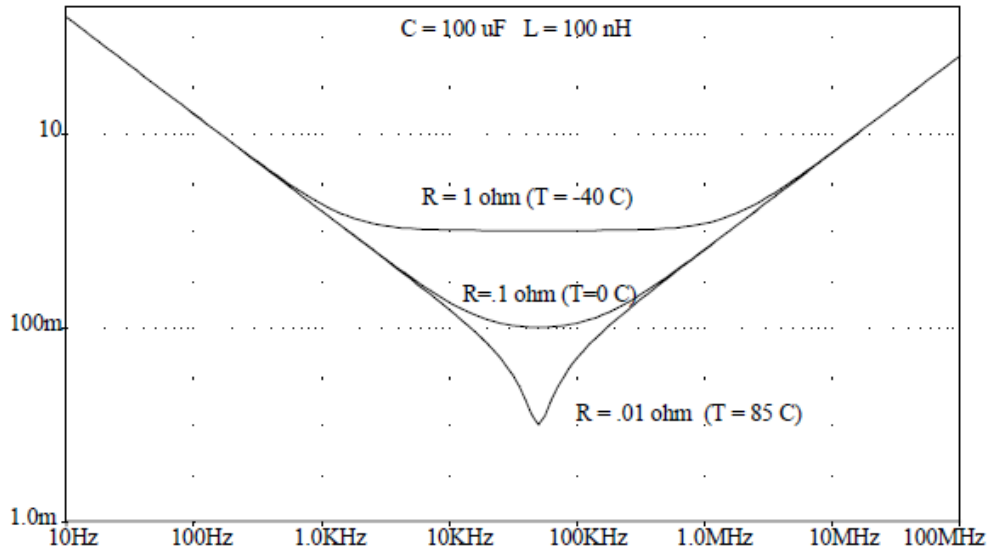


Figura B.3 – Comportamento de um capacitor eletrolítico, figura extraída de [45]

Desta forma, o cálculo do capacitor deve prever as situações limites de corrente; no caso de a corrente possuir um valor mínimo a equação para o capacitor é fornecida pela B.24.

$$C \geq \frac{(1 - 2.D_{max}).L_1.\Delta I_o^2}{2.D_{max}.\Delta V_o.V_o} \geq \frac{(1 - 2.0,45).200.10^{-6}.(17 - 1,7)^2}{2.0,45.1,8.180} \quad (B.24)$$

Onde o termo 2 no denominador indica o dobro da razão cíclica no secundário e $\Delta V_o = 1\%V_o$. Assim, para este caso:

$$C \geq 13 \mu F \quad (B.25)$$

Para o caso de a corrente assumir um valor máximo:

$$C \geq \frac{L_1 \cdot \Delta I_o^2}{\Delta V_o \cdot V_o} \geq \frac{200 \cdot 10^{-3} \cdot (17 - 1,7)^2}{1,8 \cdot 180} \quad (\text{B.26})$$

Resultando em:

$$C \geq 114 \mu F \quad (\text{B.27})$$

O caso em que há *Ripple* (ondulação) na saída exige um equacionamento separado[26]:

$$C \geq \frac{2 \cdot D_{min}(1 - 2 \cdot D_{min}) V_{i_{max}}}{8 \cdot L_1 \cdot \Delta V_o \cdot (2 \cdot f_s)^2 \cdot N} \geq \frac{2,0,253(1 - 2,0,253)56}{8 \cdot 200 \cdot 10^{-3} \cdot 1,8 \cdot (2,50 \cdot 10^3)^2 \cdot 0,148} \quad (\text{B.28})$$

Onde f_s é a frequência de trabalho do conversor. A equação B.28 fornece o valor de:

$$C \geq 3 \mu F \quad (\text{B.29})$$

A resistência série-equivalente do capacitor é fornecida através da equação B.30:

$$\Delta V_o = 2 \cdot RSE \cdot I_{o_{min}} + RSE \cdot \Delta I_o \quad (\text{B.30})$$

O que resulta em:

$$RSE = \frac{\Delta V_o}{2 \cdot I_{o_{min}} + \Delta I_o} = \frac{1,8}{2,1,7 + 15,3} = 0,09625 \Omega \quad (\text{B.31})$$

A partir do menor valor permitido para o capacitor de $C = 114 \mu F$ e do máximo valor de RSE, $0,09625 \Omega$ e do valor de tensão sobre o mesmo, de $180V$, encontra-se pelo catálogo de capacitores Icotron o capacitor de $470 \mu F$ por $200V$ com RSE de $0,36 \Omega$ [46]; Para a obtenção de um valor de RSE menor que o especificado em projeto, utiliza-se seis capacitores em paralelo, totalizando $C = 2820 \mu F$ com $RSE = 0,06$.

B.4 Transformador

Como pode ser observado na Figura B.1, para a implementação do conversor *Full-Bridge* foram utilizados dois transformadores em paralelo, diminuindo assim a potência e, conseqüentemente, a corrente sobre cada um deles, de forma que cada transformador trabalhe com no máximo, a metade da potência exigida na saída do conversor. O dimensionamento realizado nesta seção é feito para somente um transformador já que os dois transformadores do conversor são iguais.

A equação B.32 indica a potência máxima de trabalho para o transformador:

$$P_{transformador} = V_{transformador} \cdot I_{transformador} = 90.17 = 1530 \text{ W} \quad (\text{B.32})$$

Onde a potência de saída agora é formada pela soma das potências dos transformadores. A equação B.33 fornece a potência aparente:

$$P_A = P_{saida} \left(K_S + \frac{K_P}{\eta} \right) = 1530 \left(1 + \frac{1}{0,8} \right) = 3442,5 \text{ VA} \quad (\text{B.33})$$

Onde $K_S = 1$ e $K_P = 1$ para o arranjo utilizado para o enrolamento secundário com quatro diodos em ponte-completa [26].

Com a utilização de dois transformadores, a relação de transformação fornecida por B.6 já não é mais válida; assim, uma nova relação deve ser encontrada com o auxílio da equação B.4:

$$N' = \frac{2 \cdot D_{max} (V_{i_{min}} - 2 \cdot V_{ce_{sat}})}{\frac{V_o}{2} + 4 \cdot D_{max} \cdot V_D} = \frac{2 \cdot 45 (32 - 2)}{90 + 4 \cdot 0,45 \cdot 1} \quad (\text{B.34})$$

Resultando em

$$N' = 0,294 \quad (\text{B.35})$$

O campo magnético no núcleo do transformador é dado por [45]:

$$B = \frac{V_{i_{min}}}{V_{i_{max}}} 2 \cdot B_{max} = \frac{32}{56} 2 \cdot 0,2 = 0,228 \text{ T} \quad (\text{B.36})$$

Onde B_{max} é estipulado pelo projetista e depende do material do qual é formado o núcleo, tendo seu valor dobrado devido à condução em dois quadrantes na curva $B - H$.

Para o transformador também é utilizado o núcleo do tipo EE, portanto, através do cálculo do A_p na equação B.37, é possível escolher o melhor tamanho com o auxílio de um catálogo especializado [41]:

$$A_p = \left(\frac{P_A \cdot 10^4}{K \cdot K_J \cdot K_U \cdot B \cdot f_s} \right)^Z = \left(\frac{3442,5 \cdot 10^4}{4 \cdot 0,2 \cdot 397,55 \cdot 0,228 \cdot 50 \cdot 10^3} \right)^1,136 = 12,82 \text{ cm}^4 \quad (\text{B.37})$$

Onde K_U é o fator de utilização da janela do núcleo e B é fornecido pela equação B.36.

O fator de utilização da janela do núcleo foi utilizado como $K_U = 0,2$ para compensar o espaço ocupado pela fita de cobre dentro do núcleo. Sua escolha é baseada no A_p

calculado e no catálogo do fabricante [41]. Assim como no indutor, escolher-se-á um núcleo maior que aquele que seria a escolha natural, optando pelo de tamanho 65/33/26, ao invés do 55/28/21, para garantir uma margem de segurança, sendo isto possível pois o resultado da equação B.37 revela qual o A_p mínimo para o correto funcionamento do conversor. As principais informações com relação ao núcleo escolhido constam na Tabela B.3:

Tabela B.3 – Características do núcleo 65/33/26

Característica	Valor especificado
A_p	$36,28cm^4$
L_e	$14,7cm = 14,7 \cdot 10^{-2}m$
A_E	$5,25cm^2 = 5,25 \cdot 10^{-4}m^2$
A_L	$7200 \cdot 10^{-9}$

Escolhido o núcleo, a próxima etapa é calcular o número de espiras para o primário e para o secundário:

$$N_1 \geq \frac{V_{i_{min}} \cdot D_{max}}{A_E \cdot B \cdot f_s} \geq \frac{32,0,45}{5,25 \cdot 10^{-4} \cdot 0,228 \cdot 50 \cdot 10^3} \quad (B.38)$$

O que resulta em:

$$N_1 \geq 2,40 \text{ espiras} \quad (B.39)$$

$$N_1 = 4 \text{ espiras} \quad (B.40)$$

O número de espiras do primário define a corrente de magnetização, e, assim sendo, mesmo com três espiras já satisfazendo a relação de B.39, foi escolhido um número maior, quatro espiras, de forma a minimizar a corrente de magnetização sem perder muito espaço dentro do núcleo, com o enrolamento do primário.

Já o número de espiras do secundário provém da equação B.41:

$$N_2 = \frac{N_1}{N'} = \frac{4}{0,294} = 13 \text{ espiras} \quad (B.41)$$

As indutâncias no lado primário e secundário podem ser calculadas através de B.42 e B.43:

$$L_P = N_1^2 \cdot A_L = 4^2 \cdot 7200 \cdot 10^{-9} = 115,2 \mu H \quad (B.42)$$

$$L_S = N_2^2 \cdot A_L = 13^2 \cdot 7200 \cdot 10^{-9} = 1216,8 \mu H \quad (B.43)$$

Onde o fator de indutância A_L é característica intrínseca do núcleo, quando não

se utiliza entreferro, como em transformadores. Este valor pode ser encontrado em tabelas fornecidas por fabricantes e consta na Tabela B.3.

As correntes de primário e de secundário, em RMS, são fornecidas pelas equações B.44 e B.45.

$$I_{secRMS} = I_o \sqrt{2 \cdot D_{max}} = 17 \sqrt{2 \cdot 0,45} = 16,128 \text{ A}_{RMS} \quad (B.44)$$

$$I_{priRMS} = \frac{I_{secRMS}}{N'} = \frac{16,128}{0,294} = 54,85 \text{ A}_{RMS} \quad (B.45)$$

A corrente de magnetização, que representa a energia armazenada no núcleo enquanto ocorre condução das chaves no primário, vem de B.46 [27].

$$I_{mag} = \frac{D_{max} \cdot V_{i_{max}}}{L_{pri} \cdot f_s} = \frac{0,45 \cdot 56}{115 \cdot 10^{-6} \cdot 67 \cdot 10^3} = 3,26 \text{ A}_{RMS} \quad (B.46)$$

Onde para o cálculo da magnetizante é levado em consideração o pior caso possível, com a razão cíclica máxima e com o valor de tensão de entrada máximo.

A densidade de corrente no transformador provem de:

$$J = K_J \cdot A_P^{-x} = 397,55 \cdot 36,28^{-0,12} = 258,363 \text{ A/cm}^2 \quad (B.47)$$

A área do cobre necessária para cada um dos transformadores provem das equações B.48 e B.49:

$$A_{CU(pri)} = \frac{I_{priRMS}}{J} = \frac{54,85}{258,363} = 0,212 \text{ cm}^2 \quad (B.48)$$

Para que a área do cobre no primário calculada por B.48 seja satisfeita, é preciso 41 fios #20AWG ou, de forma equivalente, uma fita cobre com 3,1 cm de largura e 0,615mm de espessura.

$$A_{CU(sec)} = \frac{I_{secRMS}}{J} = \frac{16,128}{258,363} = 0,0624 \text{ cm}^2 \quad (B.49)$$

Para atender a área de cobre do secundário, foram utilizados 13 fios #20AWG.

B.5 Semicondutores: chaves

Para a escolha dos transistores que serão usados em projeto é preciso considerar a tensão que estarão sujeitos, bem como as correntes média, eficaz e de pico que percorrerão cada uma das quatro chaves. Estas correntes são fornecidas pelas equações B.50, B.51 e B.52, respectivamente [27].

$$I_{media} = \frac{I_o \cdot D_{max}}{N'} = \frac{17,0,45}{0,294} = 26,02 \text{ A} \quad (\text{B.50})$$

$$I_{eficaz} = \frac{I_o \sqrt{2 \cdot D_{max}}}{N'} = \frac{17 \sqrt{2 \cdot 0,45}}{0,294} = 54,85 \text{ A} \quad (\text{B.51})$$

$$I_{pico} = \frac{I_o + I_{omin}}{N'} + \frac{I_{mg}}{2} = \frac{17 + 1,7}{0,294} + \frac{3,26}{2} = 63,6 + 1,63 = 65,23 \text{ A} \quad (\text{B.52})$$

Onde a relação de espiras é relativa à equação B.39, que fornece a relação de espiras para o par de transformadores. A corrente eficaz em cada chave será a própria corrente RMS no primário de cada transformador, enquanto que a corrente média sobre cada chave é menos da metade deste valor, devido ao tempo de condução de cada par de chaves ser menor que 0,5. O transistor a ser escolhido também deve suportar a corrente de pico de 65,23A.

A tensão sobre cada transistor, conforme B.53, é a própria tensão de entrada, onde considerando o pior caso, possui valor máximo:

$$V_{transistor} = V_{i_{max}} \quad (\text{B.53})$$

$$V_{transistor} = 56 \text{ V} \quad (\text{B.54})$$

Assim sendo, é possível escolher o transistor que se adéque às especificações de projeto. Também deve ser considerada a resistência entre *Drain* e *Source* intrínseca ao componente, já que, como o transistor estará sujeito a uma potência elevada, é importante que tal resistência seja a menor possível para dissipar menos calor, evitando danos ao componente. Normalmente, MOSFET's possuem grande vantagem neste sentido com relação a outros tipos de transistores.

Desta forma, o transistor escolhido foi um MOSFET, o IRFB 4310, que, segundo seu datasheet [47], suporta uma tensão $V_{DSS} = 100\text{V}$ e uma corrente de dreno $I_D = 140\text{A}$. Seu diferencial entre outros MOSFET's de potência é uma baixa resistência entre *Drain* e *Source*, com um valor máximo de $R_{ds_{on(max)}} = 5,6\text{m}\Omega$, o que garante uma dissipação de calor menor sobre o transistor. Para diminuir a corrente que estará sobre cada MOSFET, são utilizados três IRFB 4310

em paralelo, fazendo com que apenas um terço da corrente passe por cada componente. A Figura B.4 mostra a relação existente entre R_{ds} e a temperatura.

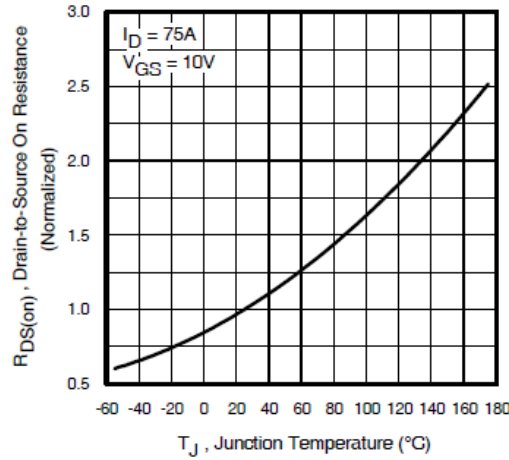


Figura B.4 – Relação entre a resistência entre *Drain* e *Source* (R_{ds}) e a temperatura - retirado do datasheet do componente

B.6 Semicondutores: diodos

Para a escolha dos diodos do conversor *Full-Bridge* que estão em ponte completa no secundário, conforme a Figura B.1, os parâmetros mais relevantes são as correntes média, de pico e eficaz e a tensão em que cada diodo estará sujeito. A corrente média é fornecida por:

$$I_{media} = I_o \cdot D_{max} + \frac{I_o}{2}(1 - 2D_{max}) = 17.0,45 + \frac{17}{2}(1 - 2.0,45) = 8,5 \text{ A} \quad (\text{B.55})$$

A corrente de pico provém de:

$$I_{pico} = I_o + I_{o_{min}} = 17 + 1,7 = 18,7 \text{ A} \quad (\text{B.56})$$

Enquanto que a corrente eficaz é dada por:

$$I_{eficaz} = \frac{I_o \sqrt{2 \cdot D_{max}}}{2} = \frac{17 \sqrt{2 \cdot 0,45}}{2} = 8,06 \text{ A} \quad (\text{B.57})$$

A tensão em que o diodo estará sujeito no momento em que não estiver em condução é a tensão da entrada subtraída da queda sobre um par de chaves em condução referente ao secundário e novamente subtraída da condução de um par de diodos:

$$V_{diodo} = \frac{V_{i_{max}} - 2V_{ce_{sat}}}{N} - 2V_d = \frac{56 - 2.1}{0,294} - 2.1 = 181,67 \text{ V} \quad (\text{B.58})$$

Com base nas informações concedidas pelas equações acima deve-se escolher um diodo que satisfaça os valores para a tensão, corrente média e de pico repetitivo, além de responder termicamente bem em altas potências. Para tanto foi escolhido o diodo 30EPH06, um diodo de potência de recuperação ultra-rápida, com tempo de resposta de 28ns , capaz de suportar uma corrente média de 30A e uma corrente de pico repetitivo de 300A e uma tensão reversa de 600V . Capaz de operar em altas temperaturas, com baixa corrente de fuga e com boa resposta em relação à dissipação de calor [48], este modelo de diodo permite uma boa margem de segurança para o especificado em projeto.

B.7 Snubbers dissipativos

Como já mencionado no apêndice anterior, é necessário o uso de *Snubbers* dissipativos tanto nos transistores quanto nos diodos, para evitar problemas com picos elevados. Uma boa aproximação para seu cálculo é fornecido por [26]. O valor para o resistor está na equação B.59.

$$R = \frac{V_{max}^2}{P} = \frac{56^2}{1,6} = 1960 \Omega \quad (\text{B.59})$$

Onde a tensão é o valor máximo em que o semiconductor a ser protegido estará sujeito e P é a potência a ser dissipada pelo resistor, sendo que, para valores de potência acima de 500W é recomendável que $P = 1,6\text{W}$.

A equação B.60 fornece o valor para a capacitância :

$$C = \frac{-t}{R \cdot \ln\left(\frac{V_{c1}}{V_{c0}}\right)} = \frac{-20\mu}{6800 \cdot \ln(0,9)} = 2,79 \cdot 10^{-8} \text{ F} \quad (\text{B.60})$$

Considerando que o tempo de carga sendo igual ao período de chaveamento do conversor, de $20\mu\text{s}$. O capacitor escolhido foi um modelo Y2 de 22nF . O diodo escolhido para completar o *Snubber* é o UF4004, que, conforme datasheet, [49], suportará as condições previstas em projeto.

Para o *Snubber* que estará junto com os diodos, a resistência terá o valor de:

$$R = \frac{181,7^2}{1,6} = 81,902 \text{ k}\Omega \quad (\text{B.61})$$

Sendo escolhido o valor de $220\text{k}\Omega$ para o resistor. A capacitância vem de:

$$C = \frac{-20\mu}{220.10^3 \cdot \ln(0,9)} = 8,62.10^{-10} F \quad (B.62)$$

Sendo escolhido um capacitor de $330nF/400V$. da mesma forma que no *Snubber* dos transistores, aqui também será escolhido o diodo UF4004 para completar o circuito.

Após o conversor estar parametrizado e implementado, através de seu controle foram ajustados na saída de cada conversor *Full-Bridge* $165V$ e $16A$, que totalizam $2640VA$ para cada conversor e $5280VA$ para os dois conversores juntos. A utilização de valores abaixo do especificado na saída é desejável para manter um nível de segurança maior contra surtos de corrente.

A Figura B.5 mostra o esquema completo para um dos conversores DC/DC *Full-Bridge* utilizado para o UPS, enquanto que a Figura B.6 é a fotografia do protótipo implementado, incluindo o circuito de controle.

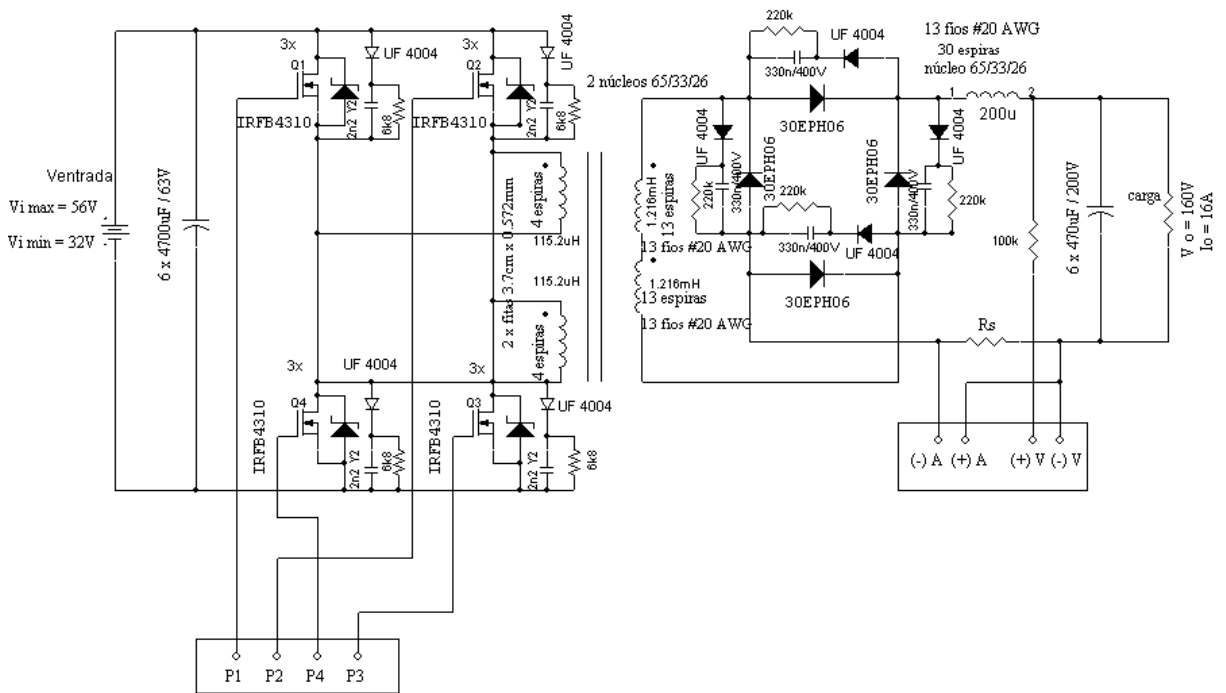


Figura B.5 – Circuito completo do conversor *Full-Bridge* para a conversão DC/DC

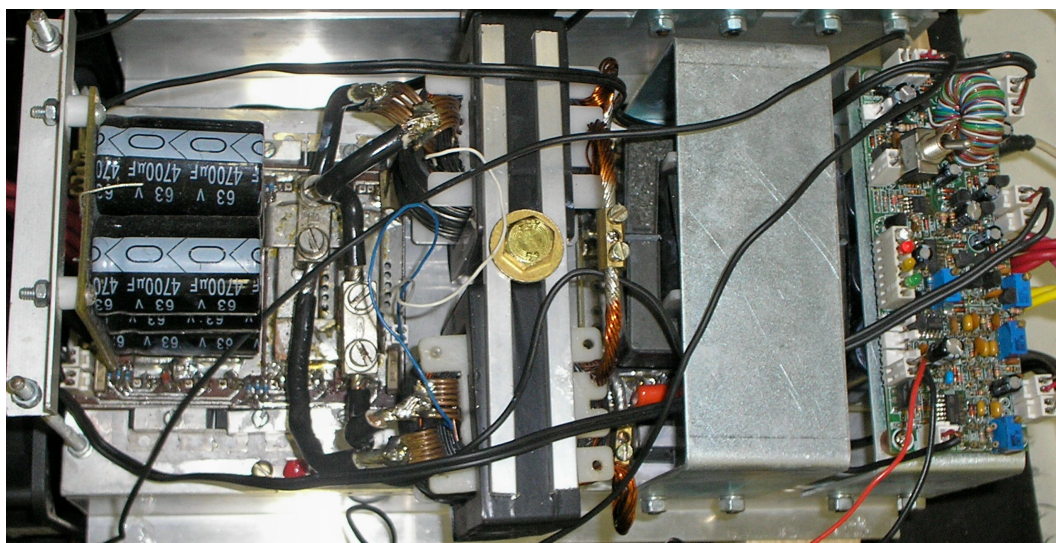


Figura B.6 – Fotografia de um dos conversores *Full-Bridge*

Na Figura B.6 pode-se notar o sensor NTC fixado no dissipador próximo aos transistores de chaveamento, e também seis capacitores em paralelo de $4700\mu F$ por 63V para filtrar a tensão de entrada do conversor.

PROCEDIMENTOS DE PROJETO PARA O CIRCUITO CARREGADOR AC/DC

Baseado na topologia *Full-Bridge*, o circuito carregador é diferenciado dos conversores DC/DC apenas pela sua entrada, sendo seu projeto muito semelhante ao apresentado no Apêndice B. Desta forma, apenas os equacionamentos mais importantes serão apresentados. A Tabela C.1 mostra quais são as especificações de projeto para o carregador.

Tabela C.1 – Condições para a operação do carregador

Especificação de projeto	Valor
Tensão máxima de entrada ($V_{i_{max}}$)	350V
Tensão mínima de entrada ($V_{i_{min}}$)	260V
Tensão de saída (V_o)	56V
Tensão sobre os diodos (V_D)	1, 2V
Tensão dos transistores na condução ($V_{ds_{on}}$)	0V
Frequência de operação (f_s)	50kHz
Corrente de saída (I_o)	3A
Corrente de saída mínima ($I_{o_{min}}$)	0, 3A
Razão cíclica máxima (D_{max})	0, 45
Densidade de campo magnético máxima (B_{max})	0, 25T
Máxima variação de tensão de saída (ΔV_o)	10% de V_o
Temperatura de funcionamento (ΔT)	30°C
Tipo de núcleo a ser utilizado	EE

O circuito simplificado do carregador é mostrado na Figura C.1.

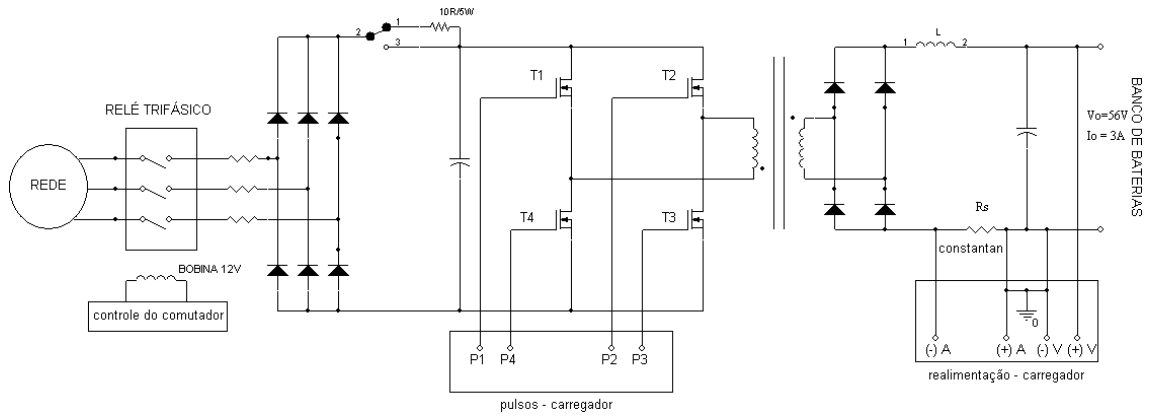


Figura C.1 – Circuito simplificado do carregador AC/DC

C.1 Relações básicas

A relação de espiras é encontrada com C.1 [27].

$$N = \frac{2 \cdot D_{max} (V_{i_{min}} - 2 \cdot V_{ds_{on}})}{V_o + 4 \cdot D_{max} \cdot V_D} = \frac{2 \cdot 0,45 (260 - 0)}{56 + 4 \cdot 0,45 \cdot 1,2} \quad (C.1)$$

Portanto, a relação de espiras do conversor será:

$$N = 4,1 \quad (C.2)$$

A razão cíclica mínima provém de C.1, substituindo $V_{i_{min}}$ por $V_{i_{max}}$ e D_{max} por D_{min} , utilizando a relação de espiras de C.2.

$$4,1 = \frac{2 \cdot D_{min} (350 - 0)}{56 + 4 \cdot D_{min} \cdot 1,2} \rightarrow D_{min} = 0,31 \quad (C.3)$$

C.2 Filtro de saída: indutor

A equação C.4 fornece o valor mínimo para a indutância:

$$L_1 = \frac{D_{min} \cdot (1 - D_{min}) \cdot V_{i(max)}}{2 \cdot N \cdot (2 \cdot f_s) \cdot I_{o_{min}}} \geq \frac{0,31 \cdot (1 - 0,31) \cdot 350}{2 \cdot 4,1 \cdot (2 \cdot 50 \cdot 10^3) \cdot 0,3} \cong 304 \mu H \quad (C.4)$$

A energia do indutor E provem de:

$$E = \frac{1}{2} L_1 \cdot (I_o + I_{o_{min}})^2 = \frac{1}{2} 304 \mu \cdot (3 - 0,3)^2 = 1,657 mJ \quad (C.5)$$

Com $K_J = 397,55$, $K_U = 0,4$ e $Z = 1,136$, o A_p do núcleo do indutor será de:

$$A_p = \left(\frac{2.E.10^4}{K_J.K_U.B_{max}} \right)^Z = \left(\frac{2.1,657.10^{-3}.10^4}{0,4.397,55.0,3} \right)^{1,136} = 0,662 \text{ cm}^4 \quad (\text{C.6})$$

O núcleo escolhido foi o 30/15/14, cujas características principais estão na Tabela C.2.

Tabela C.2 – Características do núcleo 30/15/14

Característica	Valor especificado
A_p	1.37 cm^4
L_e	$6.69 \text{ cm} = (6.69).10^{-2} \text{ m}$
A_E	$1.3132 \text{ cm}^2 = (1.3132).10^{-4} \text{ m}^2$

O fator de indutância (A_L) é dado por:

$$A_L = \frac{A_E^2.B_{max}^2}{2.E} = \frac{(1,3132.10^{-4})^2.0,3^2}{2.1,657.10^{-3}} = 468,33 \text{ } \eta\text{H}/\text{esp}^2 \quad (\text{C.7})$$

O número de espiras do indutor provem de C.8:

$$N = \sqrt{\frac{L_1}{A_L}} = \sqrt{\frac{304.10^{-6}}{468,33.10^{-9}}} = 25,5 \text{ espiras} \quad (\text{C.8})$$

A densidade de corrente no indutor vem de C.9.

$$J = K_J.A_p^{-x} = 397,55.1,37^{-0,12} = 382,81 \text{ A}/\text{cm}^2 \quad (\text{C.9})$$

A área de cobre é dada por C.10:

$$A_{CU} = \frac{I_{RMS}}{J} = \frac{3 + 0,3/\sqrt{2}}{382,81} = 0,00839 \text{ cm}^2 \quad (\text{C.10})$$

Para esta área de cobre, bastam 2 fios #20AWG. As equações C.11 e C.12 indicam o entreferro necessário.

$$\mu_e = \frac{A_L.l_e}{\mu_0.A_E} = \frac{468,33.10^{-9}.6,69.10^{-2}}{4\pi.10^{-7}.1,3132.10^{-4}} = 189,86 \quad (\text{C.11})$$

$$L_g = \frac{l_e}{\mu_e} = \frac{69 \text{ mm}}{189,86} = 0,36 \text{ mm} \quad (\text{C.12})$$

C.3 Filtro de saída: capacitor

A capacitância para o caso de a corrente possuir um valor mínimo provem da equação C.13.

$$C \geq \frac{(1 - 2.D_{max}).L_1.\Delta I_o^2}{2.D_{max}.\Delta V_o.V_o} \geq \frac{(1 - 2.0,45).304.10^{-6}.(3 - 0,3)^2}{2.0,45.0,56.56} \quad (C.13)$$

Resultando, para este caso, em:

$$C \geq 7,85 \mu F \quad (C.14)$$

Para a corrente com máximo valor:

$$C \geq \frac{L_1.\Delta I_o^2}{\Delta V_o.V_o} \geq \frac{304.10^{-3}.(3 - 0,3)^2}{0,56.56} \quad (C.15)$$

Resultando em:

$$C \geq 70 \mu F \quad (C.16)$$

No caso de *Ripple*:

$$C \geq \frac{2.D_{min}(1 - 2.D_{min})V_{i_{max}}}{8.L_1.\Delta V_o.(2.f_s)^2.N} \geq \frac{2.0,31(1 - 2.0,31)350}{8.304.10^{-3}.0,56.(2.50.10^3)^2.4,1} \quad (C.17)$$

Fornecendo:

$$C \geq 1,47 \mu F \quad (C.18)$$

A resistência série-equivalente do capacitor será:

$$RSE = \frac{\Delta V_o}{2.I_{o_{min}} + \Delta I_o} = \frac{0,56}{2.0,3 + 2,7} = 0,16 \Omega \quad (C.19)$$

Com base nestas informações, o capacitor escolhido foi o ICOTRON 3300 μF /63V com $RSE = 0,08\Omega$, sendo utilizado dois destes capacitores em paralelo.

C.4 Transformador

A equação C.20 mostra a potência máxima do transformador:

$$P_{saida} = V_{saida} \cdot I_{saida} = 56.3 = 168 \text{ W} \quad (\text{C.20})$$

O campo magnético no núcleo é:

$$B = \frac{V_{i_{min}}}{V_{i_{max}}} 2 \cdot B_{max} = \frac{260}{350} 2.0,25 = 0,37 \text{ T} \quad (\text{C.21})$$

O A_p do núcleo é fornecido com a equação C.22 [26].

$$A_p = \left(\frac{2,22 \cdot P_{saida} \cdot 10^4}{K_J \cdot B \cdot f_s} \right)^Z = \left(\frac{2,22 \cdot 168 \cdot 10^4}{397,55 \cdot 0,37 \cdot 50 \cdot 10^3} \right)^1,136 = 0,463 \text{ cm}^4 \quad (\text{C.22})$$

Por conseguinte, o núcleo escolhido é o 30/15/14, e suas informações estão na Tabela C.3:

Tabela C.3 – Características do núcleo 30/15/14

Característica	Valor especificado
A_p	$1,37 \text{ cm}^4$
L_e	$6,69 \text{ cm} = 6,69 \cdot 10^{-2} \text{ m}$
A_E	$1,3132 \text{ cm}^2 = 1,2 \cdot 10^{-4} \text{ m}^2$
A_L	$3500 \cdot 10^{-9}$

Escolhido o núcleo, a próxima etapa é calcular o número de espiras para o primário e para o secundário:

$$N_1 \geq \frac{V_{i_{min}} \cdot D_{max}}{A_E \cdot B \cdot f_s} \geq \frac{260 \cdot 0,45}{1,3132 \cdot 10^{-4} \cdot 0,37 \cdot 50 \cdot 10^3} \quad (\text{C.23})$$

Totalizando:

$$N_1 = 48 \text{ espiras} \quad (\text{C.24})$$

O número de espiras no secundário provém da equação C.25:

$$N_2 = \frac{N_1}{N} = \frac{48}{4,1} = 12 \text{ espiras} \quad (\text{C.25})$$

As indutâncias no lado primário e secundário são fornecidas, respectivamente, por C.26 e C.27.

$$L_P = N_1^2 \cdot A_L = 48^2 \cdot 3500 \cdot 10^{-9} = 806 \mu\text{H} \quad (\text{C.26})$$

$$L_S = N_2^2 \cdot A_L = 12^2 \cdot 3500 \cdot 10^{-9} = 504 \mu\text{H} \quad (\text{C.27})$$

As correntes de primário e de secundário, em RMS, são fornecidas pelas equações C.28 e C.29.

$$I_{secRMS} = I_o \sqrt{2.D_{max}} = 3\sqrt{2.0,45} = 2,84 A_{RMS} \quad (C.28)$$

$$I_{priRMS} = \frac{I_{secRMS}}{N} = \frac{2,84}{4,1} = 0,70 A_{RMS} \quad (C.29)$$

A densidade de corrente é dada por:

$$J = K_J \cdot A_p^{-x} = 397,55 \cdot 1,37^{-0,12} = 382,81 A/cm^2 \quad (C.30)$$

A área do cobre necessária para o primário e para o secundário será:

$$A_{CU(pri)} = \frac{I_{priRMS}}{J} = \frac{2,84}{382,81} = 0,007418 cm^2 \quad (C.31)$$

Sendo utilizados 3 fios #22AWG.

$$A_{CU(sec)} = \frac{I_{secRMS}}{J} = \frac{0,7}{382,81} = 0,001828 cm^2 \quad (C.32)$$

O que conduz a 1 fio #23AWG.

C.5 Semicondutores: chaves

As correntes média, eficaz e de pico que fluirão em cada transistor são fornecidas por C.33, C.34 e C.35.

$$I_{media} = \frac{I_o \cdot D_{max}}{N} = \frac{3,0,45}{4,1} = 0,32 A \quad (C.33)$$

$$I_{eficaz} = \frac{I_o \sqrt{2.D_{max}}}{N} = \frac{3\sqrt{2.0,45}}{4,1} = 0,69 A \quad (C.34)$$

$$I_{pico} = \frac{I_o + I_{o_{min}}}{N} = \frac{3 + 0,3}{4,1} = 0,8 A \quad (C.35)$$

A tensão sobre cada transistor é a tensão de entrada, que no pior caso conduz à:

$$V_{transistor} = 350 V \quad (C.36)$$

O transistor utilizado para o projeto do carregador foi o IRF 840 que possui uma tensão $V_{DSS} = 500V$ com uma corrente de dreno $I_D = 8A$. Sua resistência entre *Drain* e *Source* é de $R_{ds(on)(max)} = 0,85\Omega$ segundo seu datasheet [50]. A Figura C.2 mostra a relação existente entre o R_{ds} do transistor IRF 840 e a temperatura.

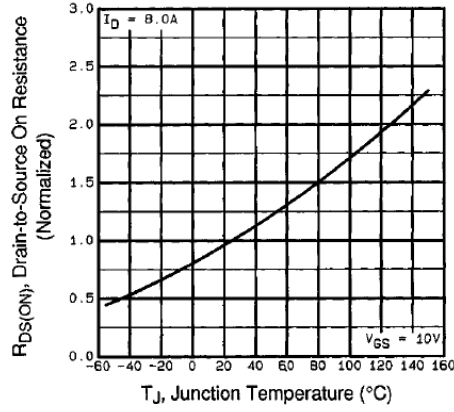


Figura C.2 – Relação entre R_{ds} e a temperatura para o transistor IRF 840

C.6 Semicondutores: diodos

As correntes média, de pico e eficaz que percorrerão cada diodo constam, respectivamente, nas equações C.37, C.38e C.39.

$$I_{media} = I_o \cdot D_{max} + \frac{I_o}{2}(1 - 2D_{max}) = 3.0,45 + \frac{3}{2}(1 - 2.0,45) = 1,2 A \quad (C.37)$$

A corrente de pico provém de:

$$I_{pico} = I_o + I_{o_{min}} = 3 + 0,3 = 3,3 A \quad (C.38)$$

Enquanto que a corrente eficaz é dada por:

$$I_{eficaz} = \frac{I_o \sqrt{2 \cdot D_{max}}}{2} = \frac{3 \sqrt{2 \cdot 0,45}}{2} = 1,42 A \quad (C.39)$$

A tensão reversa para cada diodo será:

$$V_{diodo} = \frac{V_{i_{max}} - 2V_{ce_{sat}}}{N} - 2V_d = \frac{350 - 2.0}{4,1} - 2.1,5 = 82,35 V \quad (C.40)$$

O diodo escolhido foi o UF5404, suportando 30A de corrente de pico repetitivo e 3A de corrente média, além de suportar 400V [51].

C.7 *Snubbers* dissipativos

A resistência do *Snubber* provém da equação C.41.

$$R = \frac{V_{max}^2}{P} = \frac{350^2}{1,6} = 76,5 \text{ k}\Omega \quad (\text{C.41})$$

Sendo escolhido o valor comercial de 180kΩ para o resistor. A equação C.42 fornece o capacitor a ser utilizado.

$$C = \frac{-t}{R \cdot \ln\left(\frac{V_{c1}}{V_{c0}}\right)} = \frac{-20\mu}{180k \cdot \ln(0,9)} = 1,05 \text{ nF} \quad (\text{C.42})$$

Considerando que o tempo de carga sendo igual ao período de chaveamento do conversor, de 20μs. O capacitor escolhido foi um modelo Y2 de 2.2nF. O diodo escolhido para completar o *Snubber* é o UF4004.

C.8 Diodos de entrada e circuito completo

Para os diodos na entrada como retificadores, foram utilizados seis 1N4004 que, segundo [52], são capazes de suportar tanto a tensão quanto a corrente que estarão sujeitos.

O circuito completo do carregador está na Figura C.3, enquanto que a fotografia do circuito montado, conectado ao seu controle, está na Figura C.4.

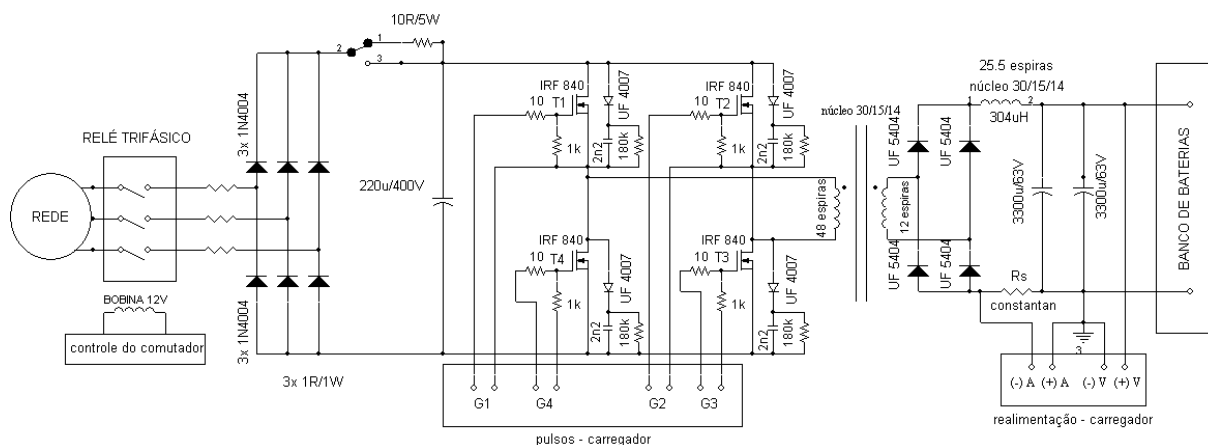


Figura C.3 – Circuito completo do carregador AC/DC

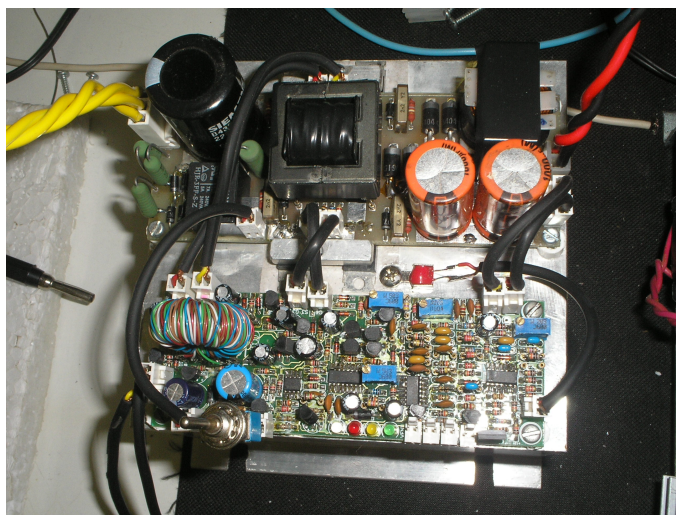


Figura C.4 – Fotografia do circuito carregador e de seu controle

Onde na fotografia é possível observar o sensor NTC fixado ao dissipador.

CIRCUITO DE CONTROLE PARA OS CONVERSORES DC/DC E AC/DC

Para implementar o circuito de controle para os conversores, foi utilizado o CI SG3525, que possui as seguintes vantagens:

- *Soft-start* ajustável;
- pino *Shutdown* para desligar os pulsos de forma imediata;
- Duas saídas complementares com possibilidade de ajuste no tempo morto.

O circuito interno do CI é mostrado na Figura D.1 e foi extraído de seu datasheet.

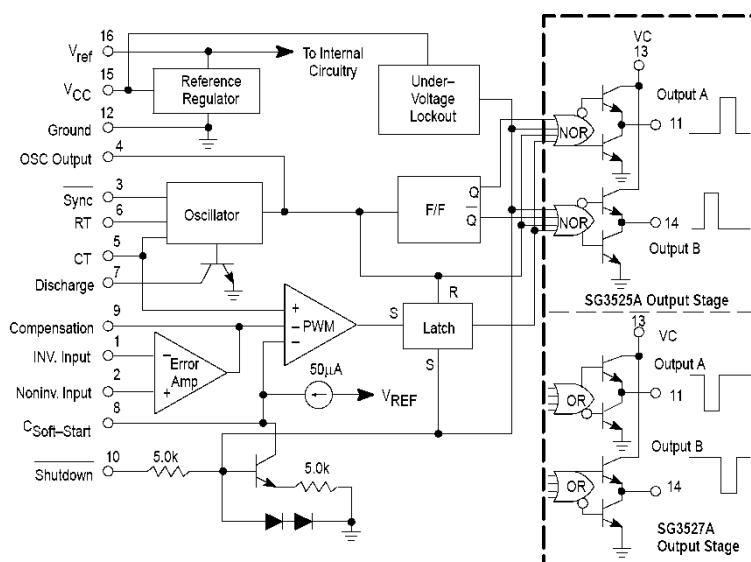


Figura D.1 – Esquema interno do CI SG3525

O CI SG3525 possui comparadores internos que podem alterar a largura dos pulsos de saída. Com uma realimentação no valor de saída de tensão conectada ao pino 2, é possível

modificar a largura do pulso dependendo da tensão de saída: se esta se eleva acima do valor estabelecido, a largura dos pulsos diminui, fazendo com que as chaves do conversor conduzam por um tempo menor e como consequência, diminuindo a tensão na saída. Para o caso de a tensão estar abaixo de sua normalidade, o oposto ocorre, aumentando a largura dos pulsos.

Também é possível inibir os pulsos, limitando a corrente a um valor pré-estipulado que serve como referencial, protegendo o circuito de potência contra correntes elevadas. O circuito de controle utiliza esta mesma lógica para permitir uma limitação maior na corrente de forma manual pelo usuário do equipamento através de uma chave.

A temperatura é um fator crítico quando se trata de um sistema de potência elevada, portanto, empregando um sensor de temperatura NTC, cuja resistência varia de maneira inversamente proporcional à temperatura. Assim que a temperatura na área do dissipador próxima ao contato com os transistores de potência atinge 40 graus centígrados, são acionados ventiladores para a refrigeração do sistema. Atingindo o valor de 68°C, os pulsos para os transistores são cortados e os ventiladores mantidos ligados. Para evitar que o circuito fique em estado intermitente próximo ao valor da temperatura de corte, uma lógica adicional com zeners impede que o circuito seja re-ligado assim que a temperatura diminua ao valor de 68°C, permitindo uma maior refrigeração do circuito de potência.

Para os pulsos de controle do conversor foi utilizado um transformador de pulsos para desacoplar o sinal, além de zeners que garantem o descarregamento total das capacitâncias intrínsecas dos transistores.

O circuito utilizado para sincronizar os pulsos das três placas de controle (duas para os conversores DC/DC e uma para o carregador AC/DC) foi feito com o uso de um CI 555 [53] e de um transformador de pulsos o qual está na Figura D.2.

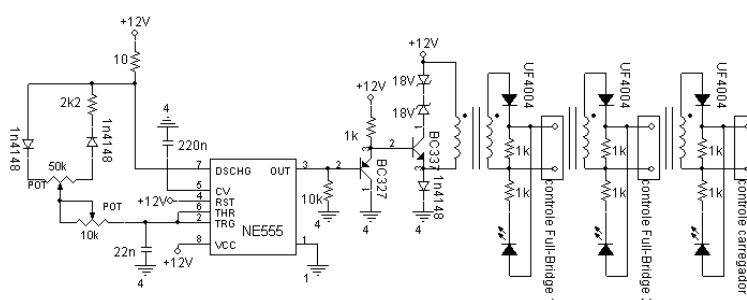


Figura D.2 – Circuito de sincronismo

A Figura D.2 mostra que há saídas do circuito de sincronia para os controles dos dois conversores *Full-Bridge* e para o circuito carregador.

O circuito completo do controle está na Figura D.3.

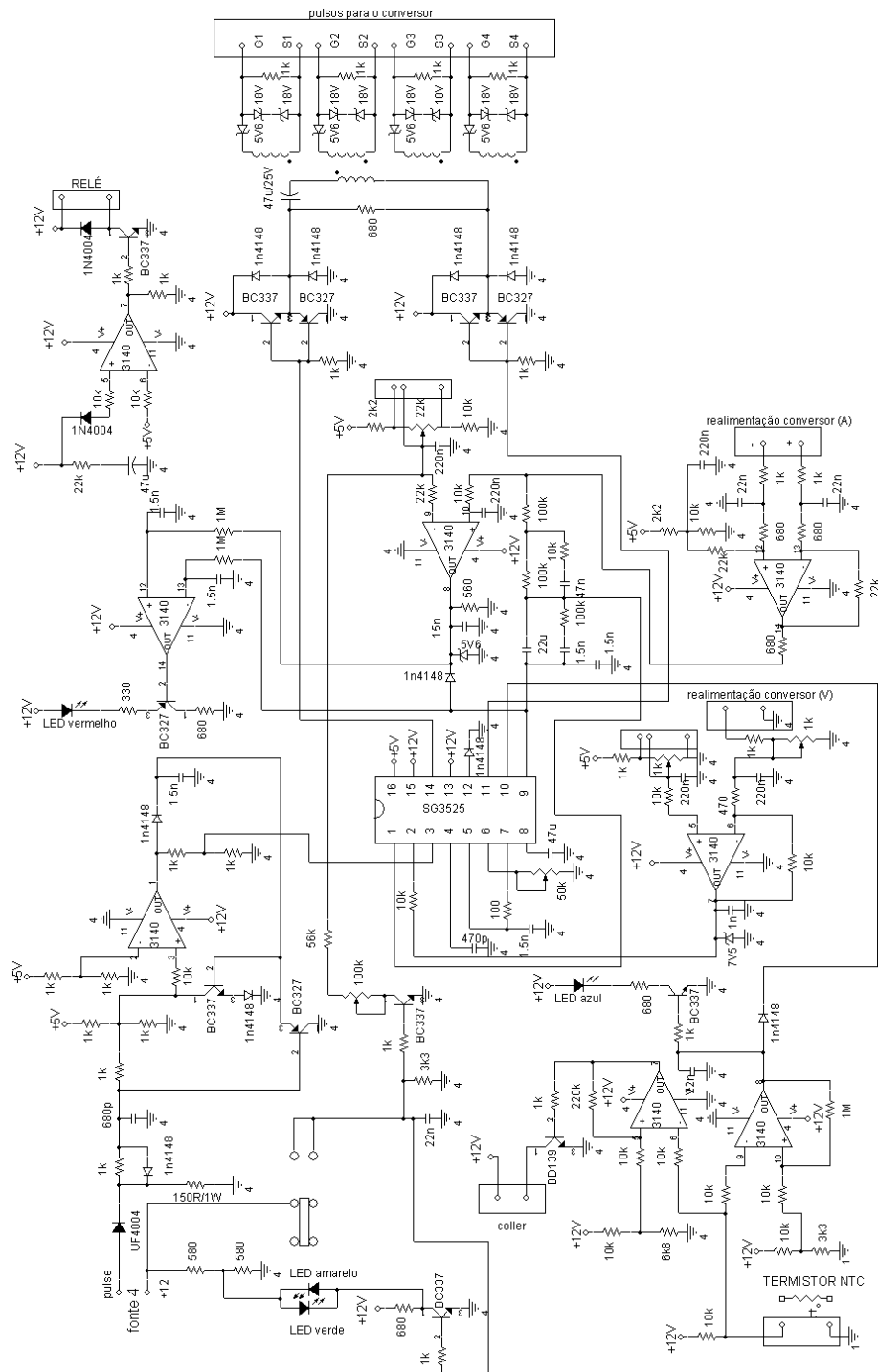


Figura D.3 – Circuito de controle completo

INVERSOR MONOFÁSICO: PROCEDIMENTOS DE PROJETO E CIRCUITO DE CONTROLE

Responsável por realizar a conversão do sinal DC proveniente dos conversores DC/DC em AC, o inversor de tensão baseado na topologia ponte-completa utiliza a saída com forma de onda pseudo-senoidal ajustada em $60Hz$ e $115V_{AC}$. O circuito básico para o inversor está na Figura E.1. As etapas de seu funcionamento, o procedimento de projeto e os circuitos completos da parte de potência e controle serão apresentados a seguir.

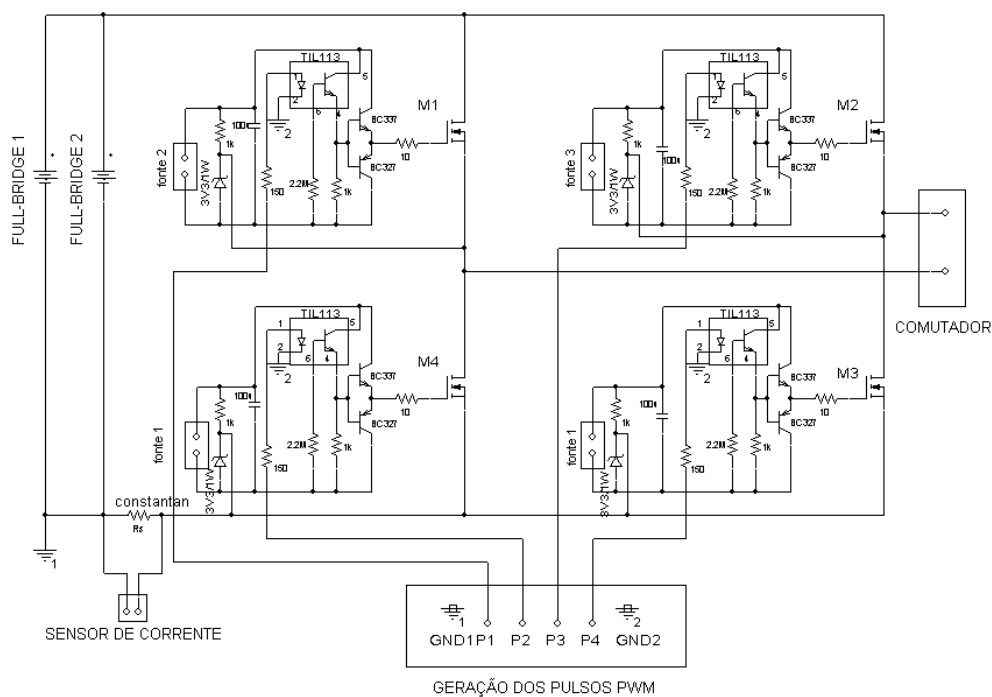


Figura E.1 – Esquema básico do inversor

E.1 Funcionamento do inversor

Com a utilização de quatro transistores em seus dois braços, o seu funcionamento consiste em um disparo cruzado dos transistores, M_1 conduzindo com M_3 e M_2 com M_4 . A seguir são apresentadas as etapas dos disparos, enquanto que a Figura E.2 mostra os pulsos em todas as chaves e a forma de onda na saída.

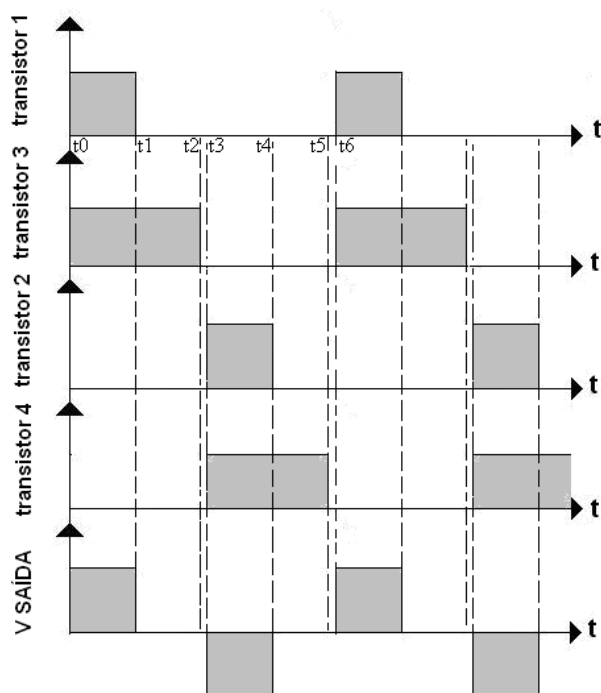


Figura E.2 – Formas de onda de tensão para o inversor

Semi-ciclo negativo

- Etapa 1: $T_0 < T < T_1$

Neste momento M_1 conduz junto com M_3 , e a tensão da fonte DC é colocada sobre a carga. Esta situação é indicada na Figura E.3.

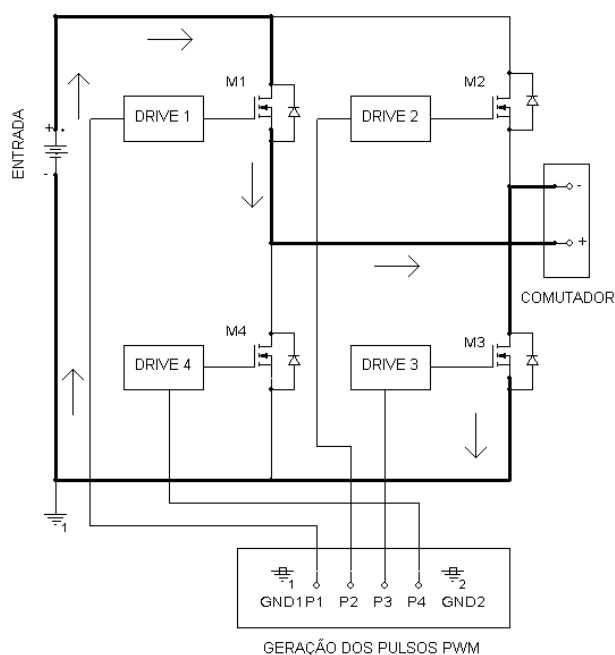


Figura E.3 – Momento em que M_1 e M_3 conduzem

- Etapa 2: $T1 < T < T2$

Antes que o par M_2 e M_4 entrem em condução, a chave M_1 é desligada, mas M_3 permanece conduzindo. A corrente indutiva (considerando que a carga alimentada tenha parte indutiva) fluirá por M_3 e pelo diodo intrínseco de M_4 , conforme a Figura E.4. Neste momento não há tensão sobre a carga.

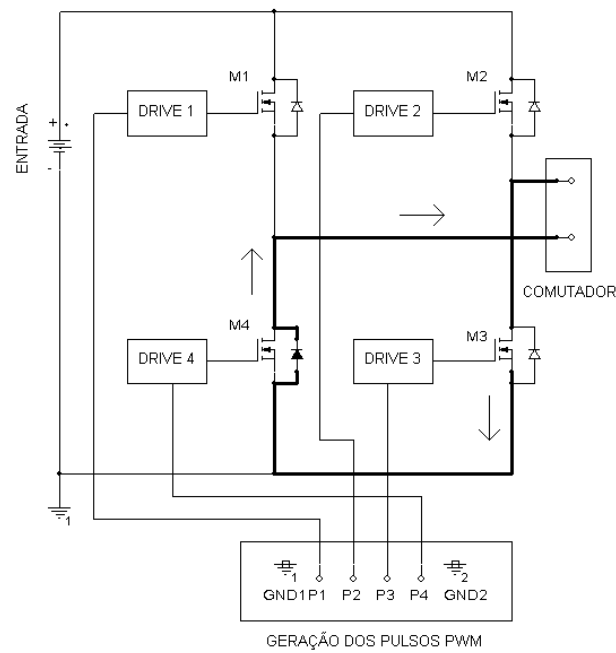


Figura E.4 – Situação em que somente M_3 permanece conduzindo

- Etapa 3: $T_2 < T < T_3$

Para evitar a condução simultânea de M_3 com M_2 e M_4 , provocando um curto-circuito, M_3 é cortado e todas as chaves passam por um curto período de tempo nesta situação; portanto, a saída permanece sem tensão.

Semi-ciclo positivo

- Etapa 4: $T_3 < T < T_4$

Agora M_2 e M_4 passam a conduzir, fazendo com que a corrente e a tensão da fonte DC sejam levados à carga em sentido oposto àquele da etapa 1. A Figura E.5 mostra esta situação.

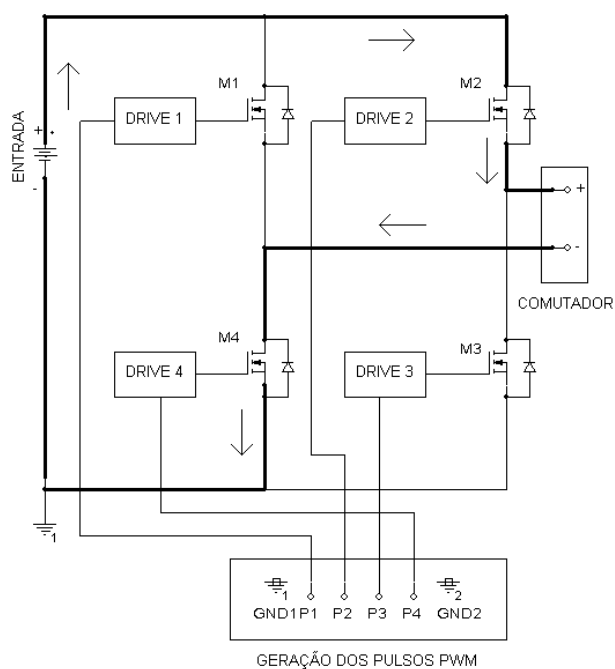


Figura E.5 – Situação em que M_2 e M_4 conduzem

- Etapa 5: $T_4 < T < T_5$

Para que a corrente indutiva possa fluir pelo circuito, M_4 é cortado e M_2 permanece conduzindo, com o diodo de M_1 em roda livre conforme Figura E.6. Desta forma, na saída não haverá tensão.

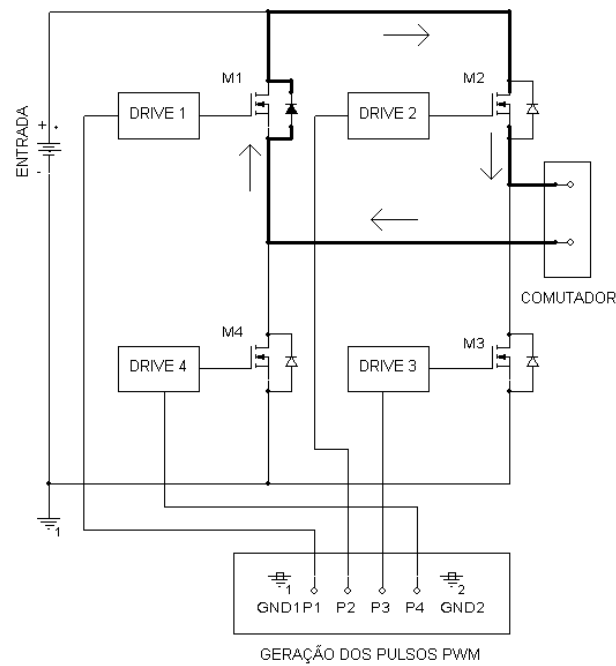


Figura E.6 – Situação em que somente M_2 permanece conduzindo

- Etapa 6: $T_5 < T < T_6$

De forma similar à etapa 3, neste instante de tempo todas as chaves permanecem em estado de corte, até que o par M_1 e M_3 voltem à condução.

E.2 Procedimentos de projeto

Nesta seção serão apresentados os principais tópicos para o cálculo do inversor: escolha das chaves, método de controle e disparo e *snubbers* para as chaves. A Tabela E.1 mostra as principais características de projeto para o inversor monofásico.

Tabela E.1 – Condições para a operação do inversor utilizado no projeto

Especificação de projeto	Valor
Tensão máxima de entrada ($V_{i_{max}}$)	$180V_{DC}$
Tensão mínima de entrada ($V_{i_{min}}$)	$165V_{DC}$
Tensão de saída (V_o)	$115V_{AC}$ ou $220V_{AC}$
Frequência de operação (f_s)	$60Hz$
Corrente de saída (I_o)	$43A$
Corrente de saída mínima ($I_{o_{min}}$)	$39A$
Razão cíclica máxima (D_{max})	0,50
Potência de entrada (P_{ent})	$5280VA$
Potência de saída (P_{saida})	$5000VA$
Temperatura de funcionamento (ΔT)	$30^{\circ}C$

Onde a tensão de saída do inversor foi ajustada para $115V_{AC}$, para uma tensão de entrada de $165V_{DC}$; caso os conversores sejam ajustados para $180V_{DC}$ a saída do inversor será de $127V_{AC}$ e para ambos os casos, os secundários dos conversores DC/DC devem estar em paralelo. Caso os secundários dos conversores estejam em série a tensão de saída do inversor será de $220V_{AC}$. Para o projeto do inversor, foi escolhido o ajuste de $115V_{AC}$ que resulta no pior caso para a corrente que flui através dos transistores.

E.3 Semi-condutores: chave

A tensão em que os transistores estarão sujeitos é a própria tensão de barramento do inversor:

$$V_{transistor} = V_{entrada} = 330 \text{ V} \quad (\text{E.1})$$

Para calcular a corrente RMS que circula pelas chaves, considera-se a carga como sendo puramente resistiva:

$$P_{RMS} = V_{RMS} \cdot I_{RMS} \rightarrow I_{RMS} = \frac{5000}{115} = 43,47 \text{ A} \quad (\text{E.2})$$

A corrente média que circula nos transistores é a metade da corrente RMS, devido ao fato da razão cíclica do inversor ser de 0,5.

$$I_{media} = I_{RMS} \cdot D_{max} = 21,735 \text{ A} \quad (\text{E.3})$$

Para suportar as especificações foi utilizado o IGBT IRGP50B60PD, suportando uma corrente de dreno (equivalente FET) de $50A$ e uma tensão V_{CE} de $600V$. De forma a garantir que em cargas não-lineares em que a corrente pode extrapolar a fornecida em E.2, no projeto são utilizados três transistores em paralelo, sendo a corrente dividida entre os três. As Figuras a seguir mostram as principais características do IGBT escolhido e foram retiradas de seu datasheet [54].

Absolute Maximum Ratings

	Parameter	Max.	Units
V_{CES}	Collector-to-Emitter Voltage	600	V
$I_C @ T_C = 25^\circ\text{C}$	Continuous Collector Current	75	A
$I_C @ T_C = 100^\circ\text{C}$	Continuous Collector Current	42	
I_{CM}	Pulse Collector Current (Ref. Fig. C.T.4)	150	
I_{LM}	Clamped Inductive Load Current ②	150	
$I_F @ T_C = 25^\circ\text{C}$	Diode Continuous Forward Current	50	
$I_F @ T_C = 100^\circ\text{C}$	Diode Continuous Forward Current	25	
I_{FSM}	Maximum Repetitive Forward Current ③	100	°C
V_{GE}	Gate-to-Emitter Voltage	± 20	
$P_D @ T_C = 25^\circ\text{C}$	Maximum Power Dissipation	370	
$P_D @ T_C = 100^\circ\text{C}$	Maximum Power Dissipation	150	
T_J	Operating Junction and	-55 to +150	
T_{STG}	Storage Temperature Range		
	Soldering Temperature for 10 sec.	300 (0.063 in. (1.6mm) from case)	
	Mounting Torque, 6-32 or M3 Screw	10 lbf-in (1.1 N-m)	

Figura E.7 – Características máximas do IGBT escolhido

Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions	Ref. Fig.
$V_{BR(CE)}$	Collector-to-Emitter Breakdown Voltage	600	—	—	V	$V_{GE} = 0V, I_C = 500\mu A$	
$\Delta V_{BR(CE)}/\Delta T_J$	Temperature Coeff. of Breakdown Voltage	—	0.61	—	V/°C	$V_{GE} = 0V, I_C = 1mA (25^\circ\text{C}-125^\circ\text{C})$	
R_G	Internal Gate Resistance	—	1.2	—	Ω	1MHz, Open Collector	
$V_{CE(sat)}$	Collector-to-Emitter Saturation Voltage	—	2.0	2.2	V	$I_C = 33A, V_{GE} = 15V$	4, 5, 6, 8, 9
		—	2.4	2.6	V	$I_C = 50A, V_{GE} = 15V$	
		—	2.6	2.9	V	$I_C = 33A, V_{GE} = 15V, T_J = 125^\circ\text{C}$	
		—	3.2	3.6	V	$I_C = 50A, V_{GE} = 15V, T_J = 125^\circ\text{C}$	
$V_{GE(th)}$	Gate Threshold Voltage	3.0	4.0	5.0	V	$I_C = 250\mu A$	7, 8, 9
$\Delta V_{GE(th)}/\Delta T_J$	Threshold Voltage temp. coefficient	—	-7.07	—	mV/°C	$V_{CE} = V_{GE}, I_C = 1.0mA$	
g_{fe}	Forward Transconductance	—	42	—	S	$V_{CE} = 50V, I_C = 33A, PW = 80\mu s$	
I_{CES}	Collector-to-Emitter Leakage Current	—	5.0	500	μA	$V_{GE} = 0V, V_{CE} = 600V$	
		—	1.0	—	mA	$V_{GE} = 0V, V_{CE} = 600V, T_J = 125^\circ\text{C}$	
V_{FM}	Diode Forward Voltage Drop	—	1.3	1.7	V	$I_F = 25A, V_{GE} = 0V$	10
		—	1.5	2.0	V	$I_F = 50A, V_{GE} = 0V$	
		—	1.3	1.7	V	$I_F = 25A, V_{GE} = 0V, T_J = 125^\circ\text{C}$	
I_{GES}	Gate-to-Emitter Leakage Current	—	—	± 100	nA	$V_{GE} = \pm 20V, V_{CE} = 0V$	

Figura E.8 – Características elétricas do IGBT escolhido

E.4 Acionamento do transistor

Os transistores IGBT são acionados por nível de tensão; portanto, para que sejam corretamente acionados são requeridos quatro pulsos de tensão conforme a Figura E.2 para que a saída tenha a forma desejada.

Entretanto, os pulsos das chaves superiores devem estar eletricamente isolados um do outro e ambos isolados dos pulsos das chaves inferiores, que por sua vez têm o mesmo referencial, o terra do circuito. A Figura E.9 mostra o circuito utilizado para o disparo de cada transistor.

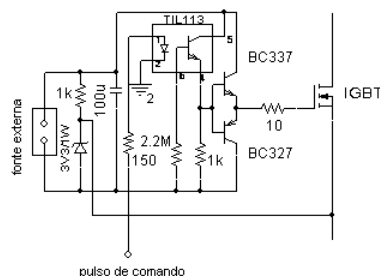


Figura E.9 – Circuito utilizado no disparo das chaves do inversor

O circuito funciona da seguinte maneira: quando o controle fornece um pulso de comando de +5V o diodo interno ao TIL 113, um opto acoplador, conduz, fazendo com que o

transistor interno também conduza, forçando um nível lógico alto no pino 4 e levando os transistores BC337 e BC327 entrarem em saturação. Desta forma, a tensão de $+18V$ da fonte externa ativa o IGBT, que tem seu *source* mantido em um nível $3.3V$ abaixo do terra da fonte externa, para que quando o IGBT estiver em corte suas capacitâncias intrínsecas sejam descarregadas mais rapidamente.

E.5 *Snubbers* dissipativos

A resistência do *Snubber* provém da equação E.4.

$$R = \frac{V_{max}^2}{P} = \frac{165^2}{1,6} = 17 \text{ k}\Omega \quad (E.4)$$

Sendo escolhido o valor comercial de $100\text{k}\Omega$ para o resistor. A equação E.5 fornece o capacitor.

$$C = \frac{-t}{R \cdot \ln\left(\frac{V_{c1}}{V_{c0}}\right)} = \frac{-20\mu}{100\text{k} \cdot \ln(0,9)} = 1,89 \text{ nF} \quad (E.5)$$

Considerando que o tempo de carga sendo igual ao período de chaveamento do conversor, de $16,6\text{ms}$. O capacitor escolhido foi de 33nF por $400V$. O diodo escolhido para completar o *Snubber* é o diodo *ultra-fast* UF4004.

E.6 Circuito completo e fotografia do protótipo

O circuito completo do inversor de tensão ajustado em 60Hz e $115V_{RMS}$ é mostrado na Figura E.10.

A fotografia do circuito implementado consta na Figura E.11.

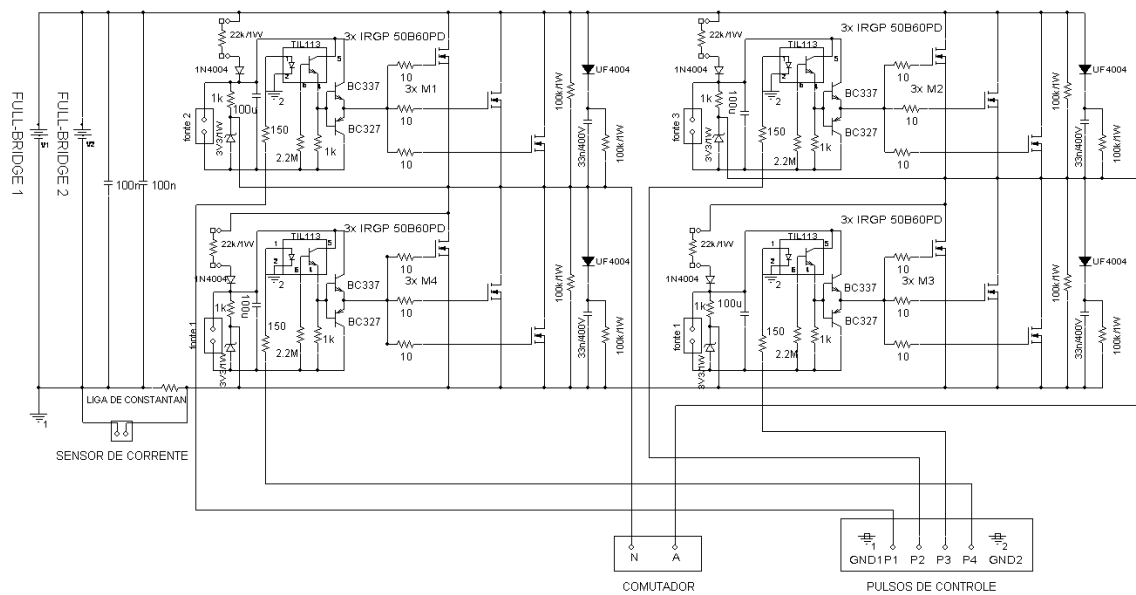


Figura E.10 – Circuito completo do inversor

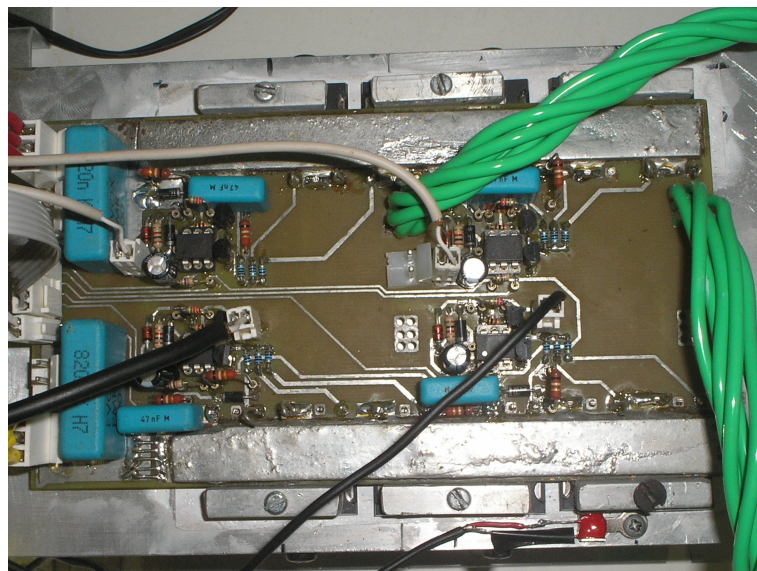


Figura E.11 – Fotografia do inversor

E.7 Controle do inversor

O circuito completo do controle utilizado no projeto é apresentado na Figura E.12.

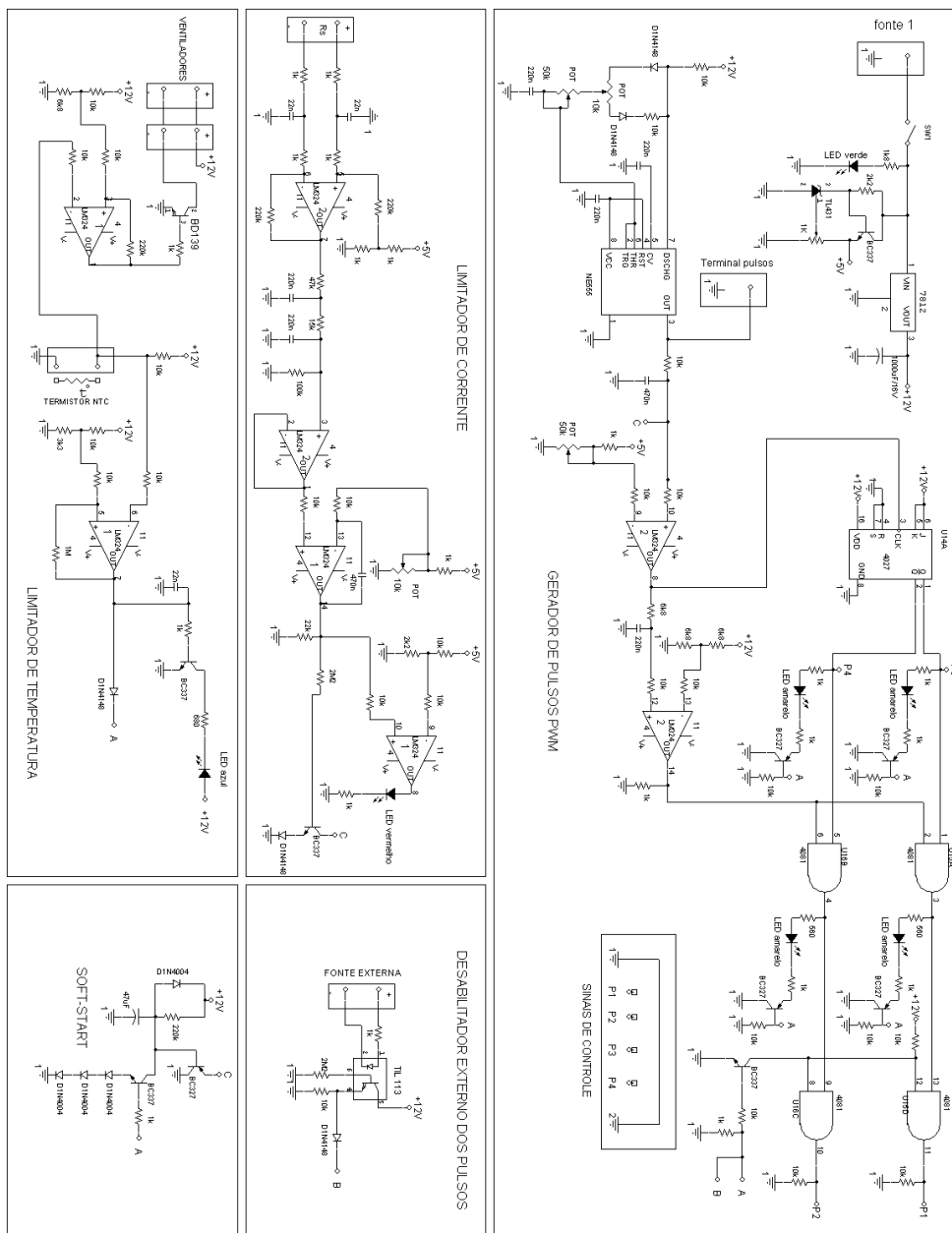


Figura E.12 – Circuito completo de controle para o inversor

INVERSOR TRIFÁSICO

Inicialmente, o projeto do UPS seria para sistemas trifásicos balanceados e não-balanceados, onde foi implementado um inversor trifásico. O circuito utilizado e os resultados obtidos que impediram a utilização deste sistema em um UPS residencial são apresentados neste Apêndice. O circuito básico para o inversor trifásico é apresentado na Figura F.1.

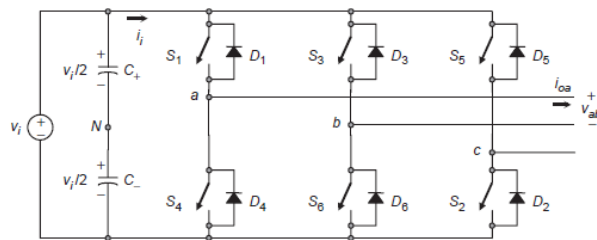


Figura F.1 – Esquema básico do inversor trifásico

F.1 Disparo das chaves no inversor trifásico

Existem duas maneiras clássicas de disparar as chaves [35]: condução das chaves em 120 graus e em 180 graus.

F.1.1 Condução em 180 graus

Neste tipo de controle, as chaves conduzem por 180 graus e estão 60 graus defasadas umas das outras, o que leva ao acionamento, em cada instante de tempo, de três chaves simultaneamente, uma em cada braço. A Figura F.2 fornece as formas de onda de disparo das chaves, enquanto que a Figura F.3 mostra um diagrama fasorial explicitando as chaves que conduzirão juntas em cada etapa [55].

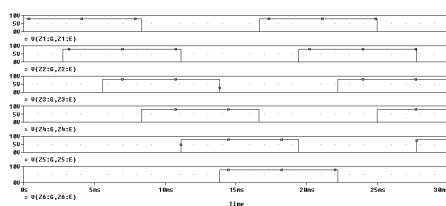


Figura F.2 – Formas de onda para condução em 180 graus

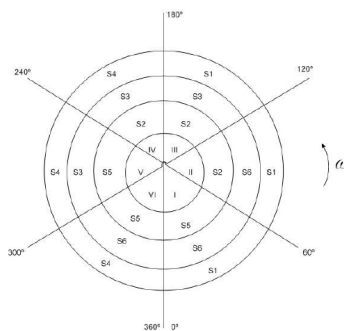


Figura F.3 – Diagrama fasorial para condução em 180 graus

A forma de onda de saída para carga balanceada consta na Figura F.4.

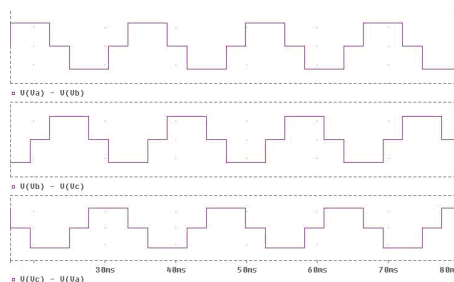


Figura F.4 – Formas de onda de tensão fase-fase

F.1.2 Condução em 120 graus

Na condução por 120 graus, as chaves permanecem defasadas em 60 graus e desta forma, somente duas conduzem a cada instante de tempo. A carta de tempos para este tipo de condução é apresentado na Figura F.5 e a Figura F.6 indica o seu esquema fasorial.

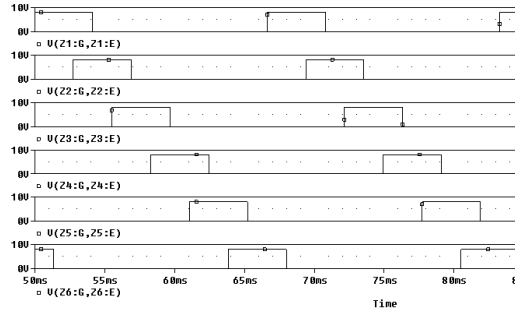


Figura F.5 – Formas de onda para condução em 120 graus

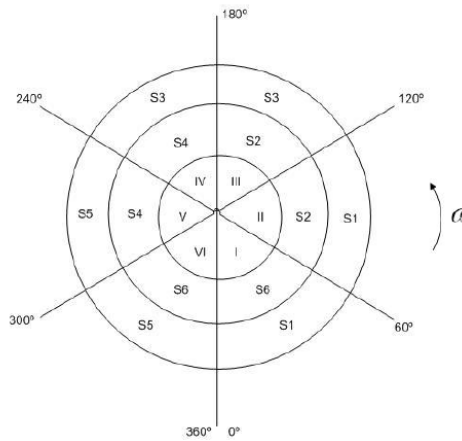


Figura F.6 – Diagrama fasorial para condução em 120 graus

Na saída do inversor, todas as fases (V_{AN} , V_{BN} e V_{CN}) são idênticas mas defasadas em 120 graus, sendo a terceira harmônica igual em amplitude e fase em todas as fases [35]. As saídas fase-neutro estão na Figura F.7 e as saídas fase-fase, na Figura F.8.

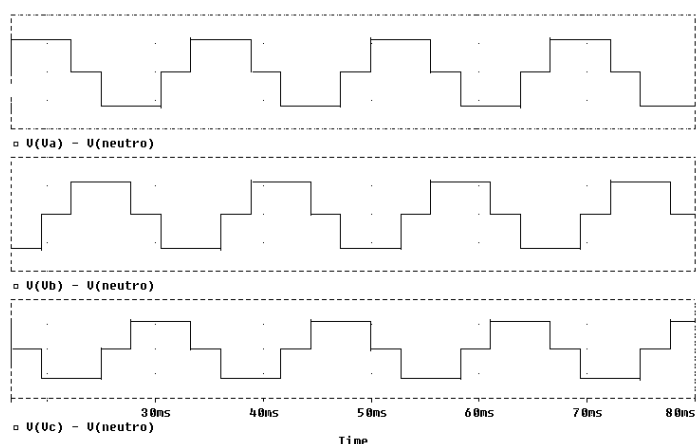


Figura F.7 – Saída fase-neutro do inversor

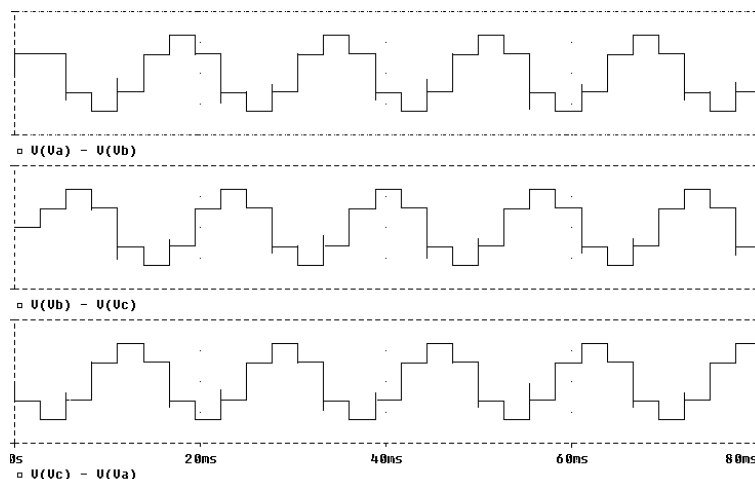


Figura F.8 – Saída fase-fase do inversor

F.2 Carga em desequilíbrio e distorção na saída

O problema que levou a mudança de topologia do inversor trifásico para o monofásico foi uma distorção na saída do inversor ocasionada por cargas em desequilíbrio em conexões delta na condução em 120 graus e em conexões estrela na condução 180 graus.

F.2.1 Distorção com condução em 120 graus

Com os pulsos com condução em 120 graus, a cada momento somente duas chaves conduzem, o que implica em um braço do inversor estar com sua fase flutuando. Por exemplo, durante a condução dos transistores S_5 e S_6 , entre 300 e 360 graus, a fase A estará em aberto, pois S_1 e S_4 não estarão conduzindo. Com a carga trifásica conectada em estrela, como na Figura F.9, não haverá distorção.

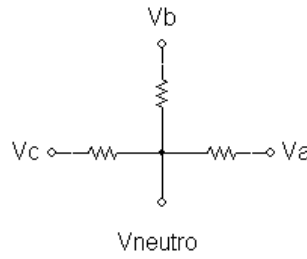


Figura F.9 – Conexão em estrela

Entretanto, com a carga desbalanceada conectada em delta, quando a fase que estiver em aberto não estiver conectada à carga desequilibrada, ocorrerá uma alteração na resistência, através de um divisor resistivo, alterando a tensão naquele momento. A Figura F.10 mostra um exemplo com uma carga resistiva trifásica conectada ao inversor em delta em que R_{BC} está desequilibrado.

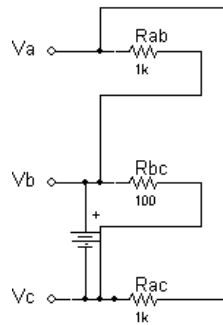


Figura F.10 – Circuito equivalente de conexão delta com V_A aberto

No momento em que a fase A está em aberto somente R_{BC} permanece conectado ao inversor; por ter uma resistência diferente dos outros, neste momento a tensão também será diferente.

F.2.2 Distorção com condução em 180 graus

Na condução em 180 graus não existe momento em que uma fase esteja em aberto, mas com carga em estrela, a cada instante, haverá duas fases em curto, provocando um divisor resistivo entre as cargas conectadas nestas fases, alterando a forma de onda na saída do inversor no caso destas cargas que formam o divisor serem diferentes. Como em cargas em delta não ocorre formação de divisores resistivos, não haverá distorção. A Figura F.11 mostra o circuito equivalente do momento em que S_1 , S_5 e S_6 conduzem, entre 0 e 60 graus, com a carga conectada em estrela [35].

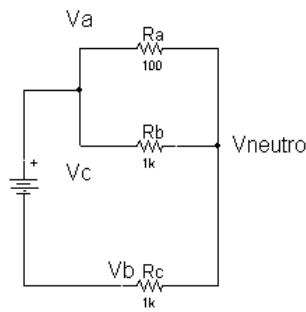


Figura F.11 – Circuito equivalente de conexão estrela com V_A em curto com V_C

E.3 Formas de onda para cargas desbalanceadas

As formas de onda abaixo foram obtidas do inversor trifásico utilizando condução em 120 graus e com cargas conectadas em estrela e em delta, com seis reostatos de $1k\Omega/1kW$, com o auxílio de um osciloscópio digital, onde a ponteira 1 está conectada em fase-fase do inversor e a ponteira 2, ajustada para $10x$, está no fase-neutro.

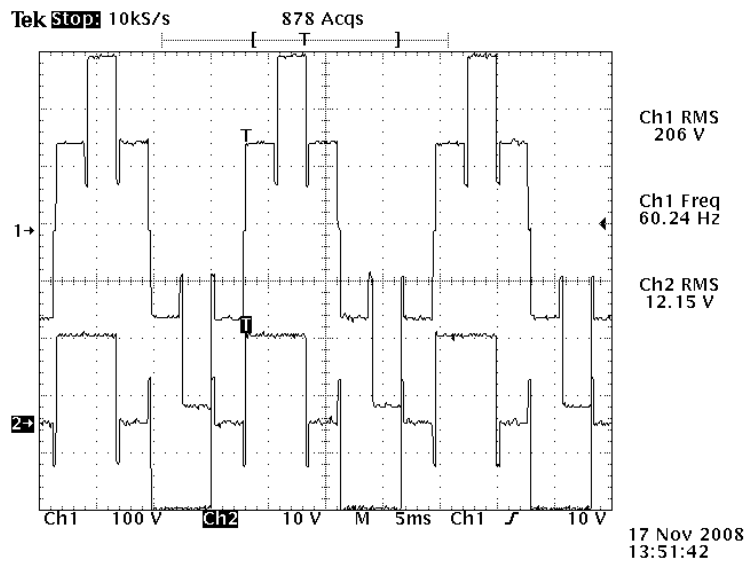


Figura F.12 – Saídas do inversor para cargas balanceadas

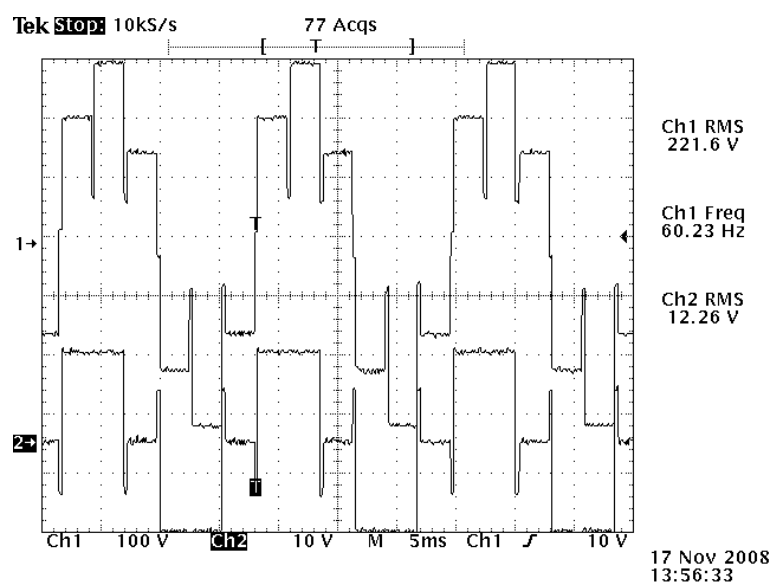


Figura F.13 – Saídas do inversor para R_{AB} desbalanceado

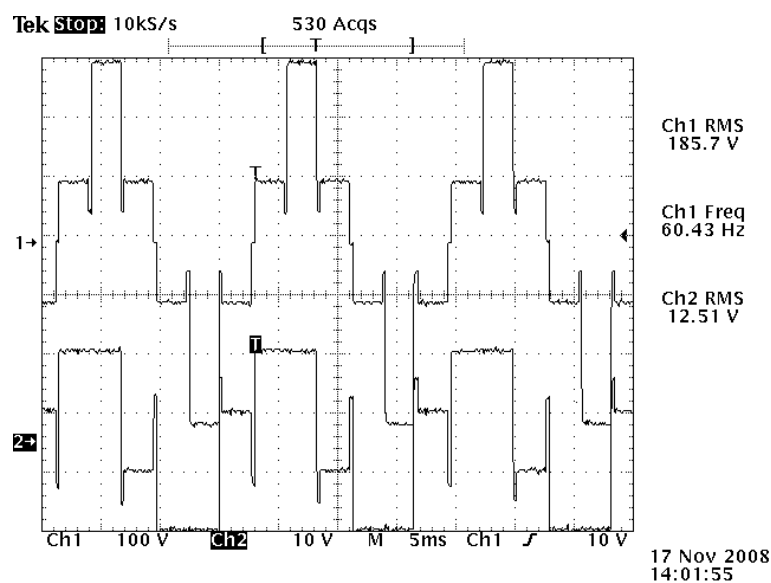


Figura F.14 – Saídas do inversor para R_{BC} desbalanceado

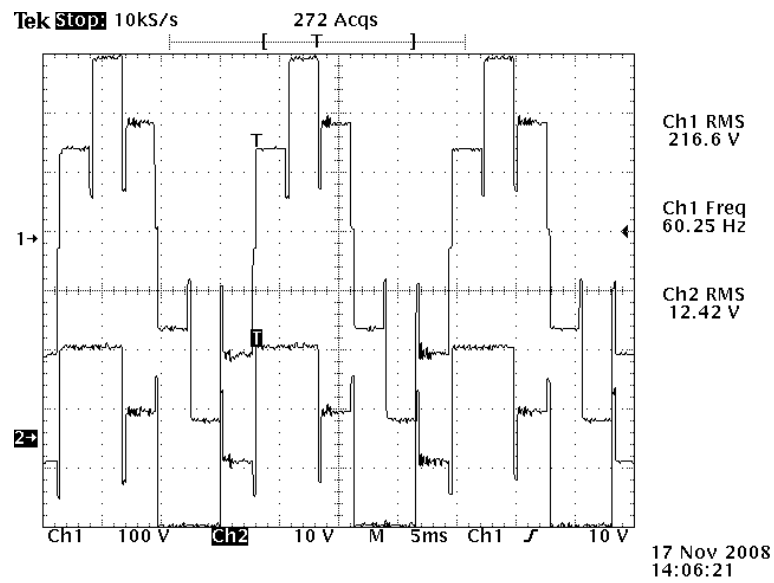


Figura F.15 – Saídas do inversor para R_{CA} desbalanceado

F.4 Circuito completo

O circuito do inversor trifásico completo segue na Figura F.16; apesar das deformações na forma de onda de tensão nos casos de carga em desequilíbrio, o que pode resultar na queima da carga conectada àquela fase, para cargas em equilíbrio, como o caso de motores trifásicos, a forma de onda não distorce, o que permite a sua utilização.

UPS de 5kVA, tipo *Passive Stand-by*, com integração de painéis solares

COMUTADOR: CIRCUITOS DE POTÊNCIA E DE CONTROLE

O circuito completo do comutador descrito no Capítulo Revisão de Literatura, está presente na Figura G.1 e na Figura G.2.

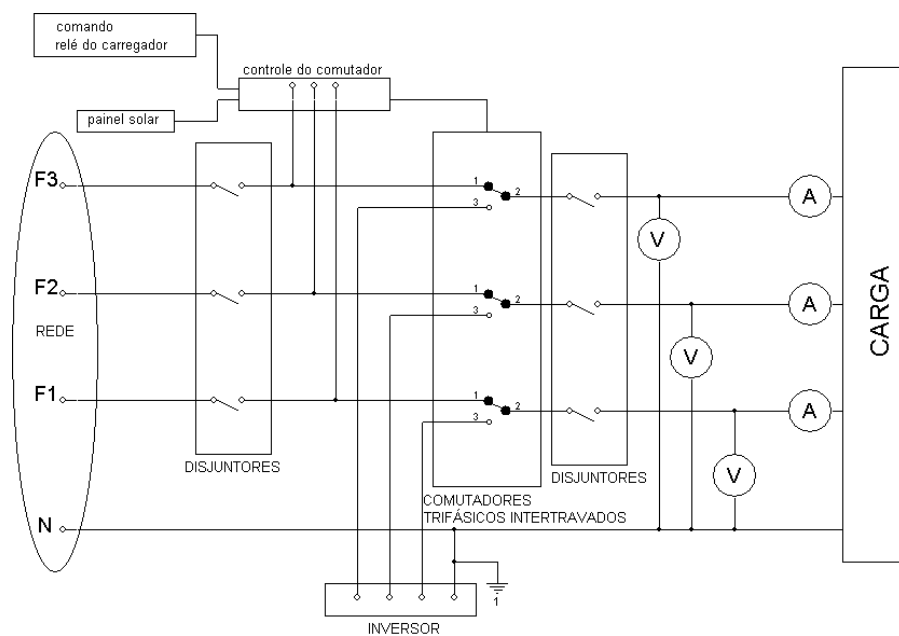


Figura G.1 – Circuito de potência do comutador completo

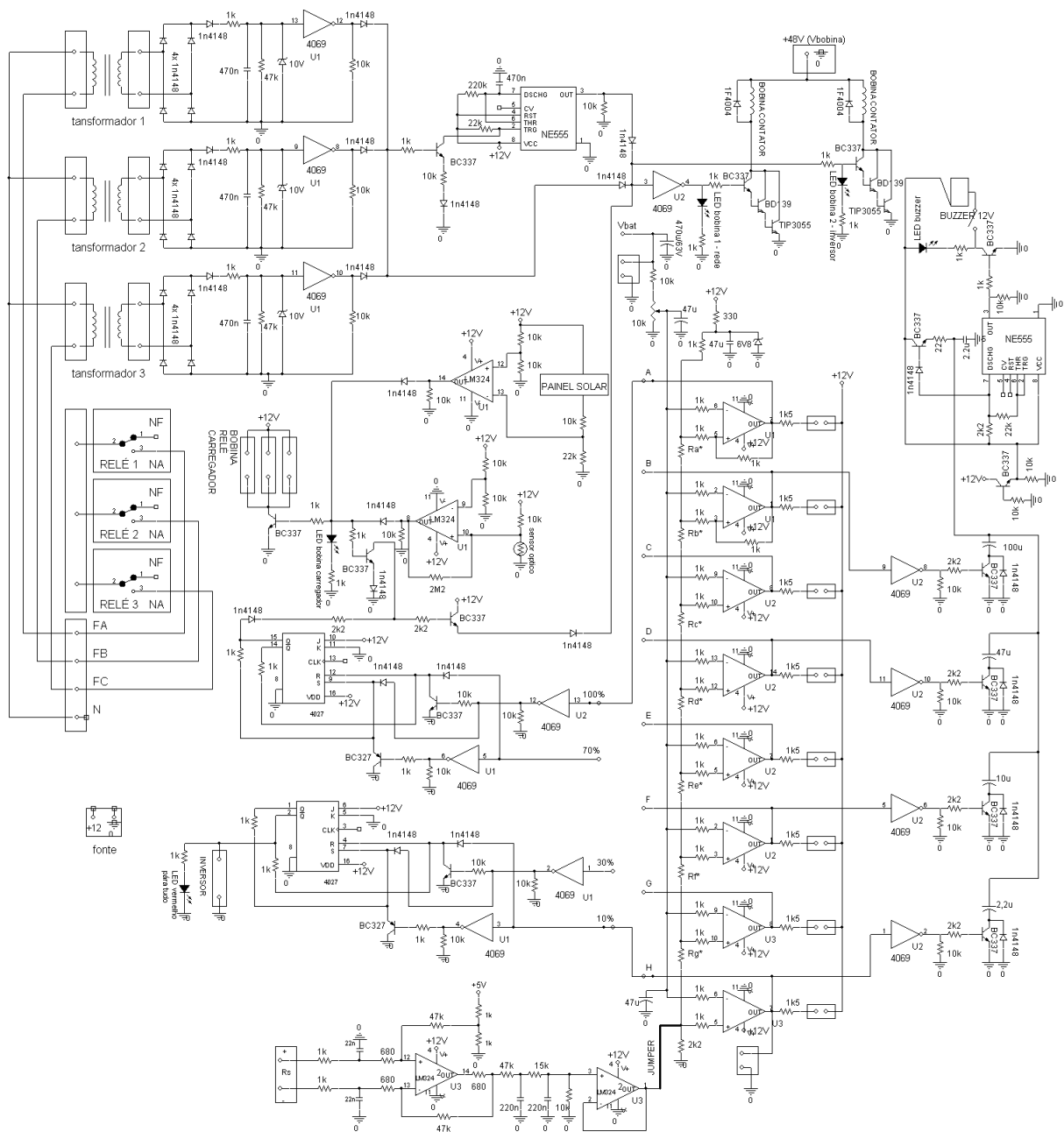


Figura G.2 – Circuito de controle do comutador